



УТВЕРЖДАЮ

Проректор по НРИИ ТУСУР

канд. техн. наук, доцент

А.Г. Лоцилов

« 5 » 10 2023г.

ЗАКЛЮЧЕНИЕ

Федерального государственного бюджетного образовательного учреждения высшего образования «Томский государственный университет систем управления и радиоэлектроники» (ТУСУР)

по результатам представления диссертации на соискание ученой степени кандидата технических наук

Диссертация «Проектирование и синтез драйверов управления для многофункциональных интегральных схем СВЧ диапазона на основе GaAs pHEMT технологии» выполнена на кафедре физической электроники ТУСУР.

В период подготовки диссертации аспирант Билевич Дмитрий Вячеславович обучался в аспирантуре ТУСУР по направлению 03.06.01 «Физика и астрономия» (профиль физическая электроника).

Научный руководитель: Сальников Андрей Сергеевич, кандидат технических наук. Основное место работы: Федеральное государственное бюджетное образовательное учреждение высшего образования «Томский государственный университет систем управления и радиоэлектроники», заведующий лабораторией автоматизации разработки микроэлектронных устройств «50ohm Lab».

Оценка выполненной соискателем работы

Диссертация Билевич Дмитрия Вячеславовича является завершенной научно-квалификационной работой, в которой содержится решение задачи проектирования и разработки методик проектирования и синтеза цифрового драйвера управления на основе GaAs pHEMT технологии с использованием

исключительно нормально открытых транзисторов, имеющих важное значение для проектирования управляющих устройств в составе СВЧ многофункциональных интегральных схем.

Актуальность темы

В современном мире технологии беспроводной передачи данных развиваются с высокой скоростью, и каждый год темпы роста таких технологий только увеличиваются. Полупроводниковые приёмо-передающие модули (ППМ) используются для беспроводного обмена информацией. Реализация ППМ в виде многофункциональных интегральных схем СВЧ диапазона позволяет снизить потребляемую мощность и уменьшить габариты конечных устройств. Задача ППМ заключается в обработке принимаемого или передаваемого сигнала, а также управление фазой и амплитудой таких сигналов. Для уменьшения габаритов и увеличения надежности передачи сигнала цифровые блоки управления интегрируются в СВЧ МФИС. Сложность реализации цифровых схем на основе GaAs технологий заключается в меньшем количестве слоёв металлизации и больших топологических нормах, всё это увеличивает габариты цифровых схем. В основном все цифровые схемы изготавливаются с использованием одновременно нормально открытых (НО) и нормально закрытых (НЗ) транзисторов. Основным требованием к транзисторам для цифровых схем является минимальный разброс напряжения отсечки и тока насыщения, который достаточно сложно регулировать в ходе технологического процесса из-за большого количества технологических операций. Исключение необходимости изготавливать НЗ транзисторы позволяет увеличить процент выхода годных схем, а также снизить стоимость производства СВЧ МФИС. Основными недостатками цифровых схем с использованием исключительно НО транзисторов является большая занимаемая площадь и высокое потребление.

Личный вклад автора

Все результаты, представленные в диссертационной работе, получены лично автором, либо при его непосредственном участии.

Автор лично сформулировал цель и задачи научного исследования, выполнил теоретические и экспериментальные исследования, провел разработку интегральной схемы, обработал результаты эксперимента, разработал и реализовал методику синтеза цифровых драйверов. Формулировка основных положений и выводов проводилась совместно с научным руководителем.

Достоверность научных результатов

Степень достоверности научных результатов, подтверждается: применением современных методов научных исследований; результатами верификации построенных данных по результатам эксперимента; опубликованием результатов в ведущих журналах по специальности.

Научные положения, выносимые на защиту

1. Предложенная схема инвертора с буферным каскадом на полевых транзисторах позволила снизить потребляемую мощность на 32% по сравнению с известными схемотехническими решениями.
2. Разработанная методика синтеза, на основе генетического алгоритма, позволяет получить схему последовательно-параллельного драйвера, выполняемого на основе нормально-открытых GaAs pHEMT транзисторов, оптимальную по комплексу характеристик, а именно по уровням напряжений, быстродействию, занимаемой площади и потребляемой мощности.
3. Замена модели транзистора из библиотеки элементов на построенную модель позволяет уменьшить время синтеза последовательно-параллельного драйвера в 2 раза без снижения точности расчета характеристик за счет улучшения сходимости расчетных алгоритмов.

Практическая значимость

1. Разработанные методики позволяют упростить и автоматизировать разработку драйверов управления на основе GaAs pHEMT технологий.

2. Предложенная структура инвертора на основе буферного типа логики позволяет снизить потребляемую мощность логических устройств на основе НО GaAs pHEMT транзисторов.
3. С использованием разработанной методики синтеза спроектирован и изготовлен последовательно-параллельный драйвер управления на основе GaAs pHEMT технологии. Потребляемая мощность одного разряда драйвера равна 44,5 мВт (оценка для 12-ти разрядного драйвера – 357 мВт).

Специальность, которой соответствует диссертация

Диссертационная работа Билевич Дмитрия Вячеславовича по своему содержанию соответствует паспорту специальности 2.2.14 – «Антенны, СВЧ-устройства и их технологии», а именно: п. 4 «Исследование и разработка микроволновых интегрированных схем новых поколений» и п. 9 «Разработка методов автоматизированного проектирования и оптимизации антенных систем и микроволновых устройств широкого применения».

Полнота изложения материалов диссертации в печатных работах, опубликованных автором

По результатам проведённых исследований опубликовано 12 научных работ, в том числе 3 – в журналах, рекомендованных ВАК, 5 – в изданиях индексируемых в WoS/Scopus, 3 свидетельства о регистрации топологии интегральных микросхем.

Работы, входящие в перечень ВАК или индексируемые в базах данных WoS/Scopus:

1. Алгоритм автоматического построения малосигнальной модели GaAs pHEMT- транзистора и его реализация в САПР / А. А. Калентьев, А. С. Сальников, **Д.В. Билевич** [и др.] // Наноиндустрия. – 2020. – № S96-1. – С. 330-336. – DOI 10.22184/1993-8578.2020.13.3s.330.336. – EDN KVTZWY.
2. Popov, A. An assessment of automated extraction capabilities for small-signal modeling of various GaAs pHEMT processes / A. Popov, **D. Bilevich**, A. Salnikov,

- I. Dobush, A. Goryainov, A. Kalentyev // ITM Web of Conferences / ed. by P. Yermolov. – 2019. – Vol. 30 – P. 01001 – DOI:10.1051/itmconf/20193001001.
3. **Bilevich, D. V** Automatic Extraction Technique for Large-Signal GaAs HEMT Modeling / D. V Bilevich, A.A. Popov, A.S. Salnikov, I.M. Dobush, A.A. Kalentyev, A.E. Goryainov, D. V Garais // 28 international conference “Microwave & Telecommunication Technology” (CriMiCo’2018). – P. 86–92.
4. **Билевич Д.В.** Обзор цифровых драйверов управления СВЧ многофункциональных интегральных схем на основе GaAs- технологии / Билевич Д.В. // ЭЛЕКТРОННАЯ ТЕХНИКА, СЕР. 1, СВЧ-ТЕХНИКА. – 2021. – Vol. 3 – № 550 – P. 26–41.
5. **Bilevich, D. V.** A Comparison of The Different Gaas Phemt Logic Families Characteristics / D. V. Bilevich, A.S. Salnikov, A.A. Popov, A.A. Kalentyev, A.E. Goryainov // 2021 Dynamics of Systems, Mechanisms and Machines (Dynamics). – IEEE, 2021. – № November – P. 1–5 – DOI:10.1109/Dynamics52735.2021.9653462.
6. **Bilevich, D. V** The Experimental Circuits of D-Mode GaAs pHEMT Serial-to-Parallel Converter Blocks / D. V Bilevich, A.S. Salnikov, I.M. Dobush // 2022 International Siberian Conference on Control and Communications (SIBCON). – IEEE, 2022. – P. 1–6 – DOI:10.1109/SIBCON56144.2022.10002977.
7. **Билевич, Д.В.** Разработка методики автоматического определения репрезентативного СВЧ-транзистора для усилительных применений в линейном режиме по частотным характеристикам при измерениях на полупроводниковой пластине / Д.В. Билевич, А.С. Сальников, А.Е. Горяинов // Электронная техника, Сер.1, СВЧ-Техника. – 2020. – Vol. 4 – № 547 – P. 98–107
8. Salnikov, A. A Golden Device Selection Algorithm for Microwave Monolithic Integrated Circuit Elements Modeling / A. Salnikov, **D. Bilevich**, A. Popov, I. Dobush, A. Kalentyev, A. Goryainov // 2022 Moscow Workshop on Electronic and Networking Technologies (MWENT). – IEEE, 2022. – P. 1–5 – DOI:10.1109/MWENT55238.2022.9802275.

Доклады на Международных и Всероссийских конференциях

9. Билевич, Д.В. Тестирование автоматической методики построения и верификации нелинейной модели GaAs НЕМТ-транзисторов / Д.В. Билевич, А.А. Попов, А.С. Сальников, И.М. Добуш, А.Е. Горяинов, А.А. Калентьев // Электронные средства и системы управления. – 2018. – Vol. 1 – № 1 – Р. 47–50.

Свидетельства о регистрации топологий интегральных микросхем

10. . Свидетельство о государственной регистрации топологии микросхемы № 2022630021 Российская Федерация. Монолитная интегральная схема GaAs рНЕМТ окончного каскада драйвера цифрового управления ключевыми транзисторами FOLSP2AOVT : № 2022630017 : заявл. 02.02.2022 : опубл. 08.02.2022 / А. С. Сальников, **Д. В. Билевич**, А. А. Попов ; заявитель Общество с ограниченной ответственностью "50ом Технолоджиз". – EDN MWZZKF.

11. Свидетельство о государственной регистрации топологии микросхемы № 2022630022 Российская Федерация. Монолитная интегральная схема GaAs рНЕМТ динамического D-триггера типа BFL FOLSP2ADFF : № 2022630016 : заявл. 02.02.2022 : опубл. 08.02.2022 / **Д. В. Билевич**, А. С. Сальников, А. А. Метель ; заявитель Общество с ограниченной ответственностью "50ом Технолоджиз". – EDN QFJOSC.

12. Свидетельство о государственной регистрации топологии микросхемы № 2022630031 Российская Федерация. Монолитная интегральная схема GaAs рНЕМТ одноразрядного последовательно-параллельного преобразователя типа BFL FOLSP2ABIT : № 2022630018 : заявл. 02.02.2022 : опубл. 09.02.2022 / **Д. В. Билевич**, А. С. Сальников, И. М. Добуш [и др.] ; заявитель Общество с ограниченной ответственностью "50ом Технолоджиз". – EDN JYAEWS.

По своему содержанию, объему проведенных научных исследований, научной новизне, научной и практической значимости, количеству и качеству публикаций, достоверности полученных результатов, проведенное Д.В. Билевич исследование соответствует требованиям, предъявляемым к кандидатским диссертациям.

Диссертация «Проектирование и синтез драйверов управления для многофункциональных интегральных схем СВЧ диапазона на основе GaAs рНЕМТ технологии» Билевич Дмитрия Вячеславович рекомендуется к защите на соискание ученой степени кандидата технических наук по специальности 2.2.14 – «Антенны, СВЧ-устройства и их технологии».

Заключение принято на научном семинаре кафедры физической электроники с приглашением сотрудников кафедры КСУП.

Присутствовало на заседании 8 чел., из них 5 доктора наук и 3 кандидата наук. Результаты голосования: «за» - 8 чел., против – 0 чел., «воздержалось» - 0 чел., протокол № 47 от 05 октября 2023 года.


Председатель

Д-р техн. наук, зав. каф. ФЭ

 П.Е. Троян

Секретарь

канд. техн. наук, доцент каф. ФЭ

 Ю.С. Жидик