

ОТЗЫВ

официального оппонента на диссертацию Билевич Дмитрия Вячеславовича «Проектирование и синтез драйверов управления для многофункциональных интегральных схем СВЧ диапазона на основе GaAs pHEMT технологии», представленную на соискание ученой степени кандидата технических наук по специальности 2.2.14 – «Антенны, СВЧ-устройства и их технологии».

Диссертация Билевич Дмитрия Вячеславовича посвящена проектированию и разработке методики синтеза последовательно-параллельного драйвера управления на основе GaAs pHEMT технологии с использованием только нормально открытых (НО) транзисторов.

Актуальность работы. За последние годы темп развития устройств беспроводной передачи данных постоянно увеличивается, что приводит к необходимости сокращать сроки проектирования таких устройств. Для создания устройств беспроводной передачи данных широко используются многофункциональные интегральные схемы СВЧ-диапазона (СВЧ МФИС). Существуют различные технологии изготовления СВЧ МФИС. При этом в GaAs технологии в настоящее время достигнуты наиболее высокие электрические характеристики для усилительных и коммутационных МИС малой и средней мощности СВЧ и КВЧ диапазонов. В связи с этим, несомненно, перспективным направлением является разработка логических схем и драйверов управления, изготовленных по GaAs технологии на одном кристалле совместно с МФИС.

Основными требованиями к логическим схемам в составе МФИС является низкая потребляемая мощность и малая занимаемая площадь. Проектирование таких схем начинается с базовой логической ячейки. В кремниевой электронике КМОП логика является устоявшейся и используется повсеместно. В GaAs технологии с возможностью изготовления нормально закрытых транзисторов также применяются устоявшиеся ячейки на полевых транзисторах с непосредственной связью. Если же технология допускает изготовление только нормально открытых транзисторов, то сложность разработки логических схем и выбора подходящей базовой ячейки существенно возрастает.

В диссертации Д.В. Билевич разработана общая структура и схема последовательно-параллельного драйвера управления на основе GaAs технологии с использованием нормально открытых транзисторов. Кроме того, в работе предоставлена методика синтеза драйвера управления, в основе которой лежит структурно-параметрический синтез трех основных схем драйвера: базовой логической ячейки, входного и выходного преобразователей напряжения. Следует отметить, что развитие автоматизированных подходов к проектированию логических схем на основе GaAs технологии является актуальной задачей, решение которой позволит значительно сократить сроки проектирование СВЧ МФИС. Также в работе рассмотрено и обосновано применение перспективных моделей СВЧ-транзисторов при проведении синтеза исследуемых устройств.

Структура диссертации.

Диссертация Д.В. Билевич состоит из введения, четырёх разделов, заключения, списка литературы из 115 использованных источников и приложений.

В первом разделе автор привел обзор существующих подходов к проектированию логических схем, применяемых в многофункциональных интегральных схемах СВЧ-диапазона, изготавливаемых по GaAs pHEMT технологии. Также рассмотрены различные типы логических схем, их преимущества и недостатки. Описаны проблемы автоматизированного синтеза драйвера управления на основе GaAs технологии. Также автором были описаны нелинейные модели GaAs pHEMT транзисторов и дано краткое описание методик экстракции параметров таких моделей.

На основании критического анализа литературных источников сформулированы цель и задачи работы.

Во втором разделе Билевич Д.В. демонстрирует проектирование последовательно-параллельного драйвера управления и приводит результаты измерения основных параметров изготовленного образца. В первых трех подразделах представлен результат проектирования базовой логической ячейки, входного и выходного преобразователей напряжения. Четвертый подраздел посвящен описанию измерительной установки, методики измерения и результатам

эксперимента. На разработанные в диссертации устройства автором было получено три свидетельства о регистрации топологии интегральной микросхемы.

В третьем разделе приведено подробное описание разработанной методики синтеза драйвера управления, проведен морфологический анализ синтезированных схем. Сравнение спроектированных и синтезированных решений показывает реальные перспективы улучшения характеристик разработанных устройства с помощью предложенного метода синтеза.

В четвертом разделе представлены результаты построения нелинейных моделей транзисторов, используемых при проведении синтеза исследуемых драйверов управления. Проведена валидация построенных моделей и представлены результаты оценки скорости моделирования характеристик логических схем для различных моделей транзисторов.

В заключении сформулированы основные результаты работы.

Оценка научной новизны и достоверности результатов. К числу наиболее важных результатов, имеющих научную новизну, можно отнести следующие:

1. Предложена и исследована оригинальная структура построения инвертора на основе нормально открытых транзисторов, отличающаяся малой величиной потребляемой мощности и улучшенными массогабаритными показателями.

2. Впервые предложена и реализована методика синтеза последовательно параллельного драйвера управления на основе нормально открытых GaAs pHEMT транзисторов с применением генетических алгоритмов для проведения многоцелевой векторной оптимизации.

3. Теоретически и экспериментально установлено, что исследованная модель ТОМЗ обеспечивает высокую скорость моделирования характеристик логических устройств во временной области без ухудшения точности по отношению к существующим моделям GaAs pHEMT транзисторов, используемых в современных компьютерных САПР.

Предложенная автором диссертационной работы схема драйвера для СВЧ интегральных микросхем различного назначения (аттенюаторы, фазовращатели) позволяет существенно сократить потребляемую мощность логических устройств, изготовленных с использованием НО транзисторов. Кроме того, использование в

предложенном схемотехническом решении технологически реализуемых пленочных резисторов, выполненных из материалов с высоким удельным сопротивлением, обеспечивает уменьшение площади базовой логической ячейки.

Достоверность результатов работы не вызывает сомнений. Результаты прошли апробацию на конференциях различного уровня и опубликованы в рецензируемых журналах, имеются свидетельства о регистрации топологий ИМС.

Исследования в диссертации выполнены корректно, а экспериментальные результаты получены с использованием современных измерительных приборов и соответствующего оборудования. В связи с этим научные положения, выносимые на защиту, можно считать доказанными и обоснованными.

Практическая значимость

1. Предложенная в диссертации методика синтеза позволяет обеспечить автоматизацию процесса моделирования и разработки последовательно-параллельных драйверов управления, выполненных на основе GaAs pHEMT транзисторов.

2. Разработанная схема базовой логической ячейки драйвера позволяет практически реализовать большое количество вариантов драйверов управления и получить схемотехнические решения с требуемыми параметрами на основе технология GaAs pHEMT с применением нормально открытых транзисторов.

3. Результаты внедрения результатов диссертации подтверждаются актом внедрения (приложение А к диссертации).

Содержание автореферата достаточно полно отражает содержание диссертации.

Основные результаты диссертации опубликованы в 12 научных работах, в том числе 3 – в журналах, рекомендованных ВАК, 5 – в изданиях индексируемых в WoS/Scopus, получено 3 свидетельства о регистрации топологии интегральных микросхем.

Общие замечания к диссертации Д.В. Билевич.

1. Среди тестовых структур указана структура кольцевого генератора, но результаты измерения параметров и технических характеристик данной структуры никак не отражены в диссертации.

2. Во втором разделе диссертации не достаточно полно приведены сведения о коэффициенте разветвления предложенной автором схемы инвертора.

3. В третьей главе при описании функции потерь не понятно, каким образом определяется граничное условие для критериев поиска.


4. В материалах диссертации не указана нагрузочная способность драйвера, используемого для управления регулируемыми СВЧ аттенюаторами.

В целом, считаю, что представленная диссертация Д.В. Билевич на тему «Проектирование и синтез драйверов управления для многофункциональных интегральных схем СВЧ диапазона на основе GaAs pHEMT технологии», безусловно, отвечает всем критериям Положения о порядке присуждения ученых степеней. Работа соответствует п.9 «Положения о присуждении ученых степеней», утвержденного постановлением Правительства РФ № 842 от 24.09.2013 г. в редакции от 26.10.2023 г., а сам Д.В. Билевич заслуживает присвоения ученой степени кандидата технических наук по специальности 2.2.14 – «Антенны, СВЧ-устройства и их технологии».

Официальный оппонент

доктор технических наук по специальности 05.12.07,

профессор кафедры теоретических основ радиотехники, ФГБОУ ВО «НГТУ»

 В.П. Разинкин
«01» 12 2023 г.

ФГБОУ ВО «Новосибирский государственный технический университет»

630073, г. Новосибирск, пр-т К.Маркса, д. 20

Тел.: +7 (383) 346 50 01

E-mail: razinkin_vp@mail.ru

Подпись Разинкина В.П. удостоверяю

Начальник ОК НГТУ



О.К. Пospelова

