ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ»
(ТУСУР)

На правах рукописи

ХМАРА ИОАНН ВЛАДИМИРОВИЧ

СВЕРХШИРОКОПОЛОСНЫЕ КОММУТАЦИОННЫЕ МОНОЛИТНЫЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ ДЛЯ КОНТРОЛЬНО-ИЗМЕРИТЕЛЬНОЙ АППАРАТУРЫ

Специальность 2.2.14 – Антенны, СВЧ устройства и их технологии

Диссертация на соискание учёной степени кандидата технических наук

Научный руководитель
канд. физ.-мат. наук., ст. научн. сотр.
Шарангович Сергей Николаевич

Томск 2026

СОДЕРЖАНИЕ

ВВЕДЕНИЕ 4

1 СВЧ-КОММУТАЦИЯ И ЧАСТОТНАЯ СЕЛЕКЦИЯ В СОВРЕМЕННОЙ КОНТРОЛЬНО-ИЗМЕРИТЕЛЬНОЙ АППАРАТУРЕ 12

1.1 Переключатели в архитектуре современных измерительных приборов 12

1.2 Анализ устройств частотной селекции сигналов 19

1.3 Классификация и схемотехника СВЧ-переключателей 21

1.3.1 Переключатели на основе PIN-диодов 25

1.3.2 Переключатели на основе полевых транзисторов 28

1.3.3 Диплексерные переключатели 33

1.4 Технологии МИС СВЧ-коммутаторов 37

1.5 Методы проектирования и моделирования сверхширокополосных МИС 40

1.6 Выводы и постановка задач 42

2 ИССЛЕДОВАНИЕ И РАЗРАБОТКА СВЕРХШИРОКОПОЛОСНЫХ МИС СВЧ-ПЕРЕКЛЮЧАТЕЛЕЙ 45

2.1 Разработка базовой архитектуры МИС переключателя поглощающего типа диапазона частот 10 МГц – 26,5 ГГц 45

2.1.1 Схемотехническое проектирование устройства 45

2.1.2 Электродинамическое моделирование и экспериментальное исследование 49

2.2 Методика проектирования и разработка МИС переключателей диапазона частот 10 МГц – 67 ГГц 53

2.2.1 Обоснование выбора технологии и базовой топологии схемы 53

2.2.2 Обоснование выбора периферии транзистора 54

2.2.3 Синтез распределенной архитектуры и выбор числа шунтирующих каскадов 57

2.2.4 Минимизация паразитной индуктивности заземляющих цепей МИС 60

2.2.5 Реализация поглощающего каскада на базе звена согласования 63

2.2.6 Электродинамическое моделирование топологий 67

2.2.7 Экспериментальная верификация топологий и сравнения с расчетными данными 72

2.3 Выводы по разделу 79

3 ИССЛЕДОВАНИЕ И РАЗРАБОТКА ДИПЛЕКСЕРНЫХ ПЕРЕКЛЮЧАТЕЛЕЙ 81

3.1 Разработка диплексерных переключателей для блоков формирования СВЧ-сигналов 82

3.1.1 Синтез базовой схемы и электродинамической модели диплексерного переключателя диапазона частот 0–26 ГГц 85

3.1.2 Экспериментальное исследование и сравнение с расчетом диплексерного переключателя диапазона частот 0–26 ГГц 90

3.1.3 Модернизация базовой схемы диплексерного переключателя 94

3.1.4 Моделирование и экспериментальное исследование модифицированной топологии диплексерного переключателя до 26 ГГц 96

3.1.5 Синтез, моделирование и экспериментальное исследование МИС диплексерных переключателей до 67 ГГц 105

3.1.6 Обобщение результатов разработки линейки МИС диплексерных переключателей 112

3.2 Разработка диплексерного переключателя для приемных блоков КИА 114

3.2.1 Разработка и моделирование схемы 114

3.2.2 Электродинамическое моделирование и экспериментальное исследование МИС 119

3.3 Экспериментальное исследование диплексерного переключателя в составе приемного блока анализатора спектра 125

3.4 Выводы по разделу 127

ЗАКЛЮЧЕНИЕ 129

СПИСОК ИСПОЛЬЗУЕМЫХ ИСТОЧНИКОВ 133

ПРИЛОЖЕНИЕ А (СПРАВОЧНОЕ) КОПИЯ АКТА ВНЕДРЕНИЯ 143

ПРИЛОЖЕНИЕ Б (СПРАВОЧНОЕ) КОПИИ ОХРАННЫХ ДОКУМЕНТОВ НА РЕЗУЛЬТАТЫ ИНТЕЛЛЕКТУАЛЬНОЙ ДЕЯТЕЛЬНОСТИ 144

ВВЕДЕНИЕ

Актуальность темы

На современном этапе развития радиоэлектронных технологий наблюдается стабильный рост спроса на контрольно-измерительную аппаратуру (КИА) СВЧ- и КВЧ-диапазонов, что обусловлено развитием систем радиолокации, радионавигации, телекоммуникаций (5G, 6G) и производства современной компонентной базы. Ключевыми представителями КИА являются векторные анализаторы цепей (ВАЦ), анализаторы спектра (АС) и генераторы сигналов (ГС). Для комплексного исследования параметров объектов испытаний эти приборы требуют обеспечения непрерывного рабочего диапазона частот от сотен герц до десятков гигагерц.

В условиях необходимости обеспечения технологической независимости отечественной приборостроительной отрасли критически важной задачей является создание собственной компонентной базы СВЧ-устройств. Одними из ключевых функциональных узлов, определяющих метрологические характеристики КИА, являются коммутационные монолитные интегральные схемы (МИС). Существующие технические решения зачастую не обеспечивают требуемого сочетания минимальных вносимых потерь, высокой межканальной развязки и линейности в сверхширокой полосе частот.

Для системного решения данной проблемы необходима разработка ряда специализированных коммутационных МИС. В рамках настоящего исследования решается задача создания сверхширокополосных SPDT-переключателей до 67 ГГц (отражающего и поглощающего типов) с минимальным уровнем вносимых потерь и высокой межканальной развязкой, а также диплексерных переключателей, обеспечивающих расширение низкочастотной границы измерительных трактов без ухудшения динамического диапазона приборов.

Степень разработанности темы

Тенденции развития современной КИА формируются ведущими мировыми производителями, такими как Keysight Technologies, Rohde & Schwarz, Anritsu и

др., а также передовыми отечественными приборостроительными предприятиями – АО «НПФ «Микран» и ООО «Планар». Основным направлением совершенствования приборов является расширение непрерывного рабочего диапазона частот до 67 ГГц и выше с охватом низкочастотной области. Однако системная реализация таких трактов сдерживается физическими ограничениями доступной элементной базы.

Разработку и производство коммутационных МИС осуществляют зарубежные компании MACOM, Keysight Technologies, Qorvo, Analog Devices, а также ведущие отечественные центры: АО «НПП «Исток» им. Шокина», АО «НИИПП», АО «Светлана-Рост», АО «НПФ «Микран» и др. Фундаментальные принципы построения полупроводниковых коммутаторов подробно изложены в классической научной литературе (труды R. H. Caverly, I. J. Bahl, A. B. Вайсблата и др.). Однако проектирование современных измерительных трактов, рабочий диапазон которых достигает миллиметровых волн, требует принципиально новых подходов.

Анализ актуальных научных публикаций показывает, что мировой вектор исследований сверхширокополосных коммутационных МИС сегодня в значительной степени смещен в сторону кремниевых технологий, в частности, структур кремний на изоляторе (SOI). В то же время проектирование подобных устройств на базе технологически доступного для отечественного производства арсенида галлия (GaAs) не получило достаточного освещения. Известные варианты реализации сверхширокополосных GaAs-переключателей (в частности, поглощающего типа) характеризуются критическим возрастанием вносимых потерь и ухудшением межканальной развязки на верхних частотах рабочего диапазона – до 67 ГГц.

В свою очередь, в открытых научных источниках практически не освещены вопросы реализации диплексерных переключателей в виде МИС, способных обеспечить работу трактов от постоянного тока. В патентной базе данных подобные устройства представлены исключительно на уровне обобщенных структурных схем. Конкретные топологии кристаллов относятся к коммерческой

тайне производителей и не подлежат открытому опубликованию.

Таким образом, актуальной научно-технической задачей является разработка оригинальных схемотехнических и топологических решений, позволяющих реализовать сверхширокополосные коммутационные МИС, включая SPDT- и диплексерные переключатели с диапазоном частот до 67 ГГц. Для обеспечения возможности их серийного выпуска проектирование необходимо вести на базе зрелых и доступных отечественных технологических процессов, основным из которых для СВЧ-устройств традиционно выступает арсенид галлия (GaAs). Решение данной задачи позволит преодолеть физические ограничения по потерям и развязке на границах рабочего диапазона и создать надежную компонентную базу для перспективной отечественной КИА.

Цель работы – разработка схемотехнических и топологических решений, обеспечивающих проектирование сверхширокополосных коммутационных монолитных интегральных схем для применения в СВЧ-модулях контрольно-измерительной аппаратуры.

Поставленная цель работы достигается путём решения следующих **задач**:

1. Провести сравнительный анализ существующих схемотехнических решений, топологий и технологических базисов СВЧ-коммутаторов с целью выявления их предельных характеристик и ограничений применительно к трактам широкополосной КИА.

2. Разработать методику проектирования, а также схемотехнические и топологические решения для сверхширокополосных МИС SPDT-переключателей на базе технологии GaAs pHEMT отражающего и поглощающего типов, функционирующих в непрерывном диапазоне частот до 67 ГГц.

3. Разработать МИС коммутаторов мультиплексорного типа на основе структуры диплексерного переключателя, обеспечивающие коммутацию сигналов от постоянного тока до 67 ГГц с различными полосами пропускания для блоков формирования СВЧ-сигналов.

4. Разработать схемотехническое решение, спроектировать топологию и экспериментально исследовать МИС диплексерного переключателя,

предназначенную для частотного разделения СВЧ-сигналов диапазонов 0–4 ГГц и 4–50 ГГц для приемных блоков КИА.

Научная новизна

1. Разработаны схемотехнические и топологические решения для переключателей миллиметрового диапазона на базе технологии GaAs pHEMT, отличающиеся применением группы переходных отверстий заземления и формированием копланарного зазора сигнальных линий.

2. Предложена структура диплексерного переключателя на основе PIN-диодов, отличающаяся интеграцией двухзвенного четвертьволнового шлейфа в единый топологический конденсатор и введением цепи запирающего смещения.

3. Разработана схема диплексерного переключателя, отличающаяся применением шунтирующих полевых транзисторов совместно с *LC*-фильтрами повышенного порядка и дополнительными коммутационными элементами.

Теоретическая значимость работы

1. Обоснована методика схемотехнического и топологического проектирования переключателей миллиметрового диапазона на базе технологии GaAs pHEMT за счет раскрытия механизма компенсации паразитных индуктивностей заземления и сигнальных линий путем применения группы переходных отверстий и емкости копланарного зазора.

2. Установлена необходимость учета частотно-зависимого фазового набега элементов СВЧ-заземления при проектировании диплексерных переключателей до 67 ГГц, что позволяет теоретически обосновать сокращение длины четвертьволнового шлейфа на 15–40 % относительно классических расчетов.

3. Обоснованы принципы схемотехнического построения сосредоточенных диплексерных переключателей на полевых транзисторах, позволяющие реализовать многооктавную полосу частот, и доказана эффективность компенсации паразитных реактивностей топологии в диапазоне до 50 ГГц за счет повышения порядка *LC*-фильтров совместно с применением дополнительных шунтирующих транзисторов.

Практическая значимость работы

1. Разработана МИС поглощающего переключателя с рабочим диапазоном частот 10 МГц – 26,5 ГГц с вносимыми потерями менее 2 дБ, возвратными потерями в открытом состоянии более 12 дБ, в закрытом – более 7 дБ и межканальной развязкой более 27 дБ.

2. Предложена методика проектирования сверхширокополосных МИС SPDT-коммутаторов, послужившая основой для разработки двух переключателей: поглощающего типа до 50 ГГц и отражающего до 67 ГГц с общим уровнем вносимых потерь менее 3,4 дБ и межканальной развязкой более 32 дБ.

3. На базе предложенной схемы и топологии создана линейка из трех МИС диплексерных переключателей на основе PIN-диодов, обеспечивающих функционирование от постоянного тока до 26, 50 и 67 ГГц для применения в блоках формирования СВЧ-сигналов КИА.

4. Разработан диплексерный переключатель на основе полевых транзисторов с рабочими диапазонами низкочастотного канала от постоянного тока до 4 ГГц и многооктавного высокочастотного канала 4–50 ГГц, обеспечивающий межканальную развязку более 21 дБ и подавление второй гармоники более 97 дБн при входной мощности –10 дБм для применения в приемных блоках КИА.

Методология и методы исследования

Для решения поставленных задач применялись методы теории линейных электрических цепей, численные методы схемотехнического, электрического анализа и параметрической оптимизации, лежащие в основе специализированных систем автоматизированного проектирования и электродинамического моделирования, экспериментальные исследования проводились с использованием сертифицированного измерительного оборудования.

Реализация и внедрение результатов работы

Разработанные МИС коммутаторов используются в СВЧ-модулях КИА, таких как широкополосные приемники и формирователи СВЧ-сигнала, входящих в состав анализаторов спектра серии СК4М до 50 ГГц, векторных анализаторов цепей серий Р42, Р44 до 50 ГГц и 67 ГГц и синтезаторов частот серии Г7М до

50 ГГц фирмы АО «НПФ «Микран». Копия акта о внедрении результатов в деятельность компании приведена в приложении А. Отдельные результаты исследования использованы при выполнении НИР «Методология автоматизированного проектирования радиоэлектронной аппаратуры, функционирующей в условиях деструктивных воздействий», проект FEWM-2024-0005 в 2026 г.

Положения, выносимые на защиту

1. Предложенная методика схемотехнического и топологического проектирования SPDT-переключателей на основе GaAs pHEMT с применением группы переходных отверстий заземления и компенсирующей емкости копланарного зазора сигнальных линий обеспечивает комплексную минимизацию паразитных реактивностей схемы, что позволяет реализовать сверхширокополосные МИС отражающего типа с вносимыми потерями менее 2,7 дБ при межканальной развязке более 32 дБ в диапазоне до 67 ГГц, а также поглощающего типа с потерями менее 3 дБ при развязке более 38 дБ в диапазоне до 50 ГГц.

2. Интеграция двухзвенного четвертьволнового шлейфа в единый топологический конденсатор совместно с цепью запирающего смещения в диплексерных переключателях на основе PIN-диодов обеспечивает создание унифицированного ряда МИС, работающих в диапазонах частот от постоянного тока до 26, 50 и 67 ГГц с уровнем линейности более 20 дБм.

3. Реализация диплексерного переключателя в виде сосредоточенной *LC*-схемы на основе шунтирующих полевых транзисторов обеспечивает работу НЧ-канала в полосе частот от постоянного тока до 4 ГГц, а повышение порядка фильтров совместно с введением дополнительных транзисторов компенсирует паразитные реактивности топологии, что в совокупности позволяет реализовать многооктавную полосу ВЧ-канала 4–50 ГГц с межканальной развязкой более 21 дБ и подавлением второй гармоники более 97 дБн при входной мощности –10 дБм.

Достоверность полученных результатов

Достоверность результатов проектирования и моделирования СВЧ-устройств подтверждается совпадением расчетных данных САПР с результатами экспериментальных исследований изготовленных опытных образцов в пределах инструментальных погрешностей и технологического разброса. Дополнительным подтверждением достоверности разработанных топологических решений на подложках арсенида галлия служит получение 7 свидетельств о государственной регистрации топологий интегральных микросхем.

Апробация результатов работы

Основные результаты диссертационной работы представлялись на следующих конференциях:

– Международная научно-техническая конференция студентов, аспирантов и молодых ученых «Научная сессия ТУСУР – 2022», посвященная 60-летию ТУСУРа.

– Международная научно-техническая конференция студентов, аспирантов и молодых ученых «Научная сессия ТУСУР – 2023».

– XXI Международная научно-практическая конференция «Электронные средства и системы управления – 2025», посвященная 80-летию радиотехнического образования за Уралом.

Публикации

По результатам проведенных исследований опубликовано 15 работ, в том числе 4 статьи в журналах из перечня ВАК по специальности 2.2.14, 3 публикации в сборниках международных и всероссийских конференций, получен 1 патент на изобретение и 7 свидетельств о государственной регистрации топологий интегральных микросхем.

Личный вклад автора

Диссертация является итогом исследований и разработок, проводившихся автором совместно с соавторами опубликованных работ. Основные научные и практические результаты, выносимые на защиту, получены соискателем лично. Постановка целей исследования, определение путей их достижения и обсуждение

результатов проводились совместно с научным руководителем. Личный вклад автора заключается в разработке схемотехнических и топологических решений, выборе методик исследований, проведении нелинейного и электродинамического моделирования в САПР, выполнении экспериментальных измерений опытных образцов, а также в обработке данных и подготовке материалов к публикации.

Структура и объем диссертации

Диссертация состоит из введения, трех разделов, заключения, списка литературы и двух приложений. Объем работы составляет 151 страницу машинописного текста, включая 85 рисунков и 7 таблиц, список литературы содержит 102 наименования.

1 СВЧ-КОММУТАЦИЯ И ЧАСТОТНАЯ СЕЛЕКЦИЯ В СОВРЕМЕННОЙ КОНТРОЛЬНО-ИЗМЕРИТЕЛЬНОЙ АППАРАТУРЕ

В первом разделе проведен анализ роли и места коммутационных монолитных интегральных схем (МИС) в архитектуре современной контрольно-измерительной аппаратуры (КИА) СВЧ- и КВЧ-диапазона. Рассмотрены принципы построения измерительных трактов, представлена классификация коммутационных устройств, а также выполнен сравнительный анализ базовых полупроводниковых технологий с точки зрения их преимуществ, недостатков и применимости для реализации сверхширокополосных схем. Проведен аналитический обзор современного уровня техники, включающий сопоставление характеристик передовых отечественных и зарубежных МИС. На основе выявленных ограничений существующей элементной базы в заключительной части раздела сформулирована постановка задач на разработку и исследование сверхширокополосных коммутационных МИС.

1.1 Переключатели в архитектуре современных измерительных приборов

Исторически эволюция измерительной техники неразрывно связана с развитием компонентной базы и постоянным поиском компромисса между шириной рабочей полосы и качеством коммутации сигналов. На ранних этапах развития аппаратуры эти задачи решались преимущественно с помощью коаксиальных электромеханических реле [1, 2]. Благодаря прямому металлическому контакту такие устройства характеризовались минимальными вносимыми потерями, обеспечивали высокую межканальную развязку и пропускали сигналы в широком диапазоне частот, начиная от постоянного тока. Однако электромеханический принцип их действия существенно ограничивал быстродействие систем, а механический износ контактов снижал эксплуатационную надежность приборов [3].

Переход к полупроводниковой схемотехнике обеспечил качественный

скачок в скорости переключения, миниатюризации и надежности измерительных трактов [1, 4]. Однако это решение привело к новым ограничениям: необходимость интеграции цепей смещения непосредственно в сигнальный тракт, а также физические особенности работы твердотельных элементов обусловили существенное ухудшение параметров устройств на нижней границе рабочего диапазона [5, 6].

Долгое время для проведения измерений в КВЧ-диапазоне приходилось использовать внешние смесительные блоки или сменные волноводные модули, ориентированные на узкие частотные полосы [7]. По мере усложнения радиоэлектронных систем возникла необходимость в переходе к универсальным архитектурам, реализующим режим непрерывного широкополосного сканирования в едином коаксиальном тракте от низкочастотной области до миллиметрового диапазона длин волн [8, 9].

Развитие систем связи пятого и шестого поколений (5G/6G), внедрение активных фазированных антенных решеток (АФАР), перспективных радиолокационных комплексов и спутниковых систем передачи данных сформировали жесткие требования к широкополосности контрольно-измерительной аппаратуры [10, 11]. В подобных комплексах встроенные коммутационные структуры должны обеспечивать высокую линейность, минимальный уровень вносимых искажений и стабильность фазочастотных характеристик. Беспрепятственное прохождение сигналов в едином тракте – от области низких частот до миллиметрового диапазона длин волн – является критическим условием для прецизионной системной калибровки и формирования достоверных широкополосных моделей активных и пассивных компонентов.

Несмотря на многообразие измерительных задач, аппаратная архитектура современных приборов – векторных анализаторов цепей (ВАЦ), анализаторов спектра (АС) и генераторов сигналов (ГС) – базируется на унифицированных функциональных СВЧ-блоках формирования и (или) приема сигналов [8, 9, 12–17]. При этом положение коммутационного узла в структуре того или иного СВЧ-блока определяет ключевые критерии оптимизации параметров разрабатываемых

микросхем.

Узлы коммутации занимают центральное положение в архитектуре ВАЦ. Для проведения прецизионных измерений и получения полной матрицы *S*-параметров современная архитектура классического двухпортового прибора (рисунок 1.1) базируется на использовании четырех независимых измерительных приемников, а также синтезаторов зондирующего (RF) и гетеродинного (LO) сигналов [8, 9, 12].

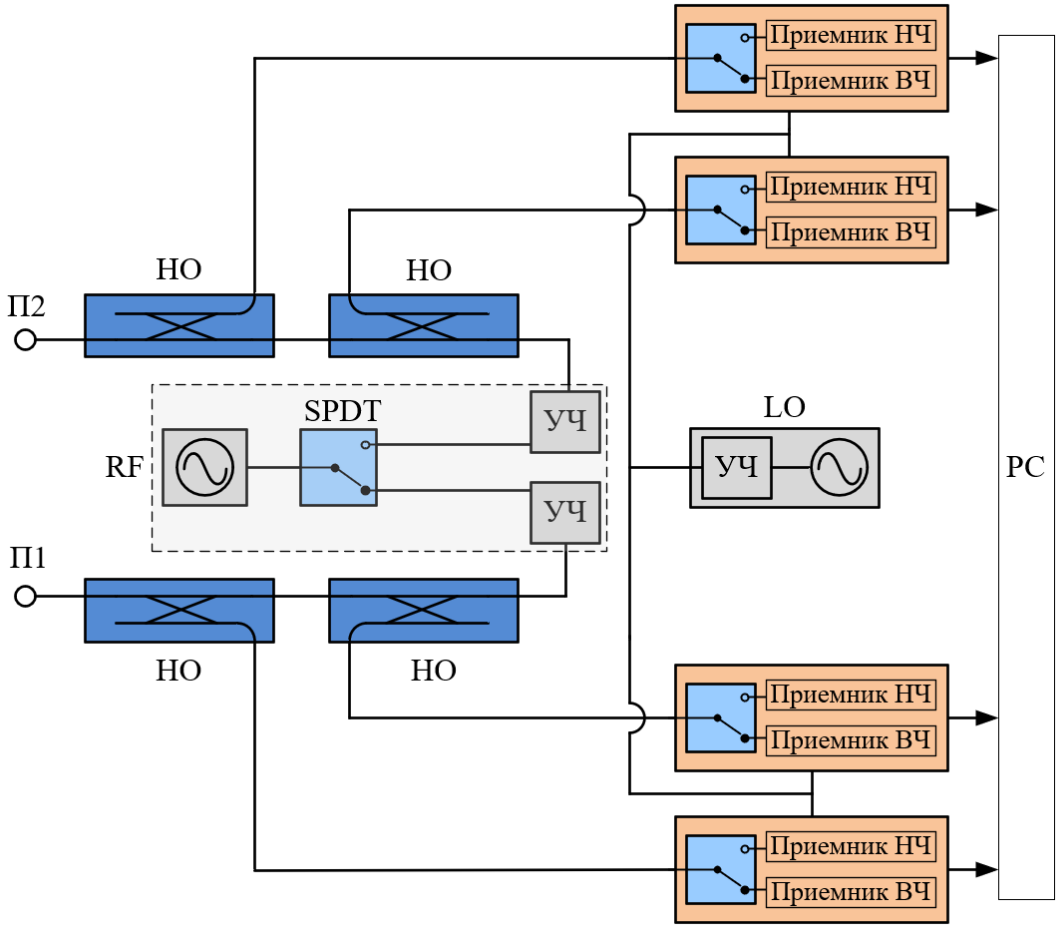


Рисунок 1.1 – Упрощенная структурная схема двухпортового ВАЦ

Принцип работы ВАЦ заключается в поочередном перенаправлении тестового сигнала к выходным портам (П1 или П2) для тестирования исследуемого устройства. Направленные ответвители (НО) осуществляют пространственное разделение падающей и отраженной электромагнитных волн, направляя их на соответствующие приемники, куда также синхронно подается сигнал гетеродина для преобразования частоты. При этом перенос базового зондирующего и гетеродинного сигналов на более высокие частотные диапазоны осуществляется в блоках умножения частоты (УЧ) – формирователях СВЧ-сигнала, содержащих

каскады умножения, усиления и полосовой фильтрации. Необходимость охвата сверхширокого диапазона диктует сложное аппаратное секционирование прибора. В частности, измерительные приемники и формирователи конструктивно разделяются на низкочастотный (НЧ) и высокочастотный (ВЧ) тракты (рисунок 1.1). Такое многоуровневое разделение требует применения развитой сети СВЧ-коммутации на всех этапах: от выбора пути синтеза внутри формирователей до переключения поддиапазонов непосредственно на входах приемников. В измерительных трактах ВАЦ, где одновременно регистрируются амплитудные и фазовые соотношения матрицы *S*-параметров, первостепенное значение приобретают фазовая стабильность и минимизация паразитных переотражений. При этом требования к коммутационным узлам напрямую зависят от их положения в структуре прибора. В цепях распределения зондирующего сигнала к измерительным портам, а также в трактах селекции каналов измерительных приемников использование классических отражающих структур недопустимо: отражение электромагнитной волны от закрытого канала приводит к росту коэффициента стоячей волны по напряжению (КСВН), ухудшению эквивалентного согласования источника и искажению передаточных характеристик, что делает необходимым применение переключателей с поглощающей (согласованной) архитектурой [12]. В то же время во внутренних каскадах блоков формирования сигналов обосновано применение классических отражающих переключателей с целью уменьшения вносимых потерь, поскольку возникающие переотражения не влияют напрямую на калибровку измерительных портов благодаря их эффективной аппаратной развязке от измерительного тракта.

В отличие от измерительных трактов ВАЦ, в приемных трактах АС доминирующим критерием оптимизации коммутационных структур выступает их предельно высокая линейность. В соответствии с архитектурными решениями, применяемыми в приборах ведущих мировых производителей [13, 14] (упрощенная структурная схема представлена на рисунке 1.2), входной тракт разделяется на низкочастотный (НЧ) и высокочастотный (ВЧ) каналы с типовой границей секционирования в диапазоне 3–4 ГГц [14]. Сигналы ниже этой частоты

направляются через фильтры нижних частот в тракт с повышающим преобразованием, тогда как высокочастотные сигналы поступают в тракт селекции на базе перестраиваемого ЖИГ-фильтра (на основе железо-иттриевого граната). Реализация подобного разделения требует установки коммутатора в качестве входного демультиплексора непосредственно за ступенчатым аттенюатором, где уровни мощности входных воздействий максимальны. Вносимые данным узлом нелинейные искажения принципиально неустранимы последующей цифровой или аппаратной обработкой и напрямую сужают динамический диапазон прибора, порождая паразитные гармоники и продукты интермодуляции при анализе как однотоновых, так и сложных многотоновых сигналов.

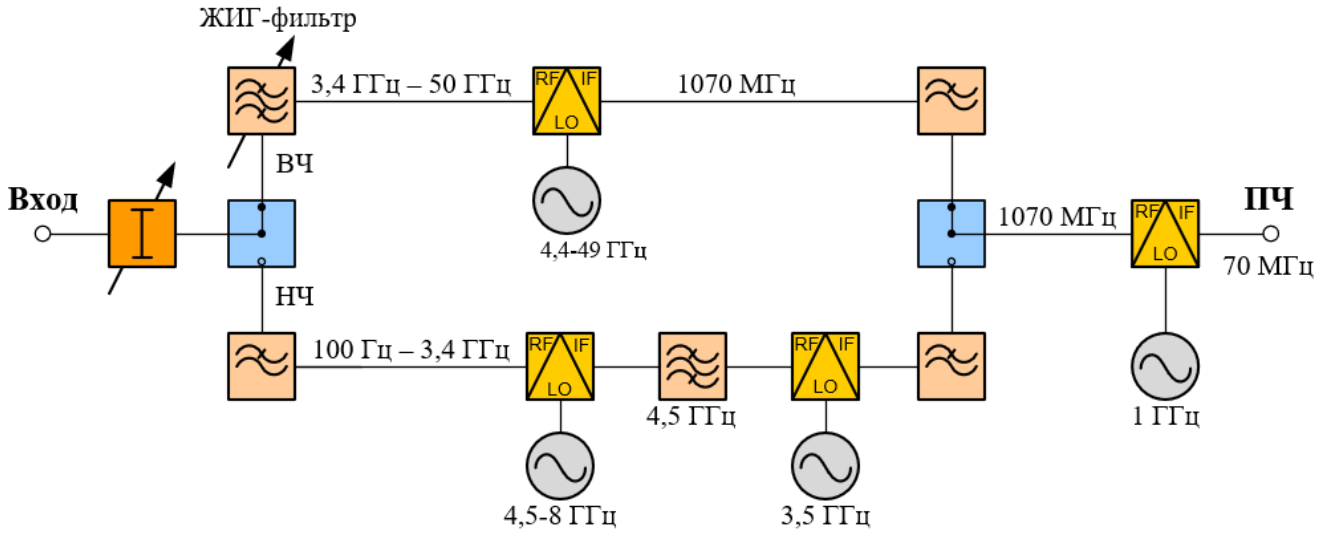


Рисунок 1.2 – Упрощенная структурная схема входного тракта анализатора спектра

В радиочастотных трактах ГС приоритетной задачей является формирование и мультиплексирование выходного сигнала в сверхширокоом диапазоне частот от f_{min} до f_2 (где значение f_{min} лежит в пределах от десятков кГц до 10 МГц, а f_2 может достигать 50–67 ГГц) [15–17]. Как показано на упрощенной структурной схеме (рисунок 1.3), архитектура современных приборов базируется на разделении трактов базового синтеза и высокочастотного формирования. Синтезатор частот (СЧ) формирует сигнал базового диапазона ($f_{min}…f_1$, где частота секционирования f_1 обычно составляет 10–13,5 ГГц), который с помощью входного двухпозиционного переключателя (SPDT) направляется либо в прямой тракт, либо в блок формирователя. Внутри формирователя входной многопозиционный

переключатель (SPnT) распределяет сигнал по параллельным ветвям умножения частоты, содержащим каскады усиления, умножители (×2, ×4, ..., ×n) и полосно-пропускающие фильтры (ППФ). Число параллельных ветвей и максимальный коэффициент умножения ×n определяются требуемой верхней границей рабочего диапазона прибора f_2 и базовой частотой f_1. ППФ в каждом канале обеспечивают подавление паразитных гармоник и комбинационных составляющих, возникающих при нелинейном преобразовании. На финальном этапе сигналы прямого тракта (f_{min}…f_1) и тракта формирования (f_1…f_2) объединяются выходным коммутатором для выдачи на общий СВЧ-порт в полосе f_{min}…f_2. Критическими требованиями к выходному коммутационному узлу выступают минимальный уровень вносимых потерь во всей рабочей полосе частот и высокая линейность при работе с повышенными уровнями мощности, что необходимо для сохранения спектральной чистоты и стабильности выходного уровня ГС.

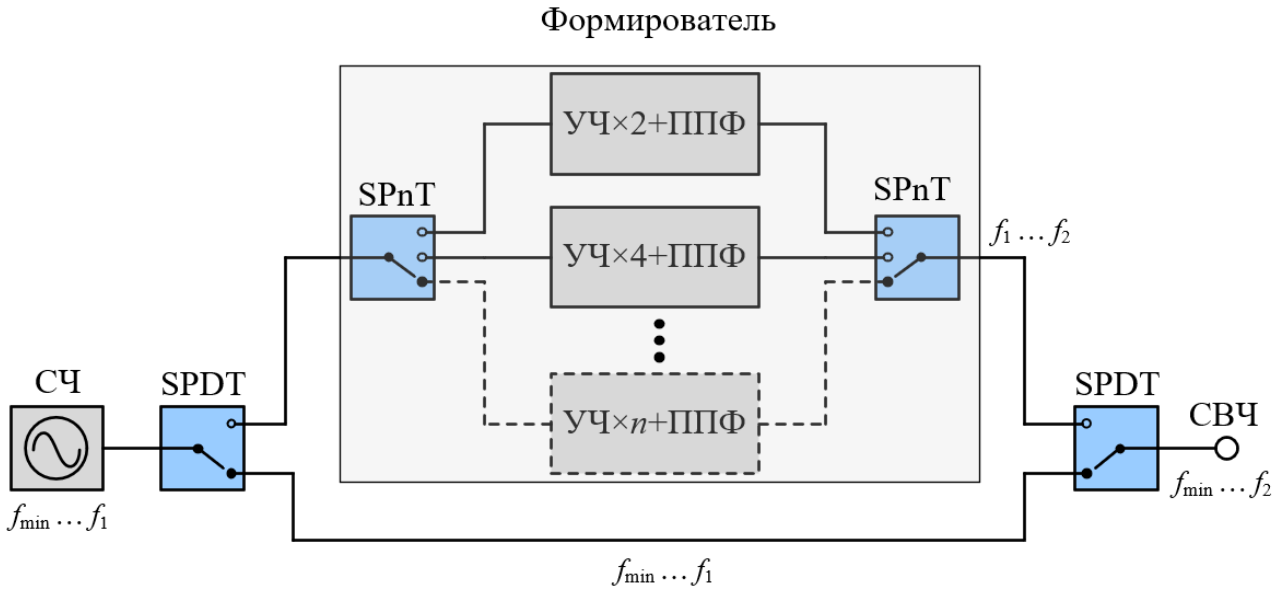


Рисунок 1.3 – Упрощенная структурная схема генератора сигналов

Специфика современных измерений неразрывно связана с использованием внешних и внутренних активных модулей, таких как электронные калибраторы (ЭК), импульсные модуляторы, ступенчатые аттенюаторы, ограничители и фазовращатели [9, 12]. Базовым элементом для построения подобных устройств выступают твердотельные СВЧ-переключатели конфигурации SPDT, а также многопозиционные коммутаторы (SPnT) и многозвенные переключающие структуры на их основе [4].

Разработка таких переключателей приобретает особую актуальность при создании высокоточных ЭК, необходимых для автоматизации калибровки ВАЦ. В данной архитектуре полупроводниковый коммутатор выступает не просто средством коммутации, а инструментом физического синтеза эталонных мер [8, 18]. Управление состояниями переключателя позволяет сформировать базовый набор калибровочных импедансов. Режимы с высокой степенью рассогласования задают меры холостого хода (Open) и короткого замыкания (Short), тогда как эталонная мера согласованной нагрузки (Load) реализуется за счет подключения внутреннего 50-омного резистора в неактивном плече переключателя поглощающего типа [19].

В свою очередь, в импульсных модуляторах именно поглощающие коммутаторы обеспечивают формирование радиоимпульсов: они отсекают сигнал в паузах, рассеивая энергию на собственных согласованных нагрузках, что предотвращает паразитные переотражения в измерительный тракт [4, 20]. В связи с этим разработка сверхширокополосных поглощающих SPDT-переключателей решает комплексную инженерную задачу и выступает базовой платформой для создания целого класса современной контрольно-измерительной аппаратуры.

Таким образом, узлы коммутации и частотной селекции выступают критическими звеньями СВЧ-трактов современной контрольно-измерительной аппаратуры, напрямую определяя ее динамический диапазон, спектральную чистоту и точность калибровки. Необходимость объединения, разделения и коммутации сигналов в сверхшироком диапазоне – от постоянного тока до миллиметровых длин волн – формирует потребность в создании широкополосных переключателей конфигурации SPDT как отражающего, так и поглощающего типов, а также специализированных диплексерных коммутационных структур. Строгие и зачастую противоречивые системные требования к вносимым потерям, развязке, согласованию трактов и линейности делают актуальным детальный анализ существующей элементной базы и схемотехнических решений для построения указанных устройств.

1.2 Анализ устройств частотной селекции сигналов

Для частотного разделения сверхширокополосных сигналов в современной измерительной аппаратуре традиционно рассматриваются два базовых подхода: использование пассивных распределительных устройств и применение активной коммутационной базы.

Применение пассивных частотно-разделительных устройств (диплексеров) представляет собой стандартное решение для разбиения рабочего диапазона на НЧ- и ВЧ-каналы. Однако их существенным недостатком является неизбежное ухудшение характеристик в переходной зоне. Вследствие взаимного влияния импедансов фильтрующих структур в точке слияния каналов, в этой области наблюдается резкое увеличение вносимых потерь, рост КСВН и снижение межканальной развязки [21]. Наглядным практическим подтверждением данного физического ограничения служат амплитудно-частотные характеристики современных СВЧ-диплексеров. Как показано на рисунке 1.4 (построенном на основе спецификаций коммерчески доступного диплексера миллиметрового диапазона MDPX-2734CH [22]), в полосах пропускания вносимые потери минимальны. Однако непосредственно в переходной зоне происходит падение коэффициента передачи минимум на 3 дБ за счет физического деления мощности, к которому добавляются диссипативные потери.

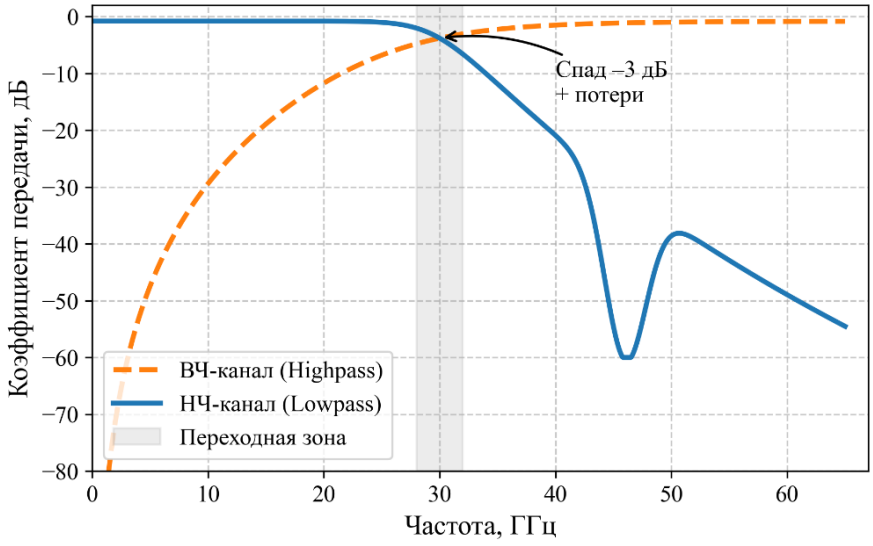


Рисунок 1.4 – Амплитудно-частотные характеристики пассивного СВЧ-диплексера

Помимо диплексеров, в качестве альтернативных решений для задач распределения и частотного разделения сигналов часто рассматриваются широкополосные делители мощности и НО. Однако их использование в качестве узлов мультиплексирования ограничено фундаментальными физическими принципами. Так, для делителей Уилкинсона характерны высокие вносимые потери (минимум 3 дБ) и значительное падение развязки в нижней части диапазона. Тем не менее, такие структуры находят широкое применение в цепях синхронной подачи сигнала гетеродина на смесители в высокочастотной части приемников ВАЦ (рисунок 1.1), где в пределах заданного рабочего диапазона они обеспечивают необходимую фазовую идентичность и высокую межканальную развязку [23]. Аналогичная ситуация наблюдается и с НО: являясь эталонным инструментом для выделения падающих и отраженных волн в измерительной технике, они оказываются неэффективны для объединения частотных поддиапазонов. Принципиальные ограничения по нижней рабочей частоте и значительные потери мощности в ответвленных плечах делают их использование для задач сверхширокополосного объединения каналов технически нецелесообразным [24, 25].

Рассмотрение активных устройств сводится к использованию сверхширокополосных твердотельных переключателей на основе PIN-диодов [26, 27] и полевых транзисторов [28, 29]. В СВЧ-диапазоне они демонстрируют симметричность характеристик плеч, минимальные вносимые потери и коэффициент отражения, а также высокую межканальную развязку (не менее 30 дБ). Однако внедрение стандартных активных коммутаторов в тракты КИА сталкивается с рядом барьеров. Во-первых, прохождение сигнала через активный элемент неизбежно приводит к искажениям ввиду нелинейности полупроводниковой структуры. Во-вторых, классическая реализация коммутаторов (например, PIN-диодных) требует интеграции цепей смещения для разделения сигналов управления и СВЧ-мощности. Традиционная развязка осуществляется посредством реактивных элементов – блокировочных конденсаторов и СВЧ-дросселей. Использование данных компонентов

фундаментально ограничивает нижнюю границу рабочего диапазона [4, 6, 27].

Отдельно следует выделить микроэлектромеханические системы (МЭМС) как альтернативный класс коммутаторов. Данная технология обеспечивает рекордную линейность (за счет отсутствия полупроводниковых переходов) и минимальные вносимые потери. Тем не менее их применение в КИА ограничено. Главными препятствиями выступают низкое быстродействие (время переключения составляет 1–300 мкс) и конечный механический ресурс контактов, что недопустимо для приборов, требующих непрерывной и высокоскоростной коммутации сигналов [30].

Проведенный анализ показывает, что ни пассивные структуры, ни активные переключатели в их классическом исполнении не способны в полной мере удовлетворить комплексные требования КИА: сверхширокую полосу пропускания, сохранение уровня мощности сигнала, высокую скорость переключения и надежность. Выявленные ограничения обосновывают необходимость разработки специализированных коммутационных устройств, включающих как базовые сверхширокополосные переключатели, так и новые частотно-разделительные архитектуры на их основе. При этом аппаратная реализация подобных узлов – в особенности трактов, требующих непрерывной передачи сигналов в полосе от постоянного тока без использования реактивных цепей развязки, – критически зависит от выбора базового коммутационного элемента. В связи с этим возникает необходимость проведения системного анализа и классификации современной элементной базы и схемотехнических решений СВЧ-переключателей.

1.3 Классификация и схемотехника СВЧ-переключателей

Устройства коммутации относятся к базовому классу управляющих узлов СВЧ-тракта. Они предназначены для электронно-управляемого переключения сигналов, позволяя оперативно изменять пути прохождения электромагнитной энергии между различными функциональными узлами непосредственно в процессе работы измерительной аппаратуры [4, 31–36]. Радиочастотный переключатель

представляет собой многополюсное устройство, осуществляющее передачу электромагнитной энергии с одного или нескольких входных портов на одно или несколько выходных направлений [4].

Классификация современных коммутаторов осуществляется по трем основным признакам: конфигурации портов, режиму работы неактивного канала и технологической реализации.

По конфигурации (количеству входных и выходных портов) переключатели классифицируются согласно рисунку 1.5. Простейшим элементом является выключатель с одним входом и одним выходом – SPST (Single Pole Single Throw). Базовым функциональным узлом в измерительной технике традиционно выступают переключатели на два направления – SPDT (Single Pole Double Throw). Увеличение числа каналов позволяет формировать многопозиционные переключатели (SPnT) и сложные матричные структуры (nPmT), востребованные в многопортовых трактах КИА [37]. В рамках настоящего исследования основное внимание уделяется конфигурации SPDT, выступающей элементарной схемотехнической основой для разрабатываемых устройств коммутации.

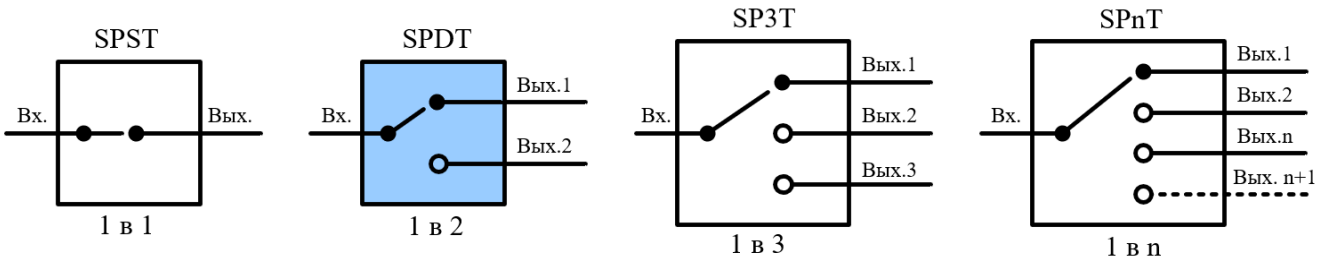


Рисунок 1.5 – Классификация переключателей по количеству входных и выходных портов

В зависимости от режима работы неактивного канала переключатели подразделяются на два основных типа: отражающие и поглощающие (рисунок 1.6) [4]. В отражающих переключателях отключенный выходной порт переводится в режим с импедансом, близким к короткому замыканию (в отдельных схемных решениях – к холостому ходу), что приводит к практически полному отражению СВЧ-сигнала обратно к источнику. Поглощающие переключатели содержат встроенные согласованные нагрузки, которые в закрытом состоянии канала обеспечивают поддержание импеданса отключенного порта на уровне 50 Ом. Как

было показано в п. 1.1 при анализе требований к архитектуре КИА, именно поглощающий тип коммутаторов является предпочтительным для измерительных трактов, поскольку устранение паразитных переотражений на отключенном выходе исключает возникновение стоячих волн и связанных с ними погрешностей измерений [24].

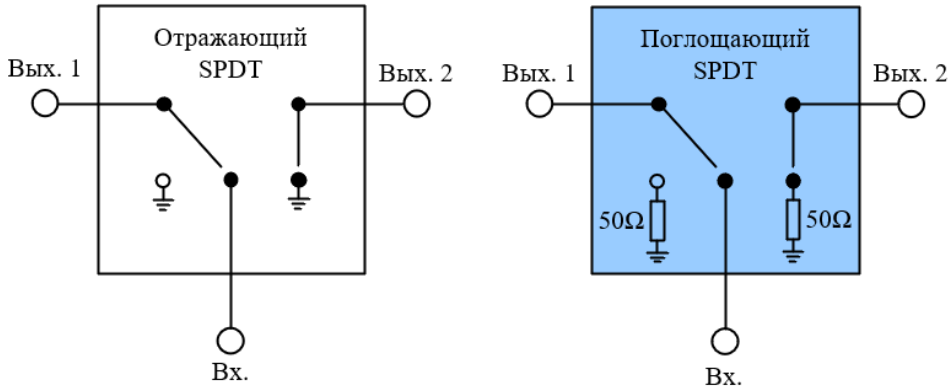


Рисунок 1.6 – Классификация переключателей по реализации выключенного канала

По физическим принципам работы и технологической реализации устройства коммутации делятся на три основные группы:

а) электромеханические коммутаторы (коаксиальные ВЧ-реле) – обеспечивают предельно малые вносимые потери, высокую развязку и линейность в сверхширокоом диапазоне частот [3]. Однако, несмотря на высокие электрические характеристики, их использование в современной аппаратуре ограничено крайне низким быстродействием и высокими массогабаритными показателями. Типичными примерами являются внешние матричные блоки расширения измерительных портов ВАЦ [37], а также тракты КИА, где электромеханические переключатели используются в качестве надежных узлов коммутации, например, в структуре ступенчатых аттенюаторах для обеспечения высокой точности и линейности при передаче сигналов большой мощности;

б) МЭМС – интегральная альтернатива электромеханическим реле [30, 38]. МЭМС-переключатели обладают рекордной линейностью и низкими потерями, однако, как было обосновано в п. 1.2, их внедрение в системы скоростной коммутации сдерживается микросекундным быстродействием и неизбежным механическим износом контактов. В связи с этим их применение целесообразно в

узлах с невысокой интенсивностью переключений (в частности, для реализации цепей обхода малошумящих усилителей во входных трактах анализаторов спектра [14]);

в) полупроводниковые (твердотельные) коммутаторы – реализуются в виде гибридных интегральных схем (ГИС) или МИС [39–41]. Благодаря наносекундному быстродействию, малым габаритам и практически неограниченному ресурсу переключений, данный класс устройств выступает безальтернативным решением для построения современных сверхширокополосных измерительных трактов.

В современной измерительной аппаратуре твердотельные коммутирующие элементы классифицируются по типу применяемых активных структур:

– переключатели на PIN-диодах обеспечивают коммутацию повышенных уровней мощности при малых потерях в СВЧ-диапазоне, однако требуют постоянного тока управления для поддержания открытого состояния и имеют фундаментальные ограничения на нижней границе частотного диапазона [26, 32] ввиду эффекта выпрямления сигнала и резкой деградации линейности;

– переключатели на гетеробиполярных транзисторах (HBT) отличаются технологичностью и возможностью интеграции СВЧ-тракта с цифровыми драйверами на едином кристалле [42], однако им свойственны средние показатели линейности и повышенное потребление тока по цепям управления;

– переключатели на полевых транзисторах (ПТ) обладают наивысшим быстродействием (менее 1 нс), практически нулевым статическим энергопотреблением цепей управления и оптимальны для создания поглощающих топологий. В частности, GaN HEMT технология ориентирована на повышенные уровни мощности, но требует значительных напряжений запирания, тогда как технология арсенида галлия (GaAs) выступает отраслевым стандартом измерительной техники [4, 43], хотя и подвержена эффекту деградации максимально допустимой коммутируемой мощности на низких частотах.

Таким образом, МИС на основе полупроводниковых структур представляют собой наиболее перспективный базис для создания коммутационных устройств

КИА [44]. Они обеспечивают оптимальный компромисс между массогабаритными показателями, быстродействием и основными электрическими характеристиками. Однако реализация сверхширокополосных схем, способных функционировать в полосе от постоянного тока, требует детального сравнительного анализа схемотехники как диодных, так и транзисторных структур.

1.3.1 Переключатели на основе PIN-диодов

СВЧ PIN-диод представляет собой полупроводниковый элемент, сопротивление которого на высоких частотах управляется постоянным током. В отличие от обычных выпрямительных диодов, PIN-структура содержит внутренний высокоомный слой собственного полупроводника (*i*-область), расположенный между сильнолегированными слоями *p*- и *n*-типа (рисунок 1.7) [31, 32].

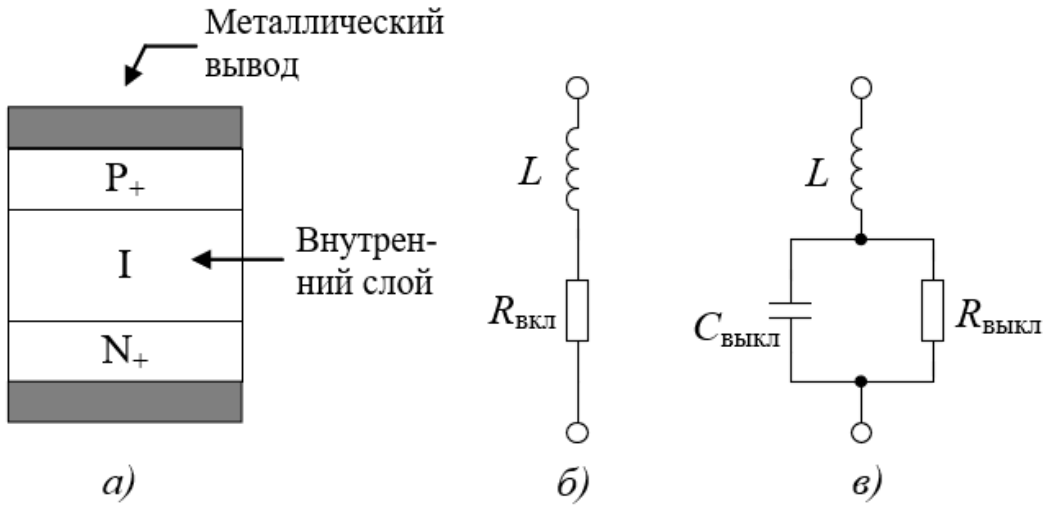


Рисунок 1.7 – Структура PIN-диода (*а*), эквивалентная схема при прямом (*б*) и при обратном смещении (*в*)

На рисунке 1.7, *а* представлена базовая полупроводниковая структура PIN-диода. Его электрические параметры в СВЧ-тракте описываются эквивалентными схемами для двух состояний [45]:

- при прямом смещении (рисунок 1.7, *б*) в *i*-область инжектируются носители заряда, и диод представляется в виде последовательно соединенных индуктивности выводов L и малого активного сопротивления $R_{вкл}$, значение которого определяется величиной прямого тока управления;

- при обратном смещении (рисунок 1.7, *в*) *i*-область обеднена и полупроводниковый элемент характеризуется той же последовательной индуктивностью *L*, к которой подключена барьерная емкость перехода $C_{\text{выкл}}$, шунтированная высоким параллельным сопротивлением $R_{\text{выкл}}$.

Основное преимущество коммутирующих структур на базе PIN-диодов заключается в значительно меньшей удельной емкости в закрытом состоянии и малом сопротивлении в открытом по сравнению с ПТ [46]. Это обеспечивает малые вносимые потери и высокие уровни максимально допустимой коммутируемой мощности в широком диапазоне частот. Однако применение данной элементной базы в сверхширокополосных измерительных трактах, работающих от постоянного тока, ограничено двумя фундаментальными факторами.

Физическое ограничение технологии связано с поведением *i*-слоя в нижнем диапазоне частот. На частотах ниже определенной границы $f_{\min}$ диод перестает функционировать как линейный резистор и начинает выпрямлять проходящий радиочастотный сигнал подобно классическому *p-n* переходу. Данная граничная частота напрямую зависит от времени жизни неосновных носителей заряда (τ) в базе диода и оценивается по формуле (1.1) [27]:

$$f_{\min} = \frac{1}{2\pi\tau}. \tag{1.1}$$

При прохождении СВЧ-мощности на частотах, соизмеримых с $f_{\min}$ или ниже, в измерительный тракт вносятся критические нелинейные искажения и существенный рост вносимых потерь.

Схемотехнические ограничения обусловлены архитектурой цепей управления [4]. В свою очередь, архитектура самого СВЧ-тракта определяется способом включения коммутирующих элементов, среди которых выделяют три основные топологии [45]:

– последовательная схема обеспечивает малые потери, но развязка ухудшается на высоких частотах из-за увеличения барьерной емкости закрытого диода;

– параллельная схема (шунтирующая) дает высокую развязку на высоких

частотах, однако требует внедрения четвертьволновых линий передачи, что сужает полосу рабочих частот (не более октавы);

– комбинированные структуры с последовательно-параллельным включением, широко применяемые в измерительной технике, значительно повышают межканальную развязку, но усложняют топологию схемы и увеличивают вносимые потери.

На рисунке 1.8 приведена принципиальная схема двухканального отражающего переключателя (SPDT), сочетающая последовательное и параллельное включение диодов [1].

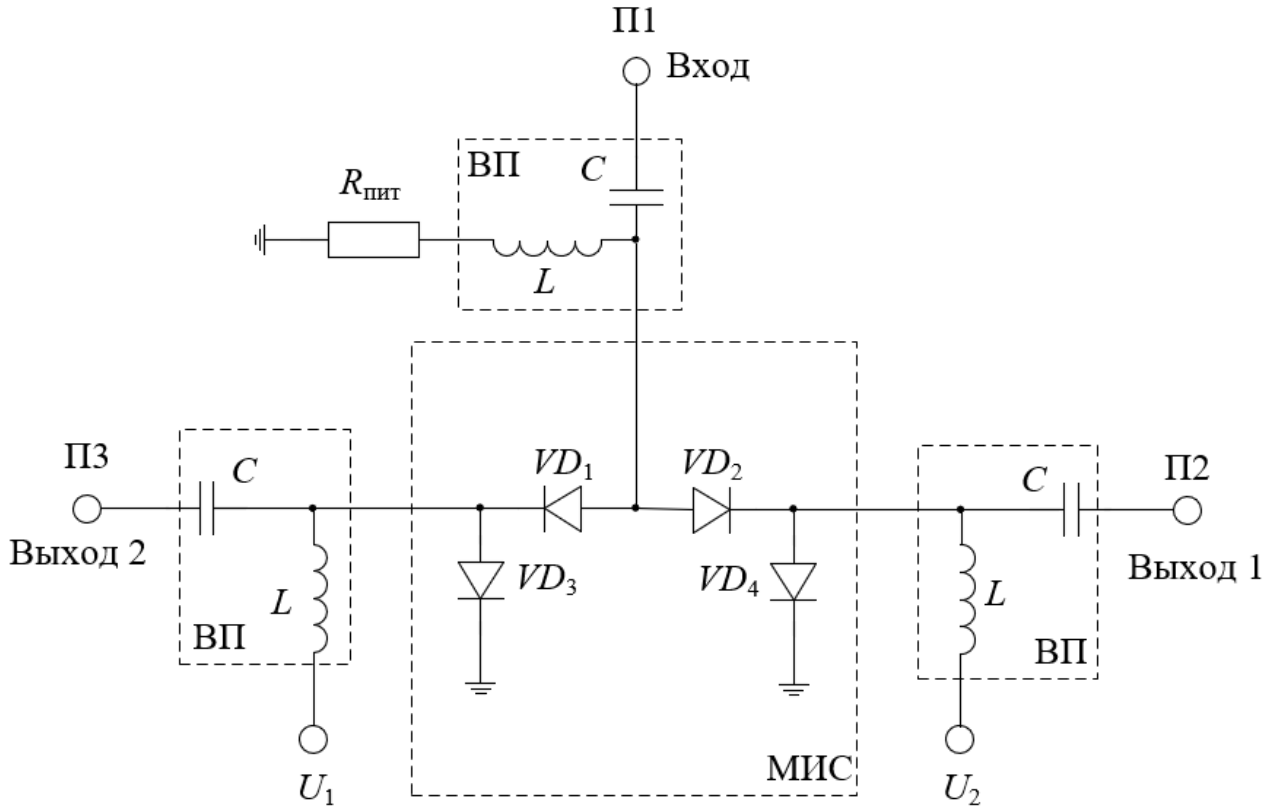


Рисунок 1.8 – Принципиальная схема коммутатора на 2 канала (SPDT)

Независимо от выбранной схемы, для управления PIN-диодами требуется интеграция втулок питания (ВП), которые должны обеспечивать развязку цепей управления от сигнального тракта. Как отмечалось ранее, данная архитектура выступает непреодолимым препятствием для сигналов низкочастотной области:

- разделительные конденсаторы (на рисунке 1.8 обозначены как *C*) на каждом СВЧ-порту необходимы для предотвращения протекания управляющих токов во внешние измерительные цепи, что создает физический разрыв цепи по

постоянному току и ограничивает полосу пропускания снизу;

- высокоиндуктивные дроссели (на рисунке 1.8 обозначены как *L*) используются для подачи тока управления, при этом на низких частотах их реактивное сопротивление стремительно падает, что приводит к шунтированию полезного измерительного сигнала на общий контакт или в цепи питания.

Кроме того, схемотехника на PIN-диодах является преимущественно отражающей. Построение поглощающих конфигураций на данной элементной базе технически нецелесообразно, поскольку требует введения дополнительных коммутируемых нагрузок и цепей развязки, что нарушает широкополосное согласование и кратно усложняет топологию.

Таким образом, как фундаментальная физика полупроводниковой структуры (эффект выпрямления), так и схемотехника цепей управления (обязательное наличие элементов развязки) делают принципиально невозможным создание на базе PIN-диодов коммутатора, способного функционировать в полосе частот от постоянного тока.

1.3.2 Переключатели на основе полевых транзисторов

Современной альтернативой PIN-диодам в задачах проектирования широкополосных коммутаторов выступают монолитные интегральные схемы на основе арсенид-галлиевых псевдоморфных транзисторов с высокой подвижностью электронов (GaAs pHEMT), также называемые как полевые транзисторы с затвором Шоттки (ПТШ) [43].

В отличие от PIN-диодов, ПТШ управляются напряжением, а не током. Поскольку проводимость канала регулируется электрическим полем затвора, ток в цепях управления в статическом режиме пренебрежимо мал и ограничен лишь токами утечки. При нулевом напряжении транзистор является нормально открытым, а при подаче отрицательного смещения – запирается. На рисунке 1.9 представлены структурный вид и упрощенные эквивалентные схемы состояний ПТШ [4].

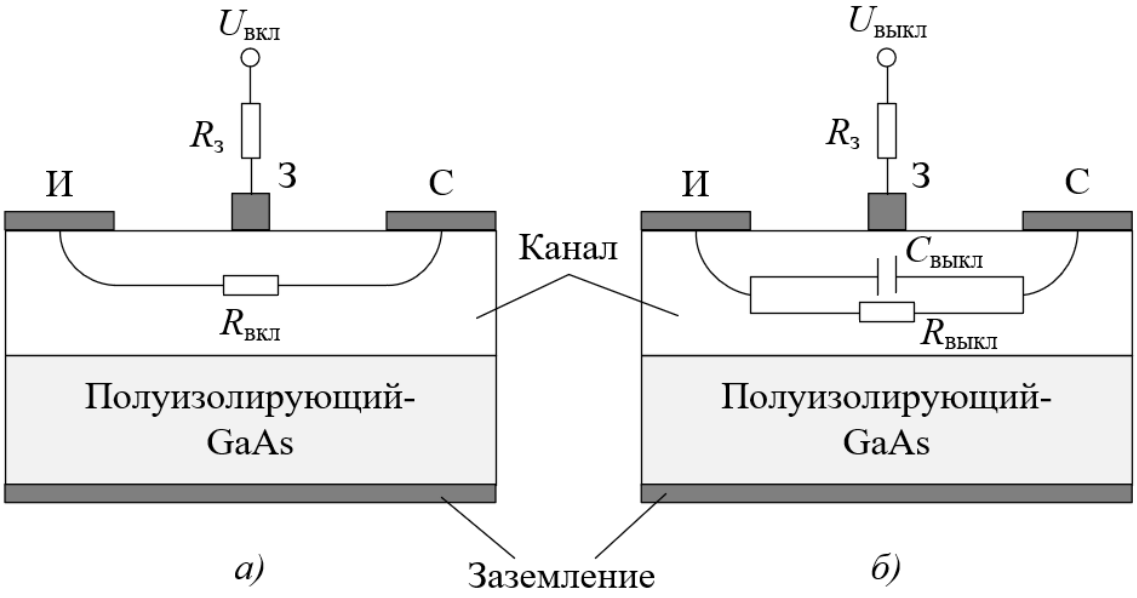


Рисунок 1.9 – Структурный вид и эквивалентные схемы ПТШ во включенном (а) и выключенном (б) состояниях

Электрические параметры коммутационного элемента в СВЧ-тракте описываются следующими характеристиками:

– во включенном состоянии (рисунок 1.9, *а*) канал полностью открыт и представляет собой малое активное сопротивление $R_{вкл}$;

– в выключенном состоянии (рисунок 1.9, *б*) канал обеднен, и структура характеризуется высоким сопротивлением $R_{выкл}$ и паразитной емкостью сток-исток $C_{выкл}$, которая определяет уровень межканальной развязки на высоких частотах.

Одним из параметров качества коммутационного СВЧ-элемента является критическая частота $f_{кр}$, которая для ПТШ определяется по формуле (1.2) [4]:

$$f_{кр} = \frac{1}{2 \cdot \pi \cdot R_{вкл} \cdot C_{выкл}} \qquad (1.2)$$

При проектировании МИС выбор физических размеров транзистора является определяющим фактором. На рисунке 1.10 приведена топология ПТШ с различным числом пальцев затвора (gate fingers) [20].

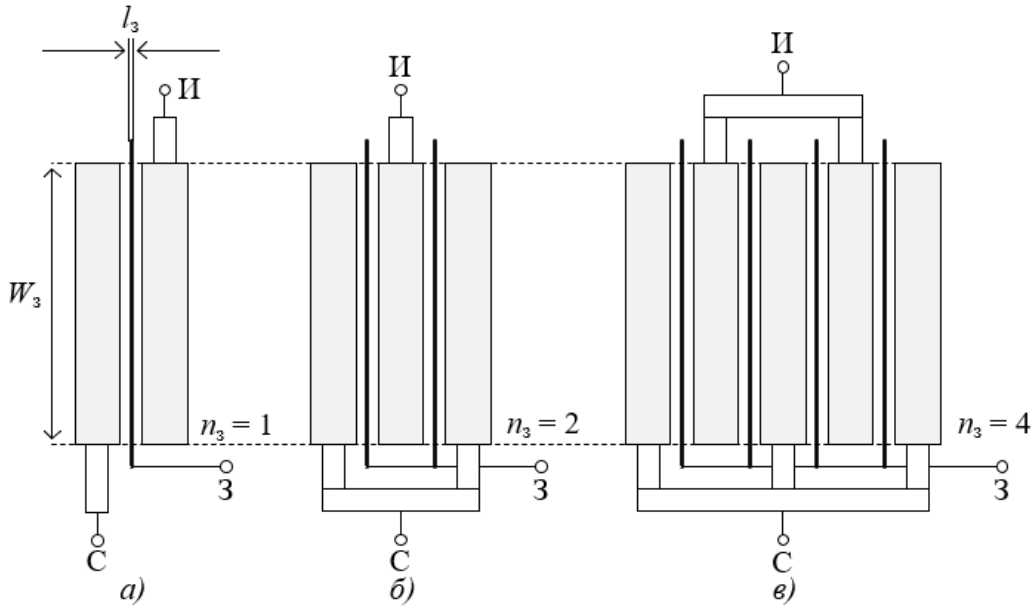


Рисунок 1.10 – Топология ПТШ с различным числом пальцев затвора: $n_з = 1$ (*а*); $n_з = 2$ (*б*); $n_з = 4$ (*в*)

Конструктивно ПТШ характеризуется постоянной длиной затвора $l_з$ (определяется исходя из выбранного технологического процесса), шириной единичного пальца $W_з$ и количеством пальцев $n_з$. Варьирование суммарной ширины периферии ($W_{общ} = n_з \cdot W_з$) позволяет балансировать между значениями $R_{вкл}$ и $C_{выкл}$, адаптируя элемент под конкретный частотный диапазон. Увеличение суммарной ширины периферии транзистора снижает $R_{вкл}$ (уменьшая вносимые потери) и одновременно повышает максимальную коммутируемую мощность, однако приводит к росту $C_{выкл}$, что ухудшает развязку переключателя на верхней границе частотного диапазона [4].

Главным преимуществом полевых транзисторов в схемах коммутации является разделение цепей управления и радиочастотного тракта на уровне полупроводниковой структуры. Управление осуществляется постоянным напряжением через развязывающий резистор в цепи затвора $R_з$. Поскольку барьер Шоттки закрытого затвора обладает пренебрежимо малым током утечки, падение управляющего напряжения на резисторе практически отсутствует. При этом высокое сопротивление $R_з$ (обычно несколько тысяч Ом) эффективно блокирует утечку высокочастотного сигнала в цепь смещения, что позволяет полностью отказаться от разделительных конденсаторов и блокировочных дросселей.

Благодаря этому транзисторный переключатель способен функционировать в широкополосном режиме вплоть до постоянного тока.

На рисунке 1.11 представлены схемы отражающего и поглощающего типов переключателей (SPDT), реализованные на основе комбинированного включения транзисторов. При подаче напряжения 0 В (открытое состояние) на управляющий контакт U_1 и запирающего напряжения на U_2 обеспечивается прохождение сигнала между портами П1 и П2 с минимальными потерями (рисунок 1.11, *а*). В схеме поглощающего типа дополнительно предусмотрены 50-омные нагрузки $R_н$, обеспечивающие согласование выключенного порта с волновым импедансом тракта (рисунок 1.11, *б*) [4].

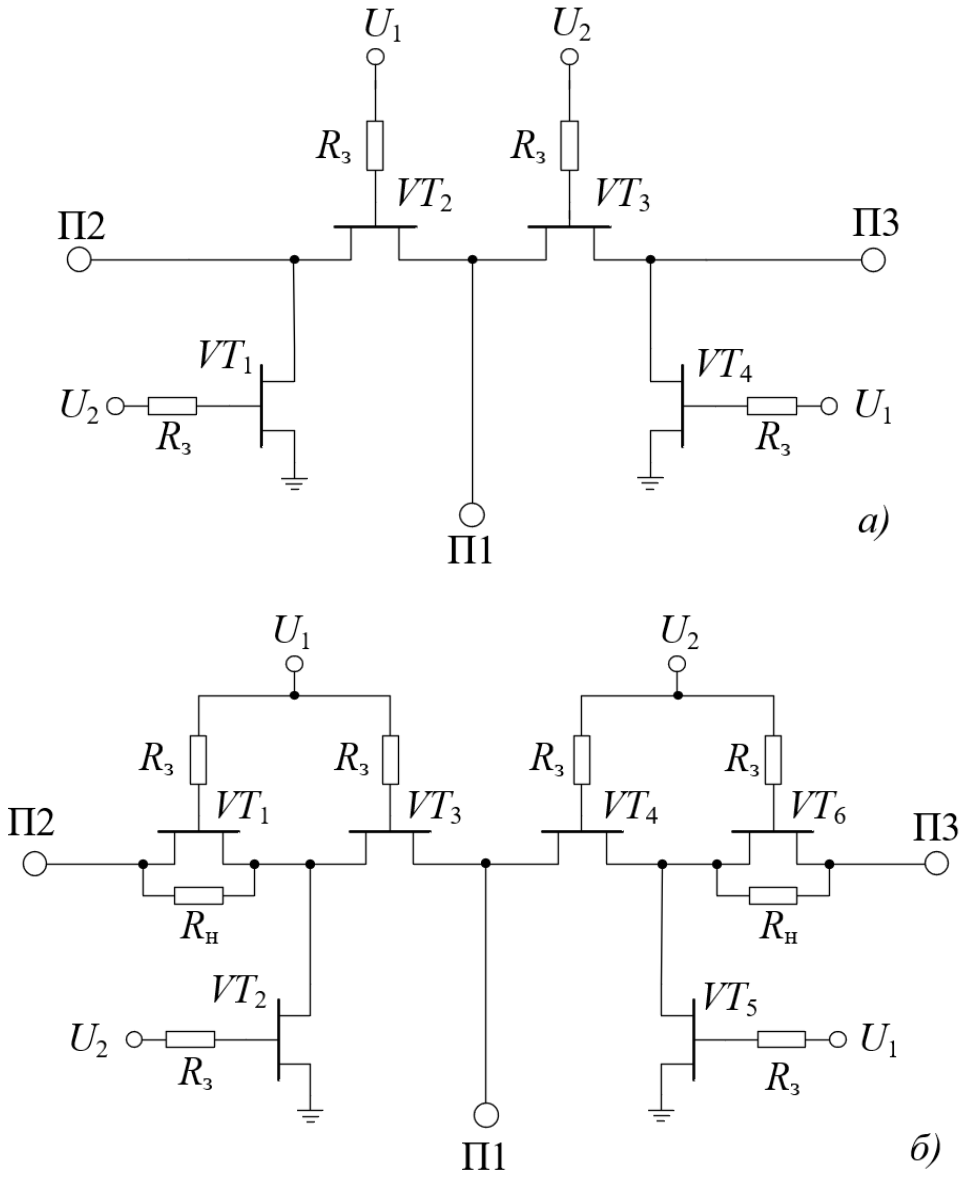


Рисунок 1.11 – Принципиальные схемы SPDT-коммутаторов отражающего (*а*) и поглощающего (*б*) типов.

Зачастую поглощающий тип переключателей реализуется именно на транзисторной технологии, так как она имеет преимущество перед PIN-диодными аналогами в организации цепей управления, не потребляющих статического тока. Это позволяет подключать встроенные 50-омные нагрузки напрямую, без разделительных конденсаторов, сохраняя согласование закрытого порта вплоть до постоянного тока**.**

Тем не менее, несмотря на схемотехническую простоту реализации поглощающего режима на ПТШ, создание единого тракта коммутации, перекрывающего полосу от постоянного тока до верхней границы частотного диапазона, сдерживается рядом фундаментальных физических и технологических ограничений:

– компромисс между потерями и развязкой: для увеличения развязки на высоких частотах необходимо минимизировать $C_{выкл}$, уменьшая суммарную ширину затвора $W_{общ}$, что неизбежно ведет к росту $R_{вкл}$ и увеличению вносимых потерь во всей рабочей полосе [4, 5];

– низкочастотная дисперсия: полупроводниковые структуры на основе GaAs pHEMT подвержены эффектам захвата носителей (trapping effects), вызывающим дисперсию параметров и нелинейные искажения сигнала в области низких частот [5, 6];

– снижение развязки: эффективность заземления шунтирующих транзисторов ограничена не только их конечным сопротивлением во включенном состоянии $R_{вкл}$, но и паразитной индуктивностью металлизированных переходных отверстий L_{via} в подложке. В миллиметровом диапазоне длин волн рост реактивного сопротивления заземляющих цепей приводит к критическому ухудшению межканальной развязки [4, 5].

Таким образом, оптимизация транзисторного переключателя для миллиметрового диапазона неизбежно ухудшает его параметры на низких частотах, и наоборот. Важно отметить, что высокочастотные SPDT-коммутаторы на базе ПТШ крайне востребованы в измерительной аппаратуре. Однако для

входных приемных трактов АС и формирователей ГС классический широкополосный ПТШ-коммутатор непригоден из-за критических нелинейных искажений в области низких частот.

Для преодоления данного низкочастотного ограничения применяется отказ от попыток создания единого универсального коммутатора в пользу архитектуры с частотным разделением каналов – диплексерных переключателей.

1.3.3 Диплексерные переключатели

Как было показано в предыдущих подразделах, создание сверхширокополосного коммутатора в виде единого сквозного тракта имеет ряд физических и схемотехнических ограничений. Для их преодоления применяется схемотехника активной коммутации с частотным разделением каналов на базе диплексеров.

Большинство реализаций пассивных диплексеров базируется на микрополосковых структурах и применяется преимущественно в телекоммуникационных системах для разделения фиксированных полос приема и передачи [47–49]. В зарубежной литературе [50, 51] широко представлены переключаемые диплексеры (switchable diplexers), в которых коммутационные элементы используются для выбора конкретной рабочей полосы частот. Примером интегрального исполнения подобных устройств на основе GaAs-технологии являются блоки переключаемых фильтров [52], состоящие из набора относительно узкополосных полосовых фильтров. Однако их назначение ограничено селекцией отдельных частотных поддиапазонов.

Специфика сверхширокополосной измерительной техники предъявляет иные требования: обеспечение частотного сканирования в полосе от постоянного тока до миллиметрового диапазона. Для этих целей применяются диплексерные переключатели (diplexing switches). В отличие от набора переключаемых фильтров, структура данных устройств строится на базе взаимодополняющей пары фильтра нижних (ФНЧ) и фильтра верхних (ФВЧ) частот, интегрированных с коммутационными элементами. Задачей схемы является раздельная коммутация

низкочастотных и высокочастотных составляющих спектра для формирования единого измерительного канала без провалов и разрывов амплитудно-частотной характеристики. Подобные архитектурные решения активно применяются ведущими мировыми производителями контрольно-измерительного оборудования (Rohde & Schwarz, Keysight Technologies, Anritsu и др.). В патентных базах представлен ряд документов, описывающих схемы входных и выходных трактов измерительной аппаратуры. Однако в большинстве из них архитектура представлена лишь на уровне обобщенных функциональных узлов, скрывающих схемотехническую реализацию.

В патенте [53] компании Anritsu, описывающем архитектуру портативного анализатора спектра, представлена открытая принципиальная схема диплексерного переключателя. В данном документе принцип устройства базируется на схемотехнике пассивного диплексера, в структуру *LC*-фильтров которого интегрированы шунтирующие коммутационные элементы. Шунт приводит к рассогласованию импеданса неактивного плеча, что повышает межканальную развязку и снижает вносимые потери в области разделения каналов. На рисунке 1.12 представлена типовая схема диплексерного переключателя на основе данного технического решения.

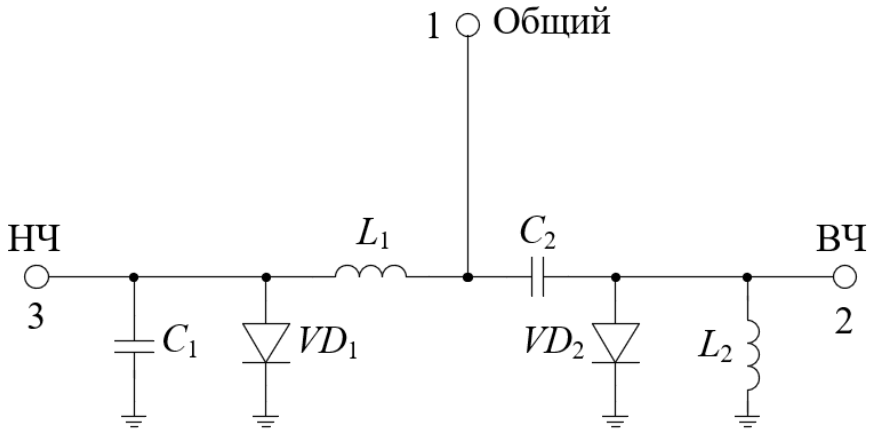


Рисунок 1.12 – Схема диплексерного переключателя [53]

Основные ограничения схемы, представленной на рисунке 1.12, возникают из-за интеграции PIN-диодов VD_1 и VD_2. Как было описано ранее, управление диодами требует обязательного наличия цепей смещения. Прямое внесение

индуктивностей и разделительных конденсаторов в измерительный тракт НЧ-канала переключателя приводит к затуханию сигнала в области низких частот.

Более детальная схемотехническая проработка данного узла представлена в патенте компании Rohde & Schwarz [54]. В предложенной архитектуре (рисунок 1.13) проблема подачи смещения на шунтирующий элемент НЧ-канала решена путем введения разделительного конденсатора C_1 непосредственно в ветвь коммутирующего диода VD_1, что гальванически изолирует цепь подачи управляющего напряжения U_1 от основного тракта и сохраняет в нем непрерывную связь по постоянному току. Для обеспечения межканальной развязки в низкочастотный тракт включен четвертьволновый отрезок линии передачи TL ($\lambda/4$), который при работе ВЧ-канала замыкается на землю через открытый диод VD_1. Возникающий при этом режим короткого замыкания трансформируется в эквивалентный холостой ход в точке разделения, предотвращая утечку высокочастотной мощности в НЧ-канал.

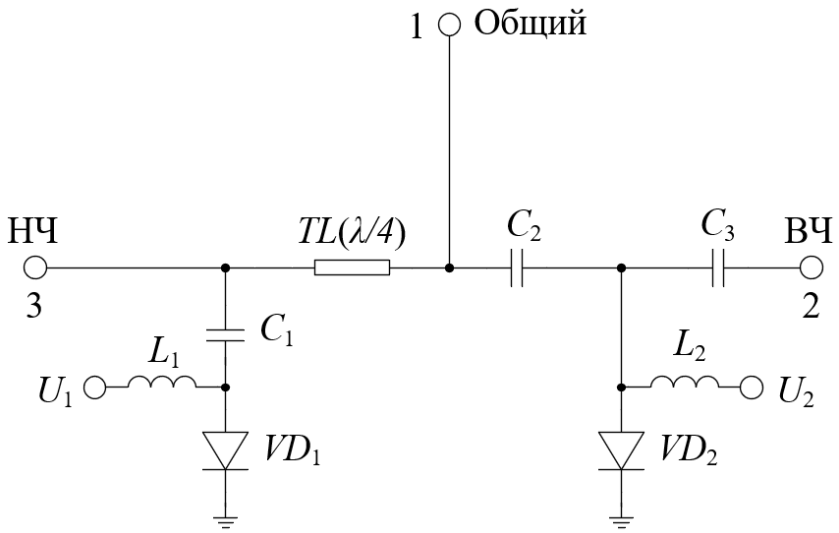


Рисунок 1.13 – Схемотехническое решение для низкочастотного тракта диплексерного переключателя [54]

Подобная схемотехника позволяет сформировать единый измерительный канал без частотных разрывов в диапазоне от постоянного тока до миллиметровых волн, что подтверждается характеристиками вносимых потерь (рисунок 1.14) [54].

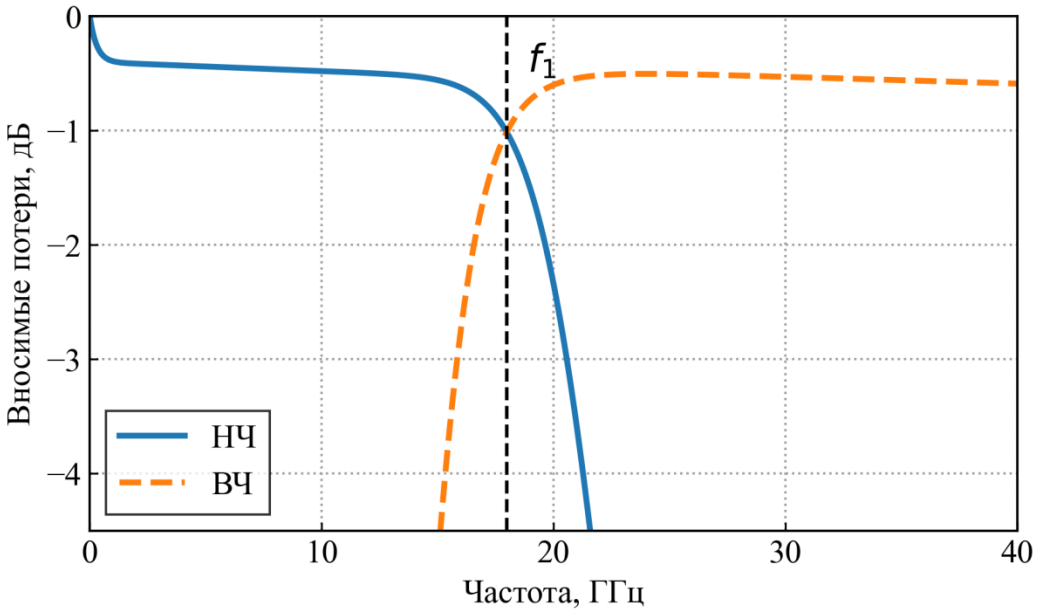


Рисунок 1.14 – Амплитудно-частотная характеристика диплексерного переключателя [54]

Недостатком технического решения [54] является принципиальное ограничение полосы пропускания высокочастотного плеча (как правило, не превышающей одной-полутора октав), обусловленное частотной зависимостью распределенных резонансных элементов. Это существенно сужает область применения подобной топологии, ограничивая ее блоками аппаратуры с октавным частотным разделением. Кроме того, данная архитектура не позволяет реализовать многоканальные конфигурации (SPnT) диплексерного типа, необходимые для минимизации числа кристаллов МИС в измерительных трактах. Тем не менее, несмотря на наличие базовых принципиальных схем в патентной документации, в открытой научно-технической литературе практически отсутствуют сведения об их интегральной реализации. Производители измерительной техники не раскрывают данные о применяемых технологических процессах, а также отсутствуют систематизированные методики схемотехнического проектирования и электродинамического (ЭД) моделирования топологий МИС диплексерных переключателей миллиметрового диапазона длин волн.

1.4 Технологии МИС СВЧ-коммутаторов

Для реализации сверхширокополосных коммутационных МИС КИА необходимо провести анализ современных полупроводниковых технологических базисов.

Самым распространенным материалом для создания широкополосных СВЧ МИС традиционно является GaAs. Это обусловлено высокими предельными характеристиками получаемых гетероструктур в диапазоне частот до 100 ГГц, высокой степенью зрелости технологических процессов и их экономической целесообразностью в условиях серийного производства [20, 39]. Важным фактором также является наличие серийного производства GaAs МИС на базе отечественных предприятий [40].

Для задач, требующих повышенного уровня коммутируемой мощности, применяется полупроводниковая технология на основе GaN. Гетероструктуры GaN обладают высоким напряжением пробоя, однако из-за повышенной удельной емкости закрытого канала рабочий диапазон интегральных переключателей на их основе, как правило, ограничен частотами до 20–30 ГГц. Кроме того, управление GaN-коммутаторами при больших уровнях мощности требует значительных запирающих напряжений, что заметно усложняет схемотехнику драйверов управления [4, 55].

Значительную конкуренцию традиционным полупроводниковым соединениям группы $A^{III}B^{V}$ составляют кремниевые технологии. В классическом объемном КМОП (Bulk CMOS) продвижение в область миллиметровых волн достигается за счет нанометрового масштабирования и компенсации подложечных емкостей. Переход к структурам «кремний на изоляторе» (SOI) устранил влияние подложки, а применение многостековых архитектур (stacked-FET) позволило существенно повысить коммутируемую мощность. Наряду с этим для предельных рабочих частот миллиметрового диапазона (выше 100 ГГц) широко используются гетероструктурные технологии на основе кремний-германия (SiGe BiCMOS) и фосфида индия (InP), активно исследуемые в том числе отечественными научными

группами [39–41].

В таблице 1.1 представлены характеристики МИС переключателей конфигурации SPDT, изготовленных по различным полупроводниковым технологиям, включая как зарубежные, так и отечественные разработки [55–78].

Таблица 1.1 – Характеристики МИС SPDT-переключателей

Технология	Ссылка	Тип*	Диапазон частот, ГГц	Вносимые потери, дБ	Развязка, дБ	$P_{вх,1дБ}$, дБм	Размеры, мм^2
InP DHBT	[56]	О	90–325	3–6	≥ 35	≥ 16	0,72
90 нм CMOS,	[57]	О	DC–110	≤ 3 (60 ГГц)	≥ 48 (60 ГГц)	≥ 15	0,32
130 нм SiGe EI HBT	[58]	О	DC–110	2,5 (60 ГГц)	27,3 (60 ГГц)	17,1 (60 ГГц)	0,098
130 нм SiGe AP HBT	[58]	О	DC–110	2,7 (60 ГГц)	26,8 (60 ГГц)	17 (60 ГГц)	0,098
0,13 мкм SOI	[59]	О	DC–50	≤ 1,9	≥ 27	≥ 12	0,04
0,15 мкм GaAs HEMT	[60]	О	DC–60	≤ 3	≥ 25	27,5 (35 ГГц)	1
0,15 мкм GaAs HJFET	[61]	О	DC–40	≤ 3,5	≥ 25,5	21 (40 ГГц)	0,55
GaAs pHEMT	[62]	О	DC–50	≤ 2,3	≥ 25	≥ 14	0,58
0,25 мкм GaAs pHEMT	[63]	О	DC–30	≤ 1,5	≥ 36	21 (20 ГГц)	1,31
SOI	[64]	О	0,02–50	≤ 2,8	≥ 30	≥ 31	5,06
GaAs pHEMT	[65]	О	DC–40	≤ 3,3	≥ 35	≥ 17	1,15
0,25 мкм GaN HEMT	[66]	О	DC–18	≤ 1,2	≥ 25	≥ 40	-
0,25 мкм GaN HEMT	[55]	О	DC–30	≤ 1,5	≥ 20	≥ 32	0,26
GaAs PIN Diode	[26]	О	0,01–67	≤ 2,2	≥ 12	25,5 (2 ГГц)	0,42
GaAs PIN Diode	[67]	О	0,05–67	≤ 2,7	≥ 23	≤ 23	0,97
0,25 мкм GaAs pHEMT	[68]	О	DC–20	≤ 1,4	≥ 35	≥ 27	1,44
GaAs MESFET	[69]	О	DC–40	≤ 3	≥ 23	≥ 18	1,07
0,18 мкм CMOS	[70]	О	DC–50	≤ 6	≥ 38	19,6 (40 ГГц)	0,25
GaAs MESFET	[71]	П	DC–26,5	≤ 3	≥ 30	27 (2 ГГц)	0,86
0,5 мкм GaAs pHEMT	[72]	П	0,01–20	≤ 2,4	≥ 40	≥ 20	1,3

Продолжение таблицы 1.1

Технология	Ссылка	Тип*	Диапазон частот, ГГц	Вносимые потери, дБ	Развязка, дБ	$P_{вх,1дБ}$, дБм	Размеры, мм^2
0,5 мкм GaAs pHEMT	[29]	О	DC–50	≤ 4	≥ 45	≥ 29	1
0,25 мкм GaAs pHEMT	[73]	П	DC–26	$\leq 2{,}5$	≥ 35	21 (10 ГГц)	1,38
GaAs MESFET	[74]	П	DC–20	$\leq 3{,}3$	≥ 42	≥ 26	-
GaAs pHEMT	[75]	О	DC–28	$\leq 2{,}2$	≥ 45	≥ 26	9,0
SOI	[76]	О	DC–67	≤ 3	≥ 33	$\geq 27{,}5$	5,1
SOI	[77]	П	DC–67	$\leq 3{,}3$	≥ 38	≥ 28	5,1
0,12 мкм GaAs pHEMT	[78]	О	DC–75	$\leq 4{,}2$	≥ 26	≥ 15	0,59

* П – переключатель поглощающего типа; О – переключатель отражающего типа.

Анализ работ [26, 29, 55–78] и данных из таблицы 1.1 показывает, что несмотря на высокие характеристики кремниевых технологий (в частности, SOI), их применение для создания отечественной сверхширокополосной КИА сопряжено с рядом фундаментальных и производственных ограничений. Во-первых, КНИ-технологии (как и GaAs) подвержены выраженной деградации мощностных характеристик на низких частотах, что критично для измерительных трактов. Во-вторых, в условиях необходимости обеспечения технологического суверенитета, доступ к передовым зарубежным кремниевым фабрикам (foundry) миллиметрового диапазона затруднен, а отечественные производственные линии требуемого топологического уровня находятся на стадии освоения.

Применение иных перспективных материалов, таких как фосфид индия (InP), позволяет достигать рекордных частот, однако высокая хрупкость InP-подложек критически усложняет процесс их монтажа в ГИС-сборки.

Таким образом, наиболее рациональным и технологически обоснованным выбором для создания сверхширокополосных коммутационных МИС является GaAs. Наличие доступных отечественных фабрик открывает прямой путь к импортозамещению и внедрению разрабатываемых устройств в серийное производство.

Анализируя схемотехнические решения на базе GaAs, следует разделить

коммутационные устройства на два класса: PIN-диодные и транзисторные (ПТШ – pHEMT). В мировой практике ниша стандартных многопозиционных переключателей на PIN-диодах в значительной степени исследована и закрыта готовыми решениями. Однако для создания сверхширокополосных диплексерных переключателей, обеспечивающих работу тракта вплоть до 67 ГГц, потенциал арсенид-галлиевых PIN-диодов остается крайне востребованным благодаря малым паразитным реактивностям и высокой межканальной развязке. В свою очередь, транзисторные структуры (GaAs pHEMT) выступают базовой основой для реализации коммутаторов поглощающего типа. Однако, как показывает анализ публикаций из таблицы 1.1, на сегодняшний день на технологии GaAs практически отсутствуют интегральные решения поглощающего типа с высокой межканальной развязкой и малыми вносимыми потерями, способные функционировать в сверхширокой полосе частот до 50–67 ГГц.

1.5 Методы проектирования и моделирования сверхширокополосных МИС

Проектирование сверхширокополосных коммутационных устройств, достигающих миллиметрового диапазона длин волн, сопряжено с существенным влиянием распределенных паразитных эффектов. На данных частотах физические размеры элементов топологии (контактных площадок, переходных отверстий, экранирующих полигонов и линий связи) становятся соизмеримы с длиной волны, что делает невозможным использование классических схемотехнических моделей на основе сосредоточенных элементов. В связи с этим возникает необходимость применения электродинамических методов анализа.

Анализ существующих подходов к моделированию СВЧ-структур позволяет выделить полноволновые трехмерные (3D) методы (метод конечных элементов – FEM, метод конечных разностей – FDTD) и методы анализа планарных слоистых структур (метод моментов – MoM) [79].

Использование 3D-симуляторов сопряжено с высокими вычислительными затратами и избыточно на этапе топологического синтеза кристалла МИС.

Топология интегральных схем представляет собой квазитрехмерную (2,5D) структуру, состоящую из плоскопараллельных слоев диэлектрика и металлизации, соединенных вертикальными межслойными переходами (via-holes). Для подобных слоистых сред наиболее эффективным и математически строгим является метод моментов, реализованный, в частности, в программном комплексе Keysight ADS (Momentum) и AWR Microwave Office (AXIEM). Данный метод позволяет с высокой точностью рассчитывать поверхностные токи, краевые эффекты, электромагнитные связи между каналами и паразитные индуктивности структур распределенного заземления при значительно меньших затратах машинного времени по сравнению с объемными 3D-методами [80, 81].

Однако электродинамический расчет применим исключительно к пассивной части кристалла. Для комплексного анализа характеристик сверхширокополосных переключателей обоснован выбор подхода совместного электродинамического и схемотехнического моделирования (EM-Circuit Co-simulation) [82].

Данный подход реализуется по следующему алгоритму:

1. Электродинамический расчет полной пассивной топологии переключателя (включая распределенное заземление и экранирующие полигоны) методом моментов с извлечением многопортовой матрицы *S*-параметров.

2. Интеграция полученной электродинамической модели в схемотехническую среду.

3. Подключение к внутренним портам электродинамической модели нелинейных компактных моделей коммутационных элементов (полевых транзисторов или PIN-диодов), предоставляемых библиотеками фабрики-производителя (Foundry PDK).

4. Проведение линейного анализа (*S*-параметры) для оценки вносимых, возвратных потерь и развязки, а также нелинейного анализа методом гармонического баланса (Harmonic Balance) для определения уровня входной мощности, при которой происходит компрессия коэффициента передачи $P_{1дБ}$ (или $P_{0,1дБ}$) и динамического диапазона устройства [83].

Подобный комплексный подход к проектированию позволяет достоверно

учитывать как электродинамические эффекты планарной топологии, так и нелинейное поведение активных полупроводниковых структур на частотах, достигающих миллиметрового диапазона длин волн, обеспечивая высокую сходимость результатов моделирования с экспериментальными данными.

1.6 Выводы и постановка задач

Анализ принципов построения сверхширокополосной контрольно-измерительной аппаратуры показывает, что критическим требованием к современным СВЧ-трактам является обеспечение непрерывного частотного сканирования от постоянного тока до миллиметрового диапазона длин волн (вплоть до 67 ГГц). Однако реализация единого тракта в столь широкой полосе требует многоуровневого архитектурного подхода, включающего как коммутацию сплошного широкополосного спектра, так и локальное переключение узких частотных поддиапазонов внутри приемных и формирующих блоков СВЧ-сигналов.

Для решения этих задач необходим тщательный выбор элементной базы. Проведенный сравнительный анализ показывает, что оптимальным технологическим базисом для создания устройств коммутации остаются МИС на основе GaAs. В отличие от перспективных кремниевых технологий (в частности, SOI), данный выбор обусловлен не только высокими частотными характеристиками получаемых структур, но и достаточной зрелостью технологического процесса, а также наличием доступных отечественных производственных линий, что открывает прямой путь к серийному производству.

Тем не менее использования исключительно технологического потенциала GaAs недостаточно. Для построения современной измерительной аппаратуры требуется разработка новых схемотехнических и топологических решений, закрывающих две ключевые потребности:

Во-первых, специфика измерительной техники требует применения переключателей поглощающего типа, обеспечивающих согласование неактивных

портов и минимизирующих паразитные переотражения внутри трактов. Для обеспечения сквозного измерительного канала и построения номенклатуры СВЧ-аксессуаров необходима разработка интегральных решений, функционирующих в непрерывном диапазоне частот вплоть до 67 ГГц. Однако анализ показывает, что на мировом рынке микроэлектроники наблюдается практическое отсутствие подобных устройств на GaAs с диапазоном рабочих частот до значений 50–67 ГГц. При переходе в миллиметровый диапазон фундаментальной проблемой становится резкое возрастание затухания в открытом канале и ухудшения межканальной развязки из-за паразитных связей. В измерительной технике избыточные вносимые потери приводят к прямому снижению динамического диапазона, которое невозможно скомпенсировать аппаратной калибровкой. В связи с этим разработка сверхширокополосных коммутаторов диапазона до 67 ГГц (как базового отражающего, так и поглощающего типов) с минимальным уровнем потерь и высокой развязкой является одной из приоритетных задач настоящего исследования.

Во-вторых, для сплошного перекрытия диапазона от постоянного тока до миллиметровых волн необходимо применение архитектуры диплексерных переключателей. При этом специфика узлов измерительной техники требует различных схемотехнических подходов:

– для блоков формирования СВЧ-сигналов перспективно применение диплексерных схем на базе четвертьволновых шлейфов с октавным ВЧ-каналом. Однако известные технические решения представлены в литературе лишь на уровне идеализированных принципиальных схем. Для их физической реализации требуется провести полноценное электродинамическое исследование данного класса устройств в миллиметровом диапазоне длин волн с учетом реальных технологических ограничений;

– для приемных трактов анализаторов спектра (как показано в п. 1.1) необходима разработка принципиально новых архитектур с несимметричным делением полосы частот. Например, выделение тракта ПЧ 0–4 ГГц и широкого СВЧ-канала 4–50 ГГц соответствует многооктавной реализации ВЧ-канала.

Разработка интегрального исполнения подобных диплексерных схем является актуальной и нерешенной задачей.

На основании проведенного анализа сформулированы следующие задачи диссертационной работы:

1. Разработать методику проектирования, а также схемотехнические и топологические решения для сверхширокополосных МИС SPDT-переключателей на базе технологии GaAs pHEMT отражающего и поглощающего типов, функционирующих в непрерывном диапазоне частот до 67 ГГц.

2. Разработать МИС коммутаторов мультиплексорного типа на основе структуры диплексерного переключателя, обеспечивающие коммутацию сигналов от постоянного тока до 67 ГГц с различными полосами пропускания для блоков формирования СВЧ-сигналов.

3. Разработать схемотехническое решение, спроектировать топологию и экспериментально исследовать МИС диплексерного переключателя, предназначенную для частотного разделения СВЧ-сигналов диапазонов 0–4 ГГц и 4–50 ГГц для приемных блоков КИА.

2 ИССЛЕДОВАНИЕ И РАЗРАБОТКА СВЕРХШИРОКОПОЛОСНЫХ МИС СВЧ-ПЕРЕКЛЮЧАТЕЛЕЙ

Во втором разделе представлены результаты разработки сверхширокополосных SPDT-переключателей отражающего и поглощающего типов на базе технологии GaAs pHEMT. Данный класс устройств выступает одним из важнейших функциональных узлов в трактах коммутации современной КИА, а также в аппаратуре смежных отраслей радиоэлектроники. Исходя из результатов анализа, проведенного в подразделах 1.1 и 1.4, разрабатываемые коммутационные МИС разделены на две целевые группы в зависимости от требуемой верхней границы рабочих частот: от 10 МГц до 26,5 ГГц и от 10 МГц до 50–67 ГГц.

Акт внедрения в серийное производство АО «НПФ «Микран» МИС, разработанных в данном разделе, приведен в приложении А. Основные результаты исследований опубликованы в работах [84, 85] и защищены свидетельствами о государственной регистрации топологий интегральных микросхем [86–89] (приложение Б).

2.1 Разработка базовой архитектуры МИС переключателя поглощающего типа диапазона частот 10 МГц – 26,5 ГГц

При проектировании данного переключателя ключевой задачей являлось обеспечение вносимых потерь открытого канала на уровне не более 2 дБ при сохранении межканальной развязки не хуже 25 дБ в широкой полосе рабочих частот от 10 МГц до 26,5 ГГц.

2.1.1 Схемотехническое проектирование устройства

В качестве базовой архитектуры для решения поставленной задачи выбрана классическая последовательно-параллельная схема включения транзисторов (рассмотренная в п. 1.3.2 на рисунке 1.11, *б*). Данная концепция с многократным

каскадированием шунтирующих транзисторов широко применяется в мировой практике при проектировании МИС переключателей поглощающего типа, что подтверждается рядом работ [71–75]. Однако прямое увеличение количества шунтирующих транзисторов неизбежно приводит к возрастанию суммарной паразитной емкости, что ограничивает верхнюю границу рабочего диапазона частот. В данных работах используются технологические процессы с длиной затвора транзисторов $l_з$ от 0,25 до 0,5 мкм. Использование таких структур приводит к заметному росту вносимых потерь вблизи верхней границы диапазона (26,5 ГГц) из-за влияния их реактивностей. Для минимизации данных эффектов в разрабатываемой схеме была выбрана технология GaAs pHEMT с длиной затвора 0,15 мкм. Данная технология обладает оптимальным соотношением сопротивления открытого канала ($R_{вкл}$) и емкости закрытого состояния ($C_{выкл}$), что позволило спроектировать МИС с наименьшими паразитными эффектами. Итоговая принципиальная схема переключателя представлена на рисунке 2.1.

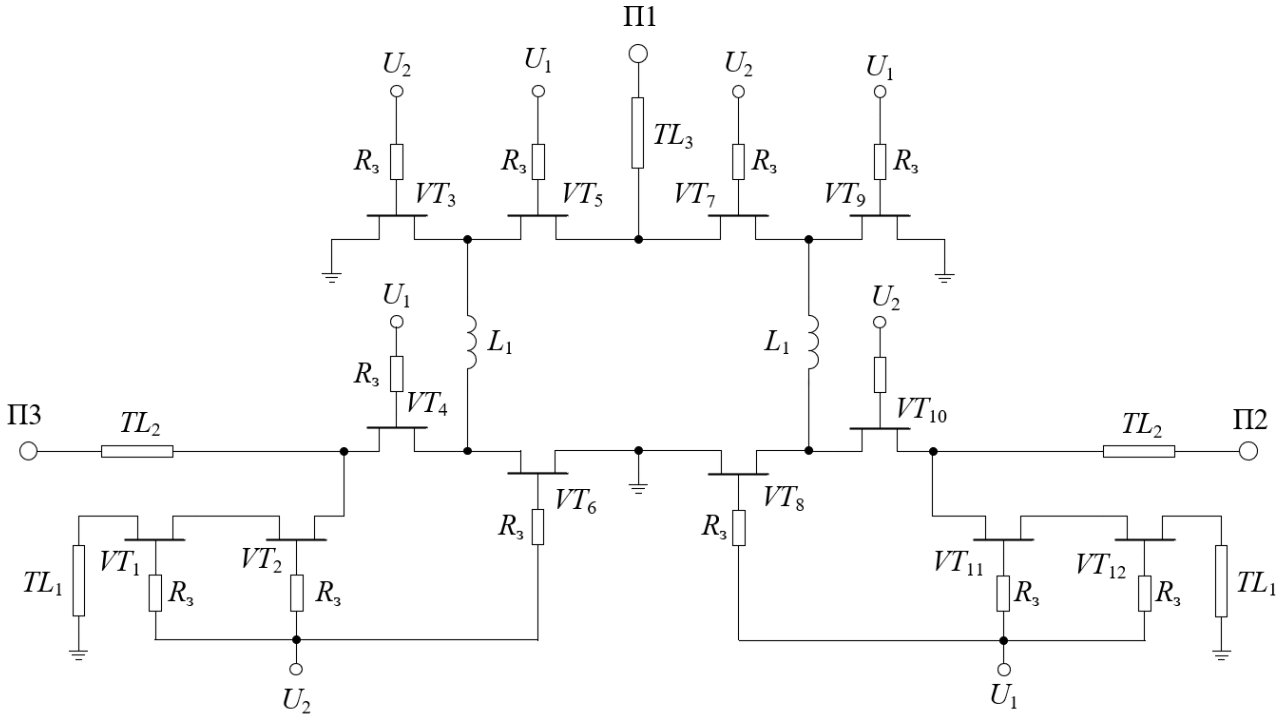


Рисунок 2.1 – Принципиальная схема разработанного SPDT-коммутатора поглощающего типа диапазона 10 МГц – 26,5 ГГц

В отличие от типовой схемы (рисунок 1.11, *б*), для компенсации падения развязки на высоких частотах, в топологию были добавлены дополнительные шунтирующие транзисторы VT_6 и VT_8. Реализация поглощающего (согласованного)

состояния закрытого канала была выполнена без применения традиционных тонкопленочных резисторов. Согласование обеспечивается прохождением СВЧ-сигнала на землю через последовательно включенные транзисторы VT_1, VT_2 (для плеча П1–П2) и VT_{11}, VT_{12} (для плеча П1–П3) и микрополосковую линию (МПЛ) передачи TL_1. Использование последовательного включения транзисторов позволяет решить одновременно две схемотехнические задачи. Во-первых, в режиме пропускания сигнала (когда шунтирующая ветвь закрыта) такое включение эквивалентно последовательному соединению емкостей. Это существенно снижает суммарную паразитную емкость закрытого состояния ($C_{\text{выкл}}$) данной цепи, что минимизирует утечку высокочастотного сигнала на землю и позволяет сохранить низкие вносимые потери основного коммутируемого тракта. Во-вторых, в режиме развязки (когда данная ветвь открыта для поглощения отраженной волны), суммарное сопротивление открытых каналов ($R_{\text{вкл}}$) этих транзисторов обеспечивает импеданс плеча, близкий к 50 Ом. Такой подход позволил совместить функции изоляции и согласования в едином активном узле, исключив необходимость применения отдельного резистивного элемента, что является оптимальным решением для обеспечения заданных характеристик.

Для достижения минимальных вносимых потерь (не более 2 дБ) в схеме применены транзисторы с различной периферией затвора, размеры которых представлены в таблице 2.1.

Таблица 2.1 – Размеры периферии транзисторов

Параметр	VT_1–VT_3, VT_9, VT_{11}, VT_{12}	VT_4, VT_{10}	VT_5, VT_7	VT_6, VT_8
$W_з$, мкм	40	75	40	15
$n_з$	2	6	4	2
$W_{\text{общ}}$, мкм	80	450	160	30

Увеличение габаритных размеров транзисторов неизбежно приводит к росту их паразитной емкости в закрытом состоянии, что влечет за собой снижение межканальной развязки и ухудшение качества согласования на верхних частотах. Для компенсации данных паразитных реактивностей в топологию интегрированы элементы в виде отрезков МПЛ TL_2, TL_3 и планарной катушки индуктивности L_1. В режиме пропускания СВЧ-сигнала шунтирующие транзисторы находятся в

закрытом состоянии. Их паразитные емкости, взаимодействуя с индуктивностями отрезков МПЛ, формируют искусственную линию передачи, эквивалентное волновое сопротивление которой определяется по формуле (2.1) и приводится к стандартному волновому сопротивлению – 50 Ом.

$$Z_{\text{В}} = \sqrt{\frac{L_{\text{экв}}}{C_{\text{экв}}}}, \tag{2.1}$$

где $Z_{\text{в}}$ – волновое сопротивление;

$L_{\text{экв}}$ – эквивалентная индуктивность линий передач;

$C_{\text{экв}}$ – эквивалентная емкостная составляющая линий передач и транзисторов.

Такой схемотехнический подход позволяет решить сразу две задачи: обеспечить широкополосное сквозное согласование открытого канала, минимизировав вносимые потери, а также сохранить требуемый уровень межканальной развязки в закрытом состоянии, расширив верхнюю границу рабочей полосы частот до 26,5 ГГц.

Расчет номиналов всех элементов осуществлялся в среде САПР с применением градиентных методов параметрической оптимизации. В качестве целевых функций были заданы: минимизация вносимых потерь, максимизация развязки и обеспечение согласования (во включенном и выключенном режимах) во всем рассматриваемом диапазоне частот. В таблице 2.2 представлены рассчитанные значения ширины (W) и длины (L) TL_1–TL_3 и L_1. Эквивалентная индуктивность L_1 не указана, так как реализована на кристалле в виде топологического элемента с распределенными параметрами, синтез которого проводился средствами электродинамического симулятора.

Таблица 2.2 – Геометрические параметры пассивных согласующих элементов

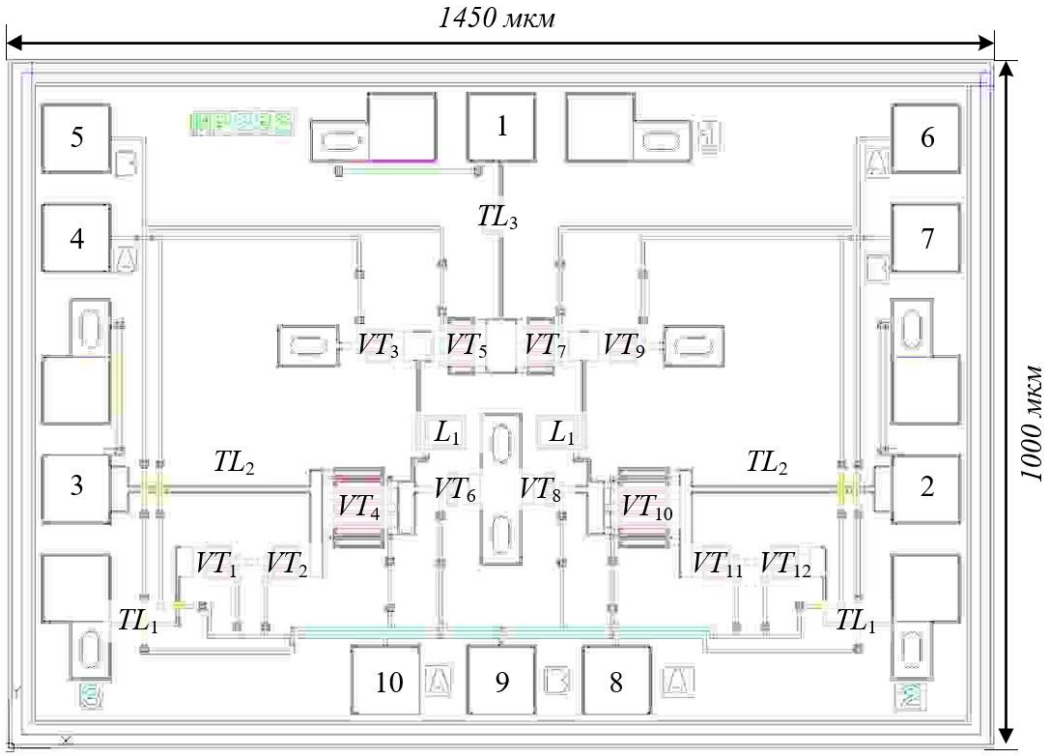
Параметр	TL_1	TL_2	TL_3	L_1
W, мкм	7	11	7	7
L, мкм	180	270	290	438

Управление состояниями коммутатора (рисунок 2.1) осуществляется комплементарными уровнями напряжения. При подаче на управляющие контакты U_1 и U_2 напряжений –5 В и 0 В соответственно, канал П1–П2 переходит в режим

пропускания сигнала, а канал П1–П3 – в режим развязки с поглощением. Смена полярности управляющих сигналов приводит к зеркальному переключению состояния каналов.

2.1.2 Электродинамическое моделирование и экспериментальное исследование

Таким образом, разработана модель топологии переключателя MP233 (рисунок 2.2) [86]. Размеры кристалла до резки составили 1450×1000 мкм. Толщина подложки – 100 мкм. Размер контактных площадок составил 100×100 мкм.



1 – общий СВЧ-вход;
2, 3 – СВЧ-выходы;
4, 6, 8, 10 – Контактные площадки для управления (U_2);
5, 7, 9 – Контактные площадки для управления (U_1).

Рисунок 2.2 – Модель топологии разработанного SPDT-коммутатора MP233

В результате были изготовлены опытные образцы разработанных МИС и измерены их основные характеристики. Измерения проводились на полуавтоматической зондовой станции Cascade Microtech с помощью ВАЦ N5244B. Результаты моделирования и измерения представлены на рисунках 2.3–2.6 [84]. Диапазон частот моделирования и измерения составил от 10 МГц до

30 ГГц с шагом 10 МГц. Калибровка измерительного тракта проводилась до коаксиальных портов кабельных сборок методом SOLT (Short-Open-Load-Through). Представленные результаты измерений $|S_{21}|$ (рисунок 2.3) получены с учетом математического исключения (de-embedding) вносимых потерь СВЧ-зондов. Режим управляющего напряжения на затворах открытого/закрытого состояний $U_{1,2}$ = –5/0 В.

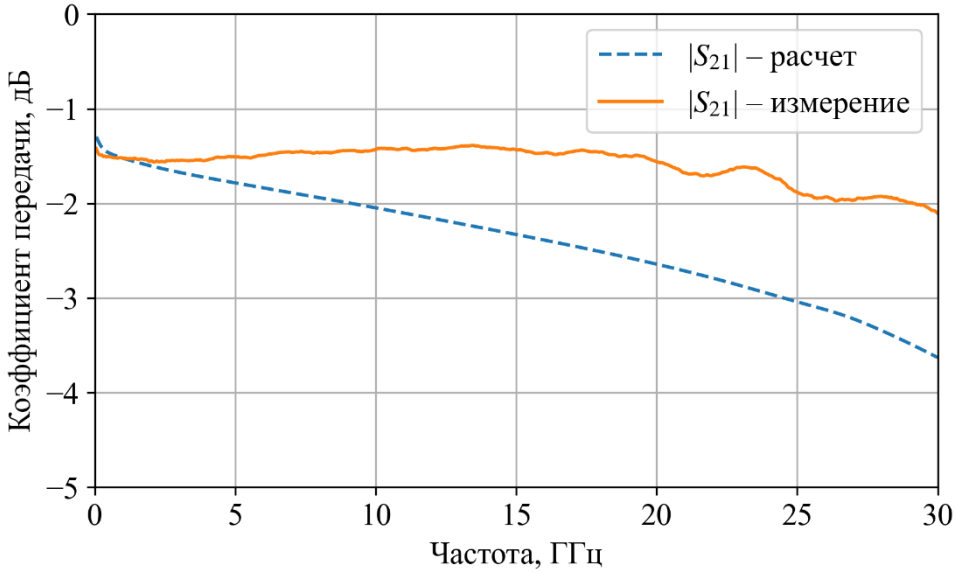


Рисунок 2.3 – Вносимые потери открытого канала

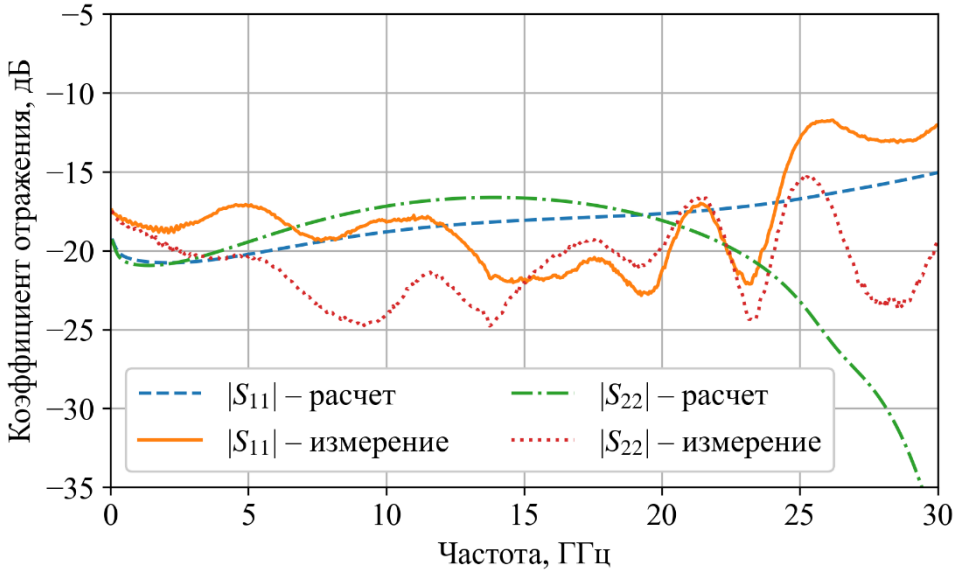


Рисунок 2.4 – Возвратные потери открытого канала

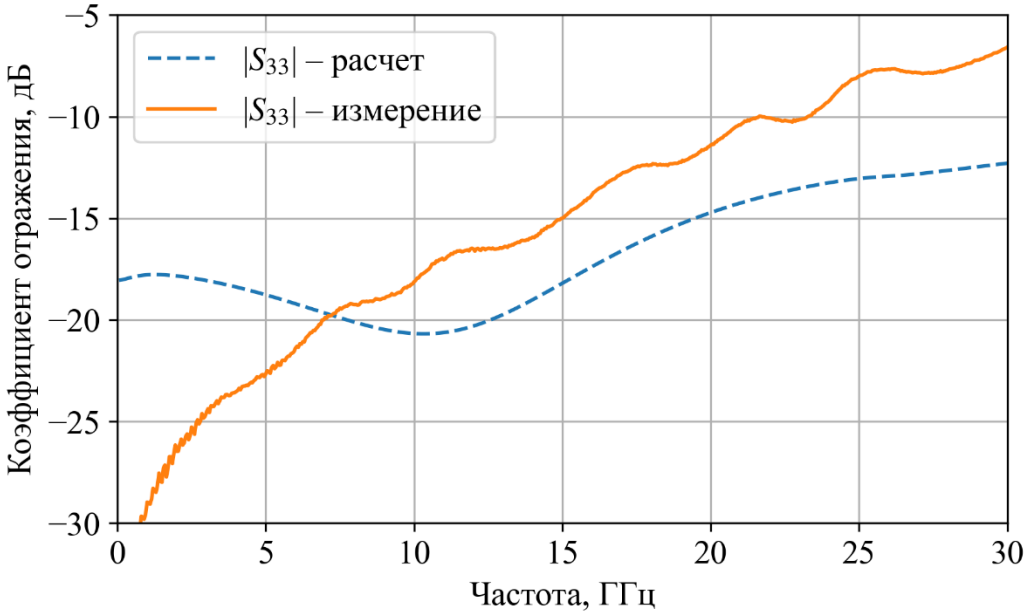


Рисунок 2.5 – Возвратные потери закрытого канала

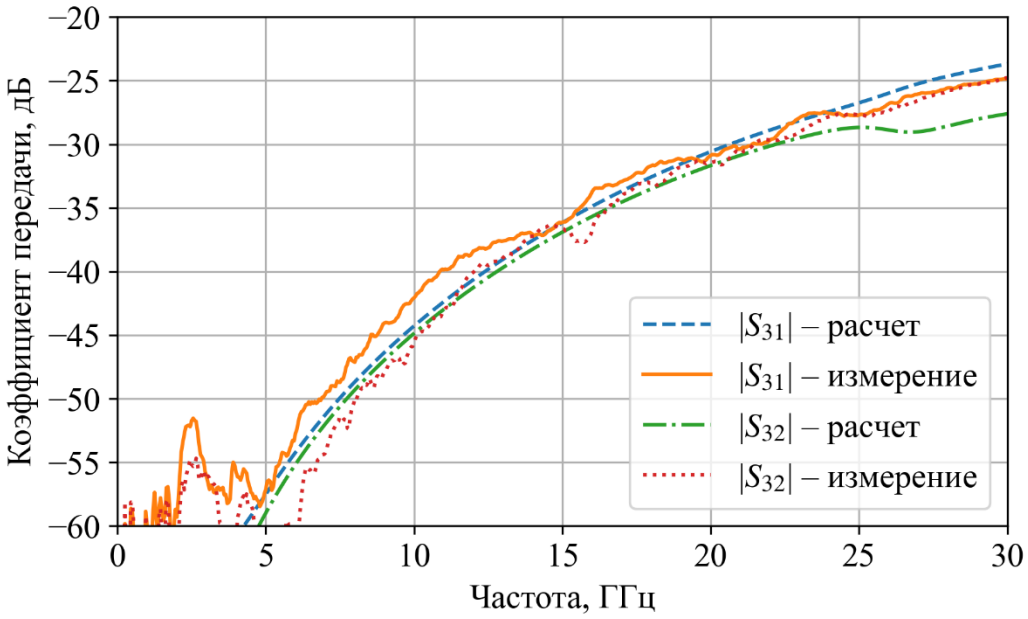


Рисунок 2.6 – Развязка закрытого канала

В таблице 2.3 представлены основные измеренные параметры изготовленного коммутатора и параметры мировых аналогов на технологии GaAs.

Таблица 2.3 – Результат и сравнение с аналогами

Ссылка	Технология	Диапазон частот, ГГц	Вносимые потери, дБ	Возвр. потери вкл./выкл., дБ	Развязка, дБ
MP233	0,15 мкм GaAs	0,01–20	1,6	17/12	30
		20–26,5	2	12/7	27
[75]	GaAs	0,01–20	2,4	14/15	38
		20–26,5	2,9	17/6	35
[73]	0,25 мкм GaAs	0,01–20	2,3	12/17	40
		20–26,5	2,5	12/15	35
[72]	0,5 мкм GaAs	0,01–20	2,4	15/12	40
		20–25	3,4	8/11	38
[74]	GaAs	DC–20	3,5	11/10	40
		20–26	7	7/9	35
[71]	GaAs	DC–20	2	18/13	39
		20–26	2,4	19/12	31

Анализ данных, представленных в таблице 2.3, показывает, что характеристики разработанного коммутатора демонстрируют конкурентный результат по ключевому параметру – вносимым потерям открытого канала ($|S_{21}|$), которые составили не более 1,6 дБ до 20 ГГц и не более 2 дБ на верхней границе 26,5 ГГц. Показатель межканальной развязки ($|S_{31}|$, $|S_{32}|$) ожидаемо уступает некоторым приведенным аналогам на 8–12 дБ. Данное отличие не является недостатком топологии, а выступает результатом схемотехнического компромисса. Использование транзисторов с различной периферией позволило достичь минимального сопротивления открытого канала $R_{вкл}$ и рекордно низких потерь, однако закономерно привело к росту суммарной паразитной емкости $C_{выкл}$ в закрытом состоянии. Тем не менее, полученное значение развязки (более 27 дБ во всем рабочем диапазоне) полностью удовлетворяет техническим требованиям к коммутаторам современной контрольно-измерительной аппаратуры. Таким образом, достигнут оптимальный баланс между минимизацией вносимых потерь и достаточным уровнем развязки каналов.

2.2 Методика проектирования и разработка МИС переключателей диапазона частот 10 МГц – 67 ГГц

В данном подразделе рассматриваются методика проектирования и разработка сверхширокополосных переключателей отражающего и поглощающего типов на базе технологии GaAs pHEMT, функционирующих в частотном диапазоне от 10 МГц до 67 ГГц. Актуальность проектирования подобных коммутационных устройств продиктована дефицитом решений, способных обеспечить компромисс между минимальными вносимыми потерями и высокой межканальной развязкой. Особая научная и практическая значимость работы обусловлена тем, что сверхширокополосные переключатели поглощающего типа на технологии GaAs pHEMT для рассматриваемого диапазона частот на сегодняшний день практически не представлены как в профильной научно-технической литературе, так и на рынке коммерческих СВЧ МИС.

2.2.1 Обоснование выбора технологии и базовой топологии схемы

Переход в область миллиметровых длин волн требует обеспечения компромисса между вносимыми потерями и межканальной развязкой. С ростом частоты паразитные реактивности транзисторов (в частности, емкость закрытого состояния $C_{выкл}$) начинают оказывать доминирующее влияние, приводя к рассогласованию тракта и утечке СВЧ-сигнала. В связи с этим для разработки переключателя выбран наиболее высокочастотный технологический процесс в семействе GaAs pHEMT с минимальной доступной длиной затвора 0,1 мкм. Данный процесс характеризуется высокой граничной частотой $f_{кр}$ и позволяет минимизировать паразитные емкости структуры при сохранении низкого сопротивления открытого канала ($R_{вкл}$).

При проектировании сверхширокополосных переключателей классическая топология сосредоточенных элементов часто заменяется схемотехнической концепцией распределенного коммутатора (Distributed Switch) [28, 29, 60, 90], работающего по принципу бегущей волны (Traveling Wave Switch). Данный подход

является логическим развитием принципа компенсации паразитных реактивностей, примененного при разработке МИС до 26,5 ГГц (п. 2.1).

Архитектура распределенного коммутатора аналогична схемотехнике усилителей с распределенным усилением (УРУ) [91, 92]. Вместо использования одного или нескольких шунтирующих транзисторов с различной периферией, их суммарная эквивалентная ширина секционируется на несколько идентичных транзисторов меньшего размера. Они распределены вдоль тракта и последовательно соединены между собой симметричными высокоимпедансными отрезками МПЛ.

В режиме пропускания сигнала одинаковые паразитные емкости закрытых транзисторов взаимодействуют с индуктивностями соединительных линий, формируя однородную периодическую структуру – искусственную линию передачи. Идентичность каскадов обеспечивает постоянство эквивалентного волнового сопротивления на уровне 50 Ом. В результате СВЧ-сигнал распространяется вдоль цепи в виде бегущей волны без внутренних переотражений, что минимизирует вносимые потери вплоть до частоты среза.

В режиме развязки (когда шунтирующие транзисторы открыты) данная распределенная структура обеспечивает многократное ослабление и поглощение проникающего сигнала на каждой секции, позволяя достичь высокой межканальной развязки во всем диапазоне рабочих частот.

2.2.2 Обоснование выбора периферии транзистора

Для определения оптимальной конфигурации распределенного коммутатора выполнено схемотехническое моделирование с варьированием ключевых параметров: суммарной ширины затвора транзисторов ($W_{общ}$) и числа шунтирующих каскадов. В качестве критерия оптимизации выступает компромисс между уровнем вносимых потерь, величиной межканальной развязки и шириной полосы согласования тракта.

На первом этапе проведено исследование частотных характеристик транзистора, включенного последовательно в тракт, для выбора оптимального

числа пальцев затвора $n_з$ при фиксированной ширине пальца $W_з$ = 75 мкм. Далее для описания топологии транзистора используется стандартный формат записи $n_з \times W_з$. Данное значение выбрано, так как оно находится в середине диапазона верифицированных значений библиотечной модели транзистора (PDK). Кроме того, такая ширина обеспечивает оптимальный компромисс между низкими вносимыми потерями в низкочастотной области, умеренным спадом характеристики на верхней границе диапазона и достаточным уровнем межканальной развязки на высоких частотах. Для оценки влияния паразитных реактивностей транзистор исследовался при прямом включении в 50-омный тракт без дополнительных согласующих цепей (рисунок 2.7) с установленным развязывающим резистором $R_з$ номиналом 3 кОм в цепи затвора, предотвращающим утечку СВЧ-сигнала в цепь управления. Результаты моделирования вносимых потерь открытого состояния и развязки закрытого состояния представлены на рисунках 2.8 и 2.9 соответственно.

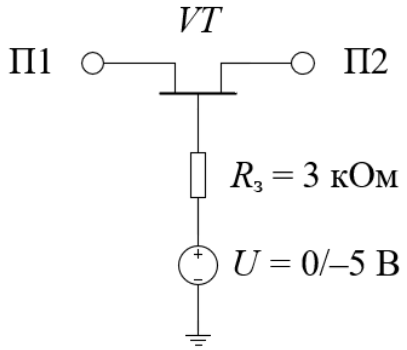


Рисунок 2.7 – Схема оценки параметров транзистора

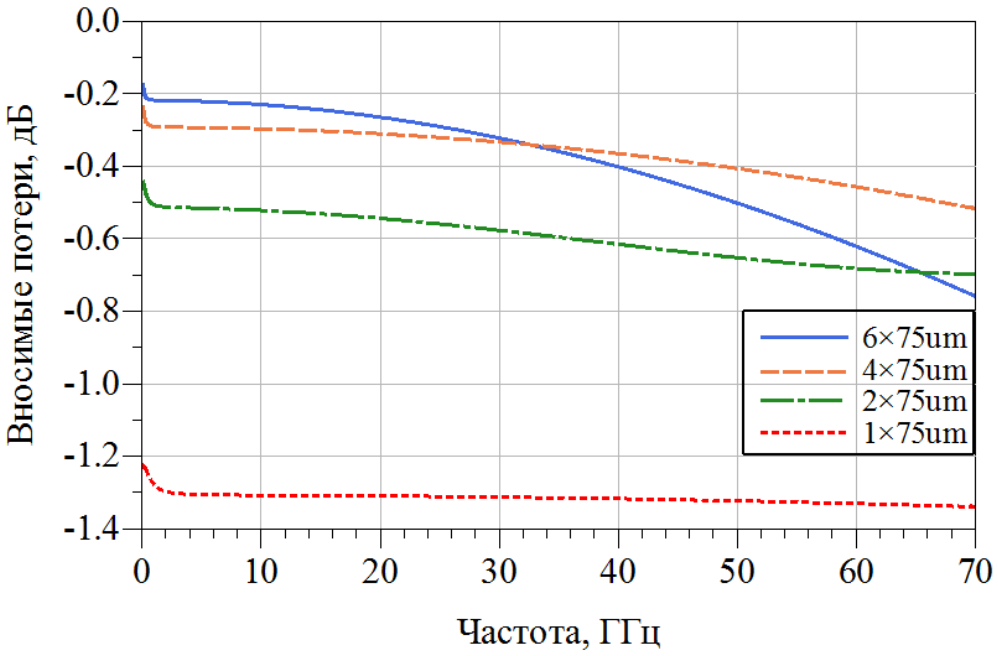


Рисунок 2.8 – Частотная зависимость вносимых потерь при разном $n_з$

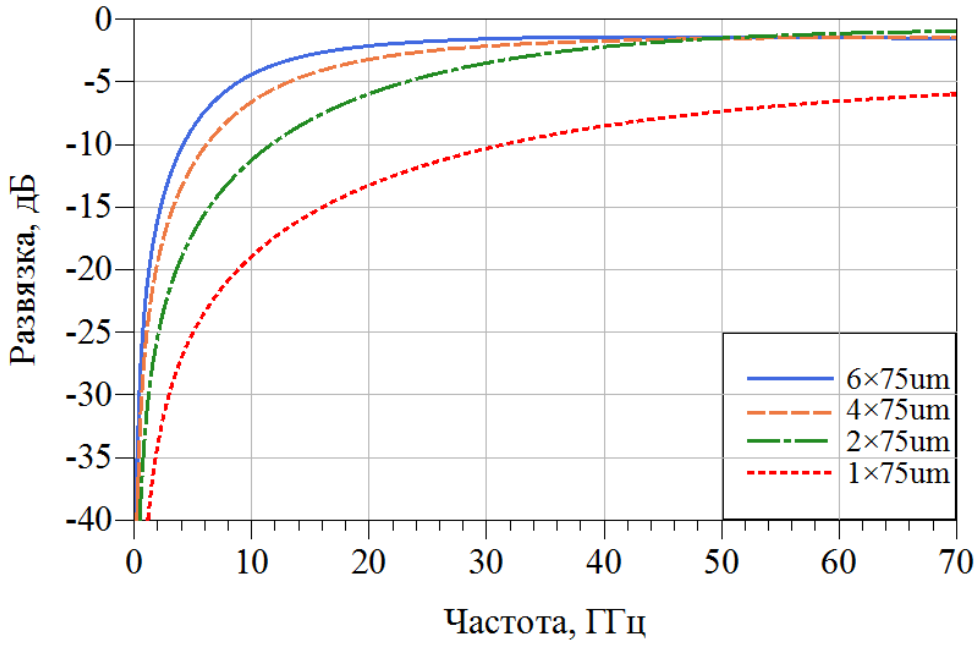


Рисунок 2.9 – Частотная зависимость развязки при разном $n_з$

Как видно из графика вносимых потерь (рисунок 2.8), многопальцевые транзисторы с большой суммарной периферией (6×75 мкм, 4×75 мкм) обладают минимальным омическим сопротивлением открытого канала $R_{вкл}$. Это обеспечивает низкий уровень начальных потерь (менее 0,4 дБ) в низкочастотной области. Однопальцевый транзистор 1×75 мкм характеризуется большим сопротивлением канала, что обуславливает повышенные начальные потери на

уровне 1,3 дБ. Однако с ростом частоты именно транзисторы с большей периферией демонстрируют более выраженный спад характеристики в миллиметровом диапазоне из-за шунтирующего влияния паразитных емкостей.

Решающим фактором при выборе периферии транзистора стал анализ межканальной развязки (рисунок 2.9). Транзисторы с большой периферией обладают высокой проходной емкостью закрытого состояния $C_{выкл}$. Через данную реактивность высокочастотный сигнал беспрепятственно проникает на выход, ухудшая развязку до неприемлемых значений (порядка 2–3 дБ на частоте 67 ГГц для структур 2×75, 4×75 и 6×75 мкм).

В итоге моделирование показало, что приемлемым вариантом базового элемента для работы на частотах свыше 50 ГГц является однопальцевый транзистор со значением ширины 75 мкм. Хотя он и вносит более высокие начальные потери, данная структура обладает наименьшими паразитными емкостями, что позволяет сохранить физически достижимый уровень развязки (более 6–7 дБ на граничной частоте 67 ГГц для одиночного ключа). В целях обеспечения электродинамической симметрии данный размер 1×75 мкм был принят в качестве унифицированного для всех транзисторов разрабатываемой схемы переключателя.

2.2.3 Синтез распределенной архитектуры и выбор числа шунтирующих каскадов

На втором этапе, с использованием выбранного базового транзистора 1×75 мкм, определялась итоговая архитектура плеча коммутатора – необходимое количество шунтирующих секций для достижения целевой развязки порядка 30 дБ и вносимых потерь менее 3 дБ (рисунок 2.10). Для устранения начального рассогласования и выравнивания АЧХ в топологию коммутатора были введены компенсирующие отрезки МПЛ, формирующие вместе с емкостью транзистора звенья искусственной линии передачи.

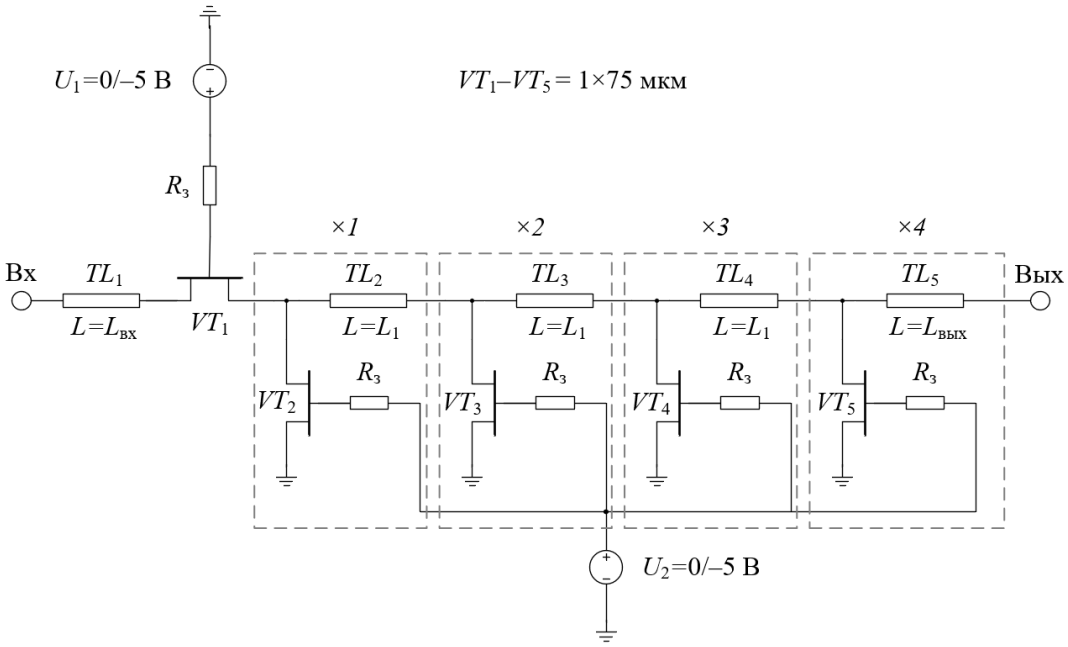


Рисунок 2.10 – Схема анализа числа шунтирующих секций

Геометрические параметры компенсирующих отрезков МПЛ (рисунок 2.10) по результатам оптимизации в САПР составили: ширина W = 10 мкм, длины $L_{вх}$, $L_{вых}$ = 50 мкм и L_1 = 150 мкм. Поскольку длина 50 мкм слишком мала для физического соединения элементов на кристалле, в модели данное значение было зафиксировано исключительно для оценки предельных возможностей схемы. На рисунках 2.11 и 2.12 представлена зависимость вносимых потерь и развязки при разном количестве шунтирующих секций плеча коммутатора.

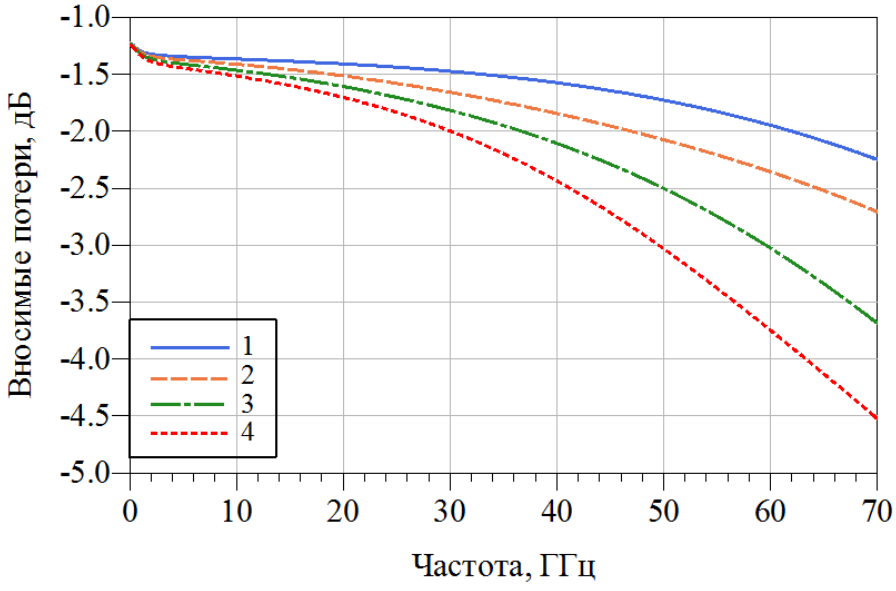


Рисунок 2.11 – Зависимость вносимых потерь открытого плеча от числа шунтирующих секций

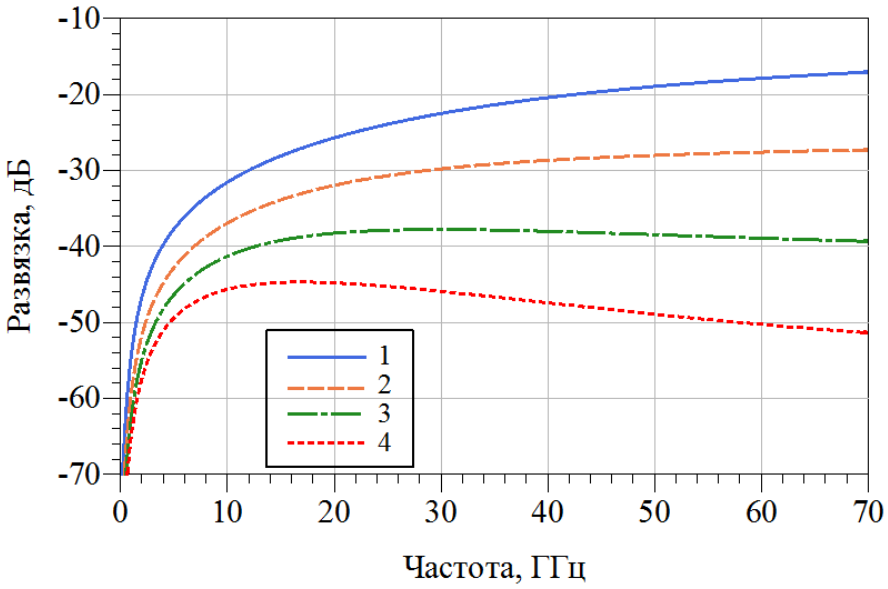


Рисунок 2.12 – Зависимость развязки закрытого плеча от числа шунтирующих секций

Результаты наглядно демонстрируют классический компромисс при проектировании распределенных СВЧ-коммутаторов. Как видно из графика (рисунок 2.11), увеличение количества секций закономерно приводит к росту вносимых потерь в открытом состоянии. Если схема с одним шунтирующим транзистором вносит не более 2,3 дБ на частоте 70 ГГц, то добавление каждого последующего каскада увеличивает затухание примерно на 0,4–1 дБ. Это вызвано потерями в самих согласующих микрополосковых линиях, а также увеличением утечки высокочастотного сигнала на землю через паразитные емкости закрытых шунтирующих транзисторов, суммарное влияние которых возрастает при параллельном добавлении каскадов. Структура с четырьмя шунтами демонстрирует высокий уровень потерь, превышающий 4,5 дБ на верхней границе диапазона.

С другой стороны, график развязки (рисунок 2.12) показывает, что использование только одного шунтирующего ключа не способно обеспечить необходимый уровень развязки (затухание падает до 17 дБ на частоте 70 ГГц). Добавление второго каскада улучшает ситуацию, увеличивая развязку до 27–30 дБ в диапазоне 30–70 ГГц. Улучшение развязки при введении дополнительных каскадов достигается благодаря уменьшению эквивалентного сопротивления открытых каналов транзисторов ($R_{вкл}$) за счет их параллельного соединения.

Дальнейшее наращивание числа каскадов (3 и 4) позволяет повысить уровень развязки свыше 38 дБ и 51 дБ соответственно, однако это достигается ценой существенного ухудшения потерь пропускания и увеличения габаритов кристалла.

На основании проведенного параметрического анализа оптимальным решением является топология с двумя шунтирующими секциями. При такой конфигурации (один последовательный и два шунтирующих транзистора в каждом плече) достигается наилучший баланс характеристик: вносимые потери не превышают 2,7 дБ вплоть до 70 ГГц, а межканальная развязка сохраняется на среднем уровне (не хуже 27 дБ).

2.2.4 Минимизация паразитной индуктивности заземляющих цепей МИС

В данном подразделе исследуется влияние сквозных металлизированных переходных отверстий (VIA), обеспечивающих соединение элементов лицевой стороны кристалла МИС с металлизированным заземляющим основанием. Если на начальном этапе схемотехнического анализа использовался идеальный узел заземления, то для дальнейших расчетов применялась параметризованная модель сквозного отверстия (элемент BACKVIA), входящая в состав библиотеки элементов (PDK). Использование данной модели позволяет выполнить первичную оценку влияния паразитной реактивности заземляющих цепей непосредственно на этапе схемотехнического моделирования. На рисунке 2.13, *а* представлен внешний вид VIA и приведена его эквивалентная схема (рисунок 2.13, *б*). Численные значения компонентов данной схемы ($L_{VIA} \approx 12$ пГн, $R_{VIA} \approx 0{,}01$ Ом, $C_{VIA} \approx 2$ фФ) были получены методом экстракции: частотный отклик идеальной *RLC*-схемы настраивался путем оптимизации до полного совпадения с *S*-параметрами библиотечной модели BACKVIA.

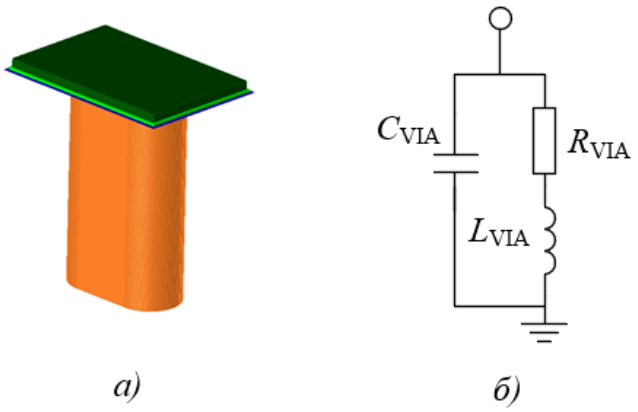


Рисунок 2.13 – Внешний вид 3D-модели (*а*) и (*б*) эквивалентная схема VIA

С повышением частоты реактивное сопротивление, обусловленное паразитной индуктивностью L_{VIA}, начинает стремительно расти, что увеличивает импеданс заземляющей цепи и ухудшает прохождение СВЧ-сигнала на общий контакт. Для решения данной проблемы в разрабатываемой схеме было предложено снизить эквивалентную паразитную индуктивность за счет параллельного включения нескольких переходных отверстий. Для подтверждения эффективности данного подхода было проведено схемотехническое моделирование закрытого плеча переключателя (рисунок 2.14) с целью оценки влияния числа заземляющих VIA на характеристики схемы. На рисунках 2.15 и 2.16 представлены частотные зависимости межканальной развязки при использовании различного числа блоков VIA, а также для эталонного случая с идеальным узлом заземления.

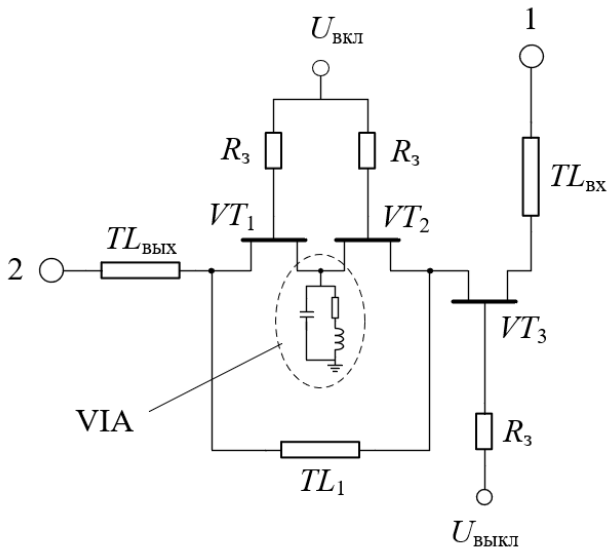


Рисунок 2.14 – Вид принципиальной схемы плеча переключателя

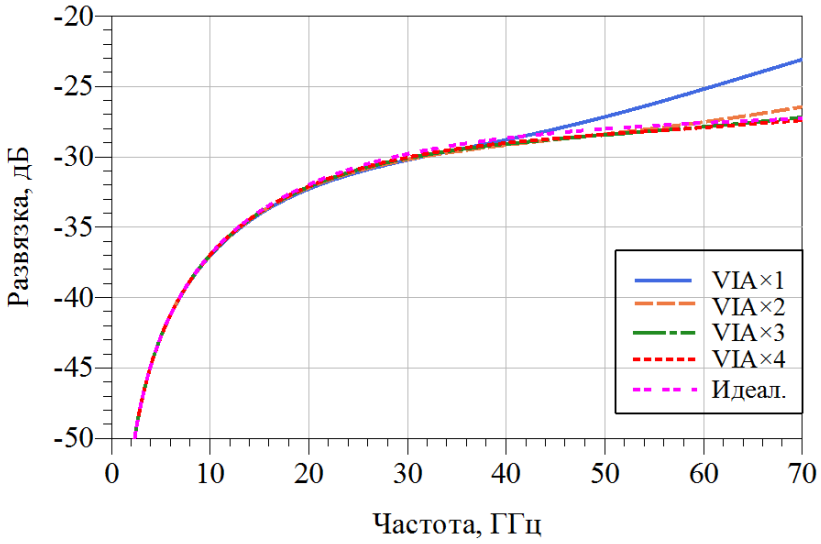


Рисунок 2.15 – График зависимости развязки от числа блоков VIA

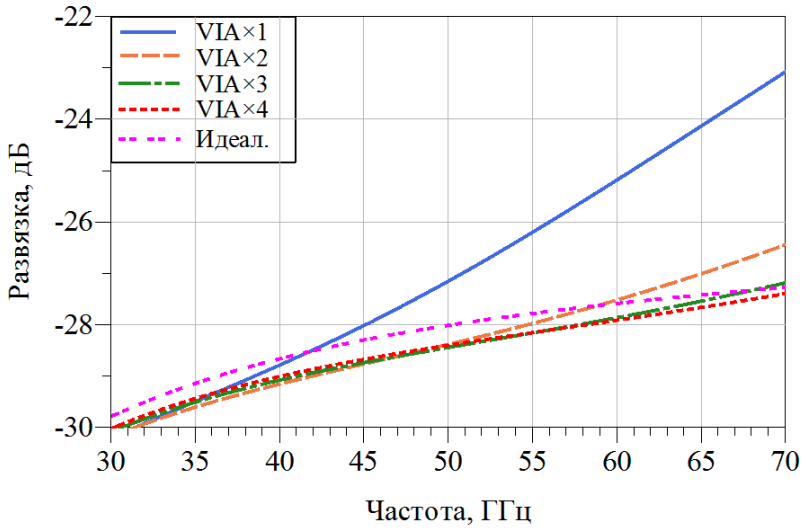


Рисунок 2.16 – График зависимости развязки от числа блоков VIA в диапазоне 30–70 ГГц

Анализ полученных графиков показывает, что увеличение числа параллельно включенных переходных отверстий существенно улучшает развязку на частотах свыше 40 ГГц. Так, применение только одного блока VIA, часто встречающееся в топологиях коммерческих МИС коммутаторов [62, 78], приводит к заметному ухудшению уровня развязки: на частоте 70 ГГц она снижается примерно на 4 дБ (до значения 23 дБ) по сравнению с идеальным заземлением (27,5 дБ). Добавление второго отверстия (VIA×2) позволяет эффективно компенсировать данное ухудшение, сокращая отставание от идеального случая до значения менее 1 дБ. При дальнейшем наращивании числа отверстий (VIA×3 и VIA×4) кривые практически полностью накладываются на трассу с идеальным заземлением. Наблюдаемый

эффект физически объясняется тем, что параллельное включение пропорционально уменьшает доминирующую эквивалентную паразитную индуктивность (L_{VIA}) заземляющих цепей (рисунок 2.13, *б*). При этом активное сопротивление (R_{VIA}) изначально крайне мало, и его дальнейшим снижением можно пренебречь, а сопутствующее закономерное увеличение эквивалентной емкости (C_{VIA}) не оказывает критического влияния на работу схемы. В результате это минимизирует общее сопротивление заземляющих цепей, приближая их эффективность к идеальному короткому замыканию и обеспечивая надежное подавление СВЧ-сигнала.

2.2.5 Реализация поглощающего каскада на базе звена согласования

Далее на основе рассмотренной схемы плеча коммутатора отражающего типа разработана архитектура переключателя поглощающего типа (рисунок 2.17). Для реализации режима поглощения в тракт перед выходным портом последовательно интегрировано звено согласования (на схеме выделено пунктиром). Данное звено состоит из параллельно включенных проходного транзистора VT_4 и нагрузочного (поглощающего) резистора $R_н$.

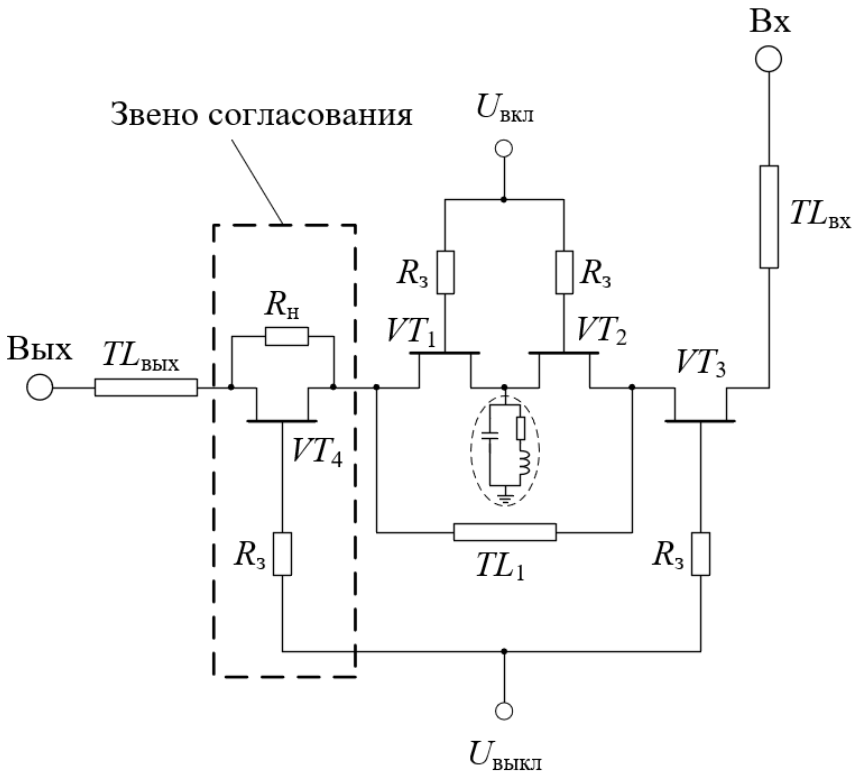


Рисунок 2.17 – Схема плеча со звеном согласования

Физический принцип работы поглощающего каскада базируется на переключении эквивалентного сопротивления цепи. В состоянии развязки (плечо закрыто) проходной транзистор VT_4 заперт. Экстрагированное из *S*-параметров значение активного сопротивления его закрытого канала составляет $R_{\text{выкл}} \approx 6290$ Ом. Поскольку данное значение более чем на два порядка превышает волновое сопротивление тракта ($Z_{\text{в}} = 50$ Ом), высокочастотный ток протекает в обход транзистора VT_4 – непосредственно через резистор $R_{\text{н}}$. Далее сигнал замыкается на заземляющее основание через открытые шунтирующие транзисторы первого каскада (VT_1 и VT_2). Для оценочного расчета требуемого номинала $R_{\text{н}}$ предварительно было определено омическое сопротивление открытого канала данных транзисторов ($R_{\text{вкл}} \approx 10$ Ом). Чтобы обеспечить идеальное согласование, суммарное активное сопротивление на пути следования СВЧ-сигнала должно быть равно волновому сопротивлению тракта $Z_{\text{в}}$. С учетом пренебрежимо малого активного сопротивления переходных отверстий, оценочный расчет $R_{\text{н}}$ выводится через формулу (2.2).

$$R_{\text{н}} = Z_{\text{в}} - \frac{R_{\text{вкл}}}{N_{\text{ш}}} = 50 - \frac{10}{2} = 45 \text{ Ом}, \tag{2.2}$$

где $N_{\text{ш}}$ – число параллельно включенных шунтирующих транзисторов.

В состоянии пропускания (плечо открыто) транзистор VT_4 переходит в состояние минимальных потерь ($R_{\text{вкл}} \approx 10$ Ом). Образуя параллельное соединение с резистором $R_{\text{н}}$ (45 Ом), транзистор шунтирует его, снижая общее эквивалентное сопротивление звена до величины порядка 8,2 Ом. Это позволяет пропускать полезный СВЧ-сигнал на выход переключателя. При этом шунтирующие транзисторы VT_1 и VT_2 закрыты ($R_{\text{выкл}} \approx 6290$ Ом) и практически не оказывают влияния на прохождение сигнала.

Представленный аналитический расчет является оценочным, так как учитывает только омические сопротивления проводящих каналов транзисторов и резистора схемы. Для проверки влияния паразитных реактивностей и подтверждения эффективности рассчитанного звена согласования ($R_{\text{н}} = 45$ Ом) в миллиметровом диапазоне длин волн выполнено схемотехническое

моделирование. Сравнительные графики частотных зависимостей до и после внедрения поглощающего каскада представлены на рисунках 2.18–2.20.

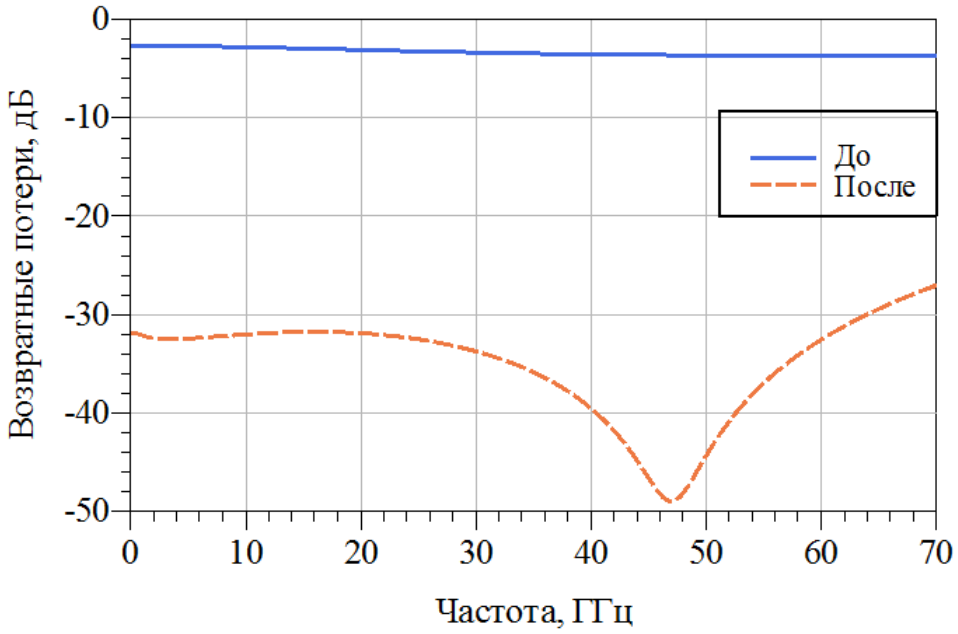


Рисунок 2.18 – Возвратные потери до и после включения согласующего звена

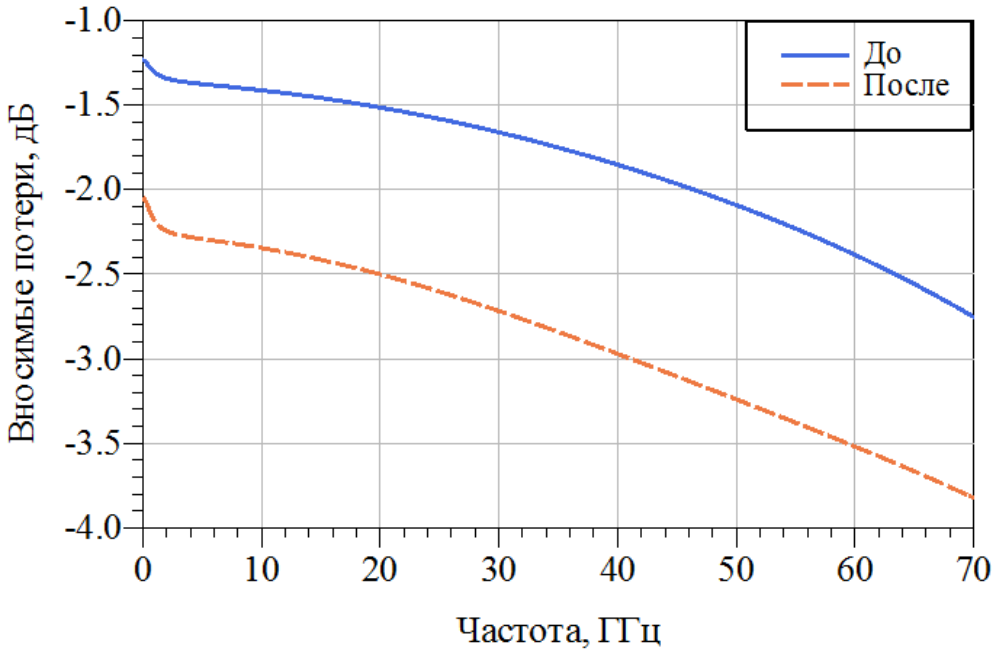


Рисунок 2.19 – Вносимые потери до и после включения согласующего звена

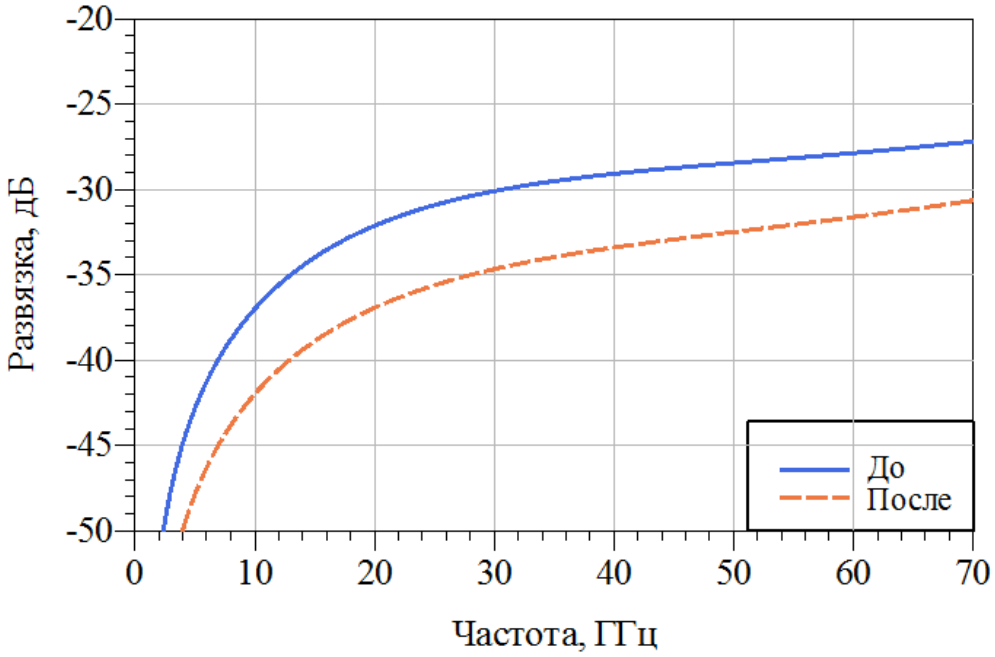


Рисунок 2.20 – Развязка до и после включения согласующего звена

Анализ результатов схемотехнического моделирования подтверждает успешное достижение поставленной цели. На рисунке 2.18 наглядно продемонстрирован эффект от внедрения поглощающего каскада: базовая архитектура отражающего типа (До) характеризовалась практически полным отражением сигнала в закрытом состоянии (возвратные потери составили порядка 4 дБ). После добавления звена согласования (После) возвратные потери изолированного порта во всем рабочем диапазоне вплоть до 70 ГГц составляют более 27 дБ. Это свидетельствует о превосходном согласовании порта с 50-омным трактом и высокой точности предварительного аналитического расчета.

Помимо решения основной задачи, график развязки (рисунок 2.20) демонстрирует дополнительный положительный эффект от внедрения звена. За счет введения дополнительных диссипативных потерь для просачивающегося паразитного сигнала уровень развязки улучшился в среднем на 3–5 дБ во всей полосе частот, составив более 30 дБ на верхней границе 70 ГГц.

Вместе с тем, обеспечение режима поглощения закономерно сопровождается увеличением вносимых потерь в открытом состоянии, что отражено на рисунке 2.19. Присутствие эквивалентного активного сопротивления открытого канала проходного транзистора VT_4 приводит к увеличению потерь в тракте. На

частоте 70 ГГц вносимые потери увеличились с 2,8 дБ до 3,8 дБ по сравнению с базовой схемой отражающего типа. Данный результат наглядно иллюстрирует фундаментальную особенность СВЧ-переключателей поглощающего типа: на практике они зачастую обладают большими вносимыми потерями по сравнению с отражающими аналогами, однако компенсируют это высоким согласованием закрытого порта и повышенным уровнем развязки.

По итогам последовательного выполнения всех этапов предложенной методики синтезирована полная принципиальная схема разрабатываемых SPDT-переключателей (рисунок 2.21). Пунктиром на схеме выделено согласующее звено, интеграция которого обеспечивает работу устройства в режиме поглощения. Данная электрическая схема выступает в качестве основы для последующей разработки топологии кристалла и проведения ЭД-моделирования.

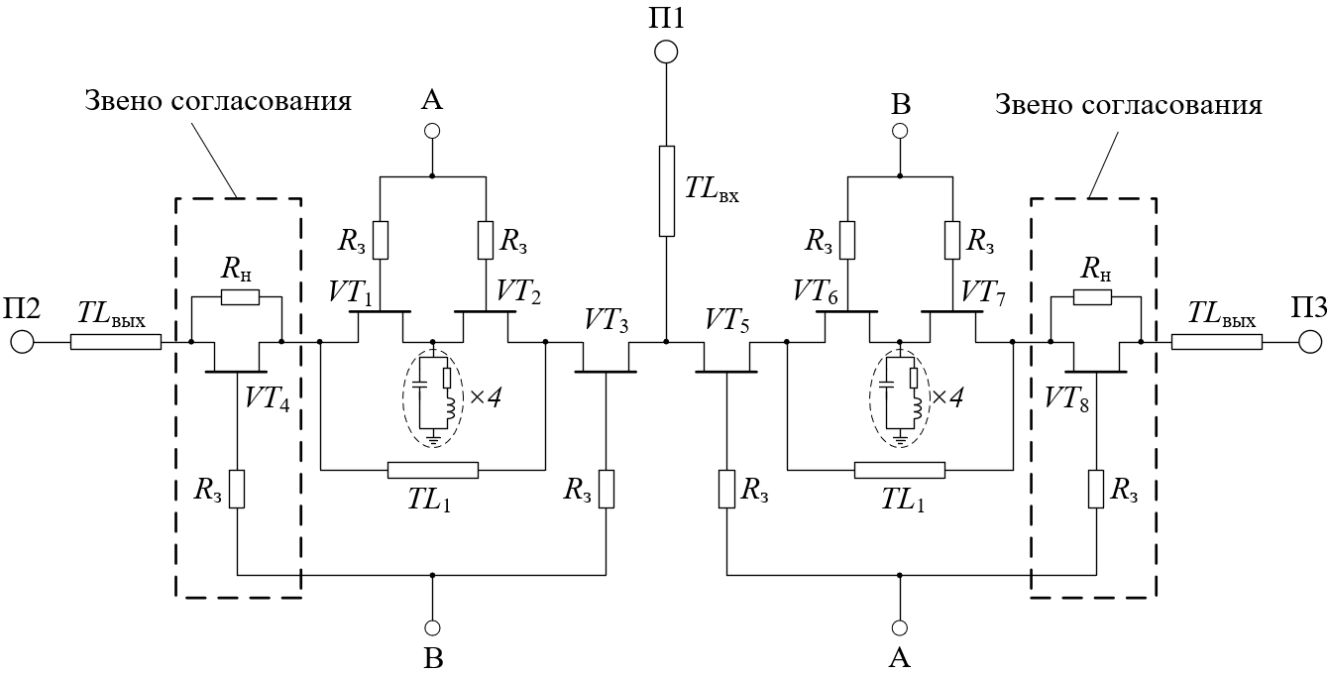


Рисунок 2.21 – Итоговая схема разрабатываемых переключателей отражающего и поглощающего типов

2.2.6 Электродинамическое моделирование топологий

Переход от идеализированной схемотехнической модели к физической топологии МИС сопровождается рядом конструктивно-технологических ограничений, характерных для миллиметрового диапазона длин волн. Для обеспечения физического соединения элементов схемы и размещения контактных

площадок длина микрополосковых линий неизбежно увеличивается по сравнению со схемотехническим эскизом. Кроме того, реализация способа минимизации индуктивности заземления требует выделения дополнительной площади на кристалле. Согласно руководству по проектированию предприятия-изготовителя, минимально допустимое расстояние между краями отверстий составляет порядка 60 мкм. Это ограничение обуславливает существенные габаритные размеры узла заземления (массива отверстий VIA×4) и приводит к необходимости дополнительного удлинения огибающих его сигнальных линий, что ведет к росту распределенной паразитной индуктивности и рассогласованию тракта.

С учетом данных ограничений разработана топология плеча переключателя, фрагмент которой представлен на рисунке 2.22. Для обеспечения целевой межканальной развязки (п. 2.2.4) в топологии сформирован массив из четырех параллельно соединенных переходных отверстий (VIA×4). Четвертое отверстие соединено воздушным мостом с заземляющей контактной площадкой, предназначенной для выполнения зондовых измерений. При проектировании входных и выходных цепей плеча обеспечена минимально достижимая длина подводящей сигнальной линии $TL_{\text{вх}}$, составившая 130 мкм; дальнейшее ее сокращение ограничено геометрией расположения элементов и необходимостью вывода линий к сигнальным контактным площадкам (1 и 2). Для минимизации паразитных реактивностей в местах соединений с контактными площадками добавлены подводящие линии ($TL_{50\Omega}$) выполненные в виде 50-омных микрополосковых структур шириной 70 мкм. Выходная линия $TL_{\text{вых}}$ длиной 50 мкм выполнена в виде воздушного мостика, под которым проведены цепи управления транзисторами.

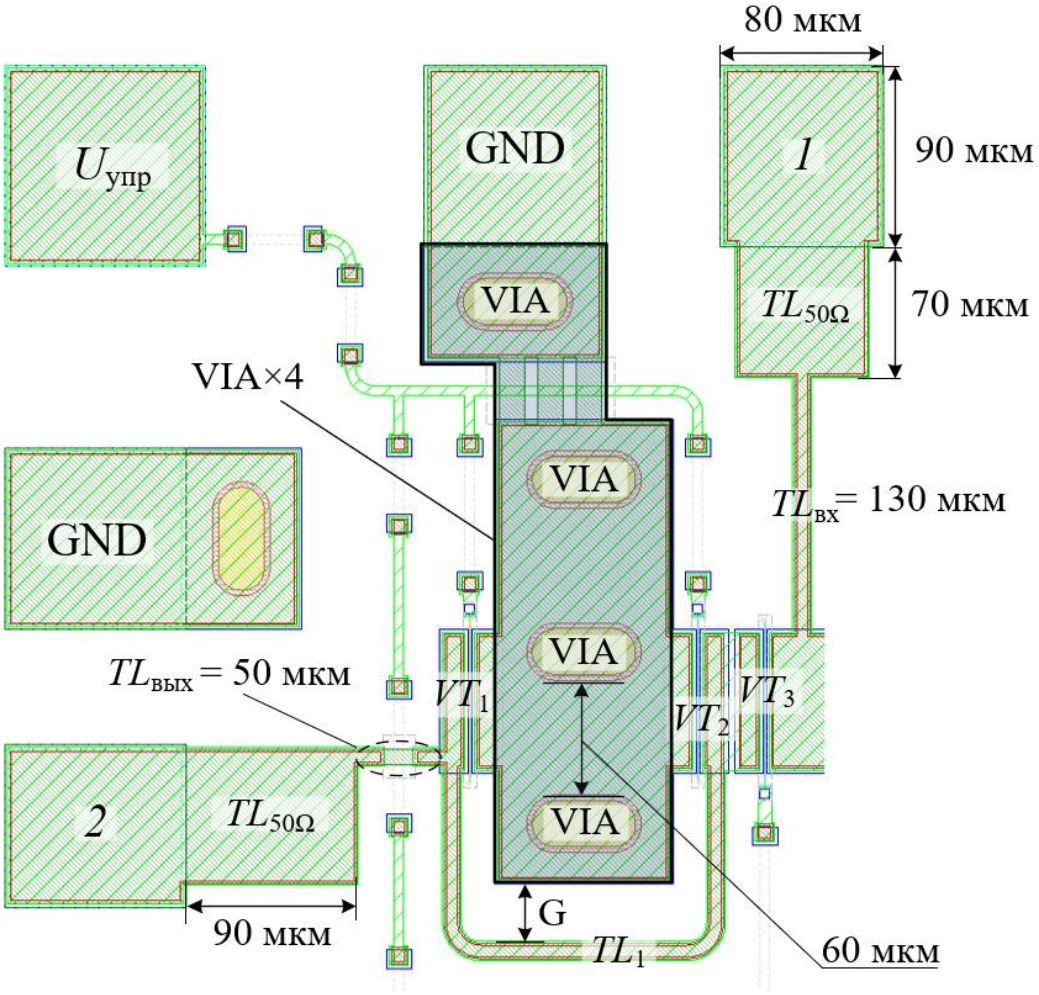


Рисунок 2.22 – Фрагмент топологии плеча переключателя

Процесс ЭД-моделирования топологии носил итерационный характер. Сравнительное исследование проводилось для трех вариантов трассировки сигнальной линии TL_1. Первый (базовый) вариант характеризовался начальной физической длиной проводника TL_1 равной 310 мкм при копланарном зазоре G = 30 мкм. Несмотря на то, что такое расположение полигонов уже оказывает частичное влияние на параметры линии, копланарный эффект (CPWG) в данном случае был незначителен, а в структуре доминировала высокая распределенная индуктивность длинной линии, приводящая к росту вносимых потерь, которые на частоте 67 ГГц достигали 3,6 дБ. Для компенсации этого эффекта во втором (промежуточном) варианте сформирована более выраженная копланарная структура путем уменьшения длины линии TL_1 до 290 мкм, вследствие чего копланарный зазор G сократился до 20 мкм. Это привело к увеличению погонной емкости и частичному снижению потерь до 3,3 дБ на частоте 67 ГГц. В третьем

(итоговом) варианте топология оптимизирована до значений TL_1 = 270 мкм и G = 10 мкм. Такое сближение позволило сформировать погонную емкость, точно компенсирующую паразитную индуктивность длинной линии, что предотвратило рассогласование тракта и минимизировало вносимые потери до уровня 3,1 дБ на верхней границе частотного диапазона. Таким образом, за счет топологической оптимизации удалось уменьшить вносимые потери на 0,5 дБ на частоте 67 ГГц. Семейство частотных характеристик, иллюстрирующее описанную параметрическую оптимизацию, представлено на рисунке 2.23.

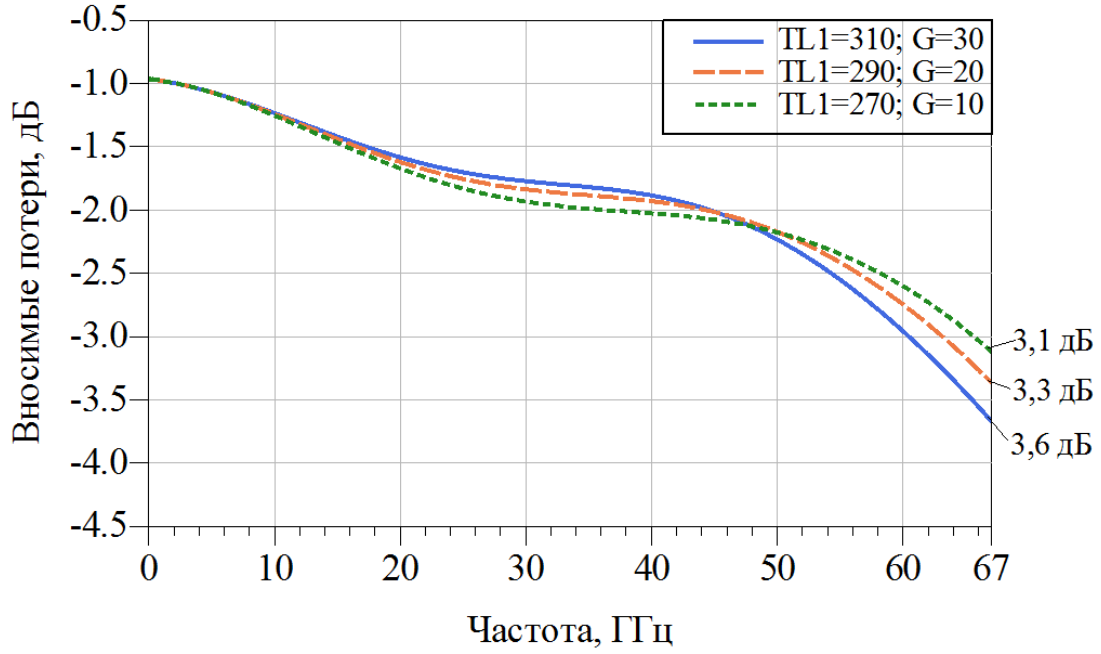


Рисунок 2.23 – Графики вносимых потерь для трех вариантов: G=30 мкм (TL_1=310 мкм), G=20 мкм (TL_1=290 мкм) и итоговый G=10 мкм (TL_1=270 мкм)

Далее произведена реализация согласующего звена для поглощающего типа переключателя в топологии, которая представлена на рисунке 2.24. В данную структуру интегрированы транзистор VT_4 (рисунок 2.17) и шунтирующий его резистор $R_н$. Резистор выполнен в виде тонкопленочного слоя с удельным поверхностным сопротивлением 50 Ом/кв. Его ширина и длина составили 45 и 15 мкм соответственно, что обеспечивает итоговое сопротивление 25 Ом. Столь существенное отличие данного номинала от значения 45 Ом, предварительно рассчитанного в п. 2.2.5 на схемотехническом этапе, объясняется значительным влиянием множества распределенных паразитных эффектов, которые проявили себя в ходе ЭД-моделирования топологии.

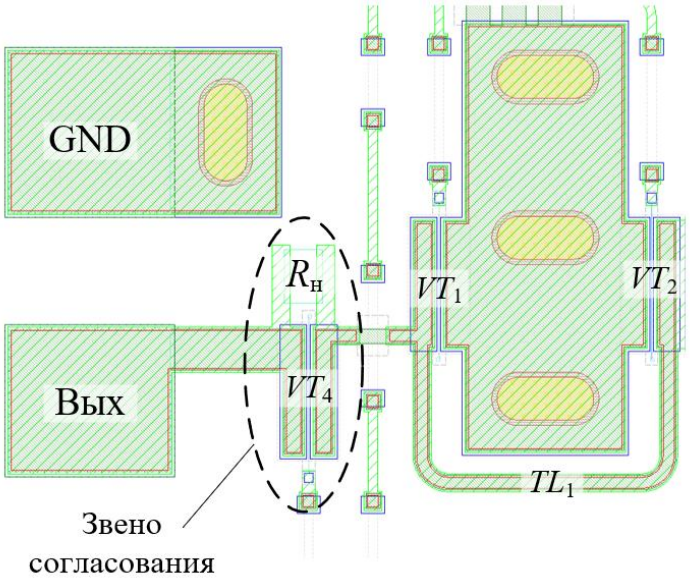
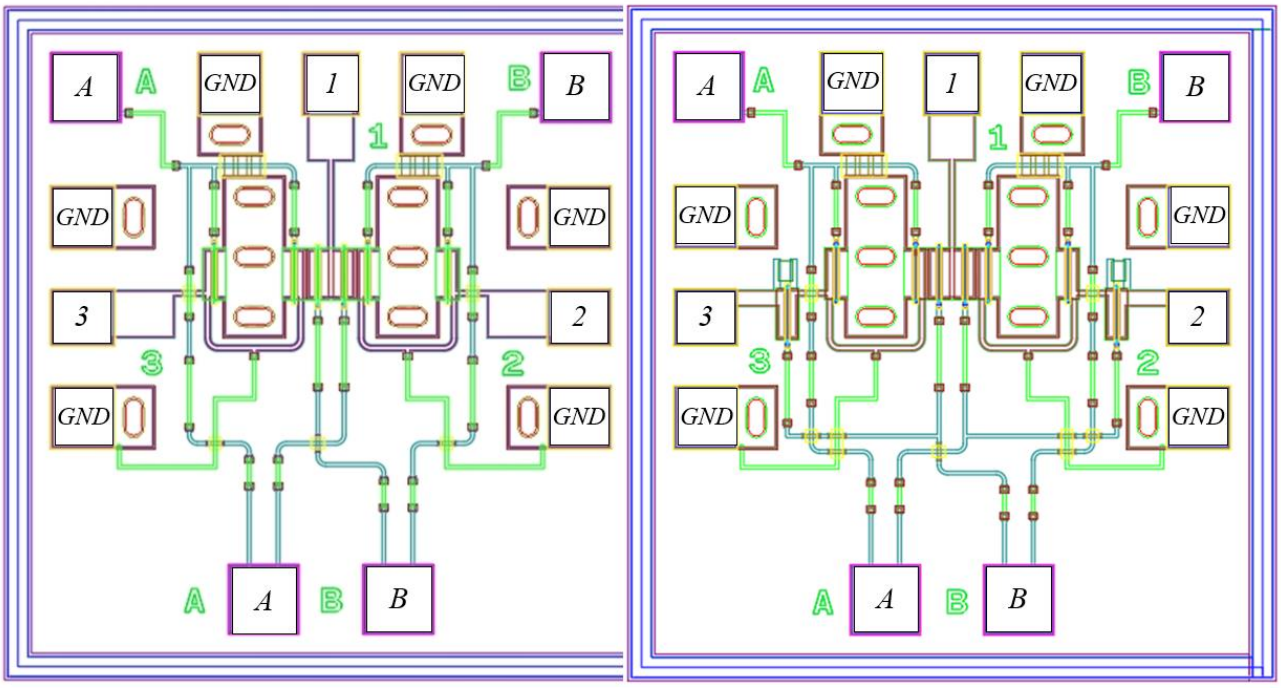


Рисунок 2.24 – Реализация выходного поглощающего звена

Найденные оптимальные топологические решения масштабированы и применены при проектировании МИС переключателей. Данные подходы позволили локализовать электромагнитное поле и дополнительно снизить перекрестные связи между плечами коммутатора. На рисунке 2.25 представлены итоговые модели спроектированных топологий переключателей отражающего (МР236) и поглощающего (МР237) типов [87, 88]. Размеры кристаллов составили 0,97×0,93 мм.



а) *б)*

Рисунок 2.25 – Модели топологий: МР236 (*а*) и МР237 (*б*)

2.2.7 Экспериментальная верификация топологий и сравнения с расчетными данными

Для верификации предложенной методики проектирования и результатов электродинамического моделирования были изготовлены опытные образцы МИС и проведены измерения их характеристик. Измерения *S*-параметров выполнялись на автоматизированном измерительном стенде с использованием полуавтоматической зондовой станции MPI и четырехпортового векторного анализатора цепей Keysight Technologies N5247B (до 67 ГГц). Перед проведением измерений применялась стандартная процедура калибровки SOLT по сечению коаксиальных трактов до измерительных зондов. Для получения истинных характеристик кристалла измеренные значения вносимых потерь были уточнены путем математического вычитания собственных потерь зондов. В процессе тестирования оценивались характеристики открытого (между портами 1 и 2) и закрытого (между портами 1 и 3) каналов. Управляющие напряжения подавались на контактные площадки *A* и *B*, их значения для рассмотренного случая составили 0 В и –5 В соответственно. На рисунках 2.26–2.28 и 2.29–2.32 представлены графики сравнения измеренных *S*-параметров с результатами моделирования (расчет) изготовленных SPDT-переключателей MP236 и MP237 соответственно.

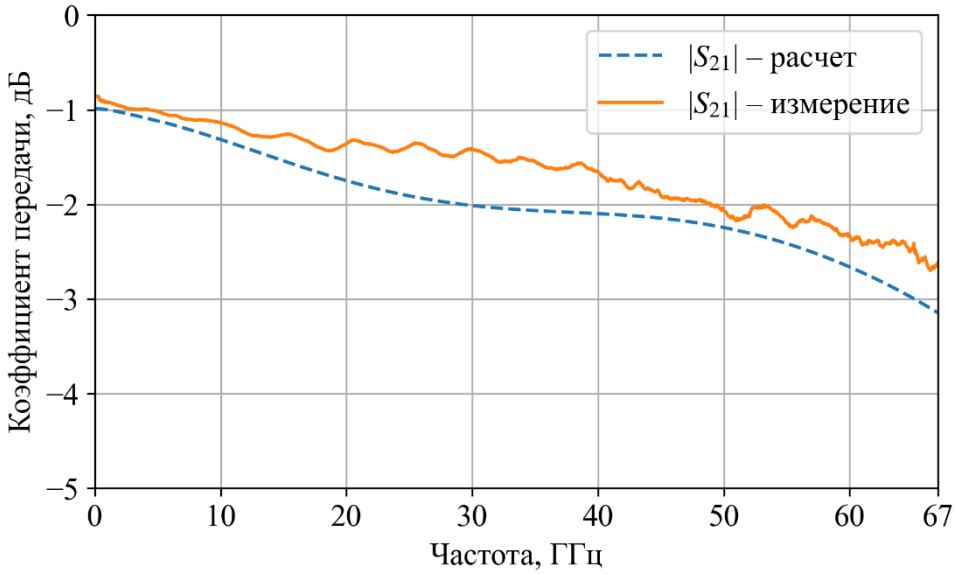


Рисунок 2.26 – График вносимых потерь открытого канала MP236

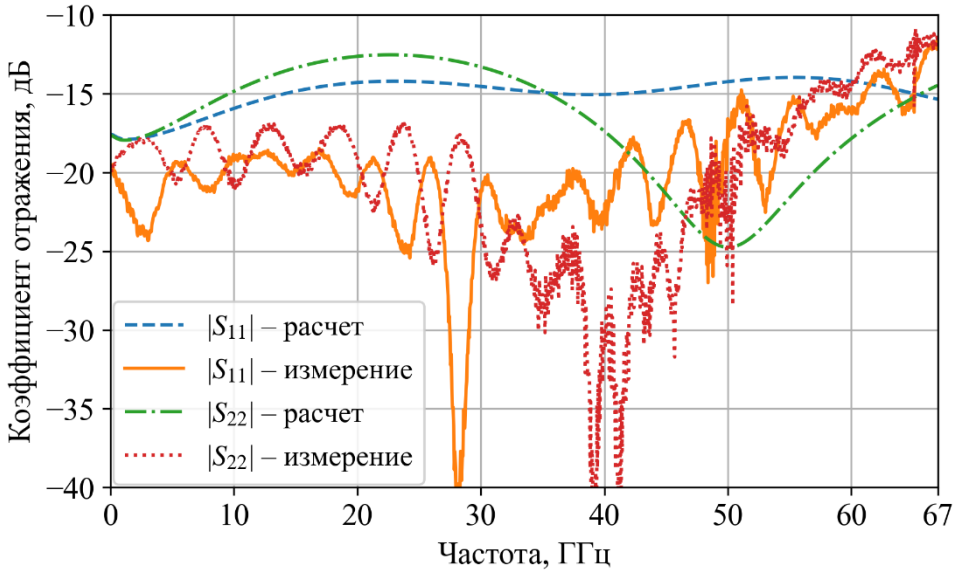


Рисунок 2.27 – График возвратных потерь открытого канала MP236

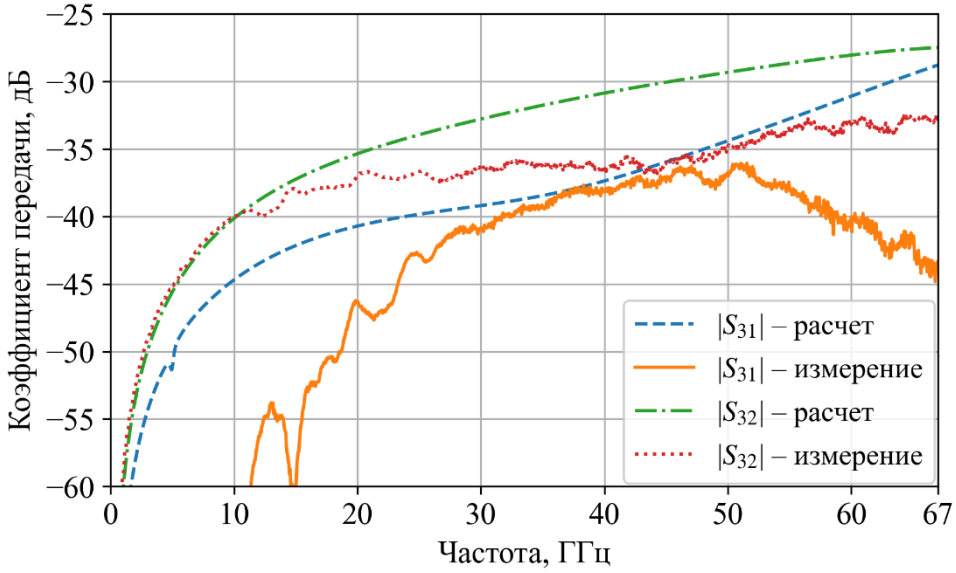


Рисунок 2.28 – График развязки закрытого канала MP236

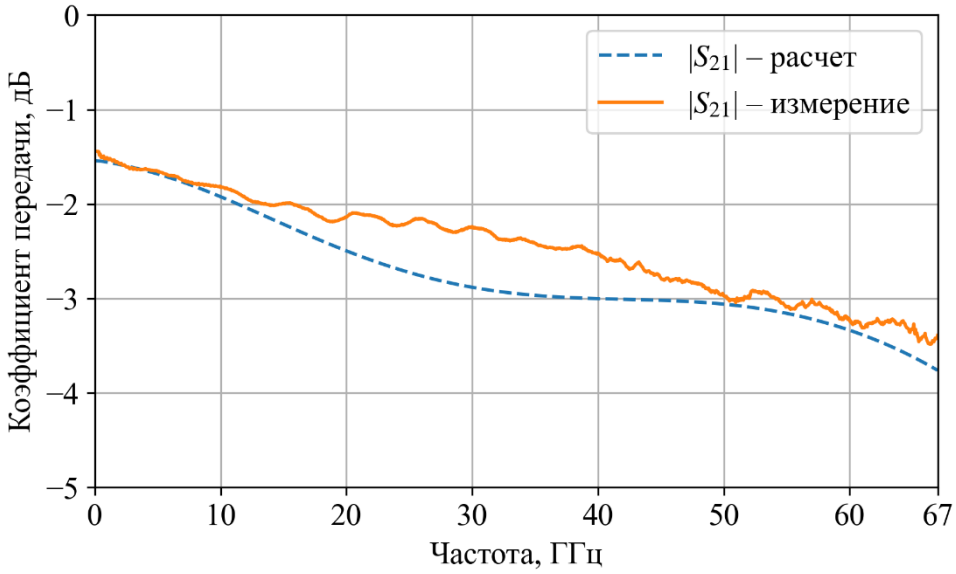


Рисунок 2.29 – График вносимых потерь открытого канала MP237

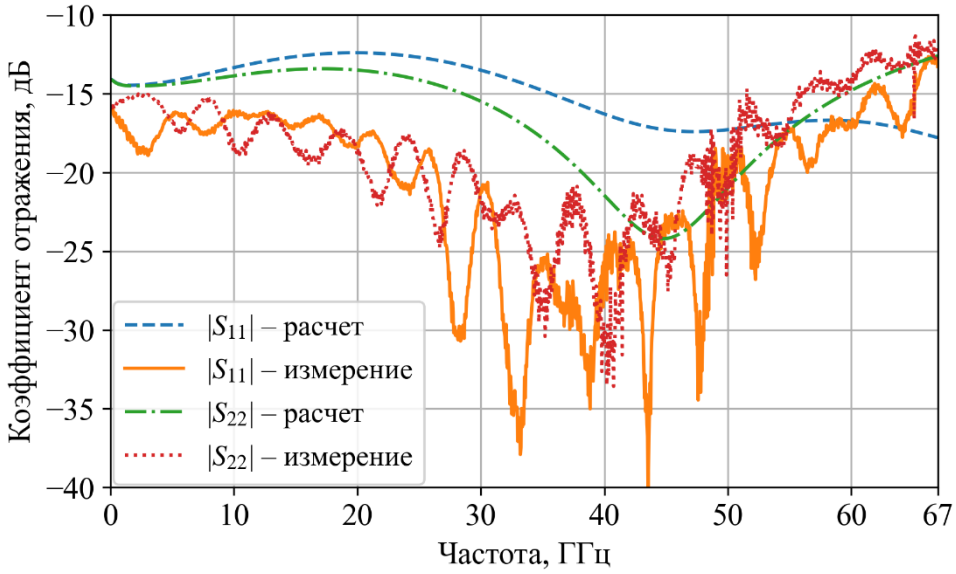


Рисунок 2.30 – График возвратных потерь открытого канала MP237

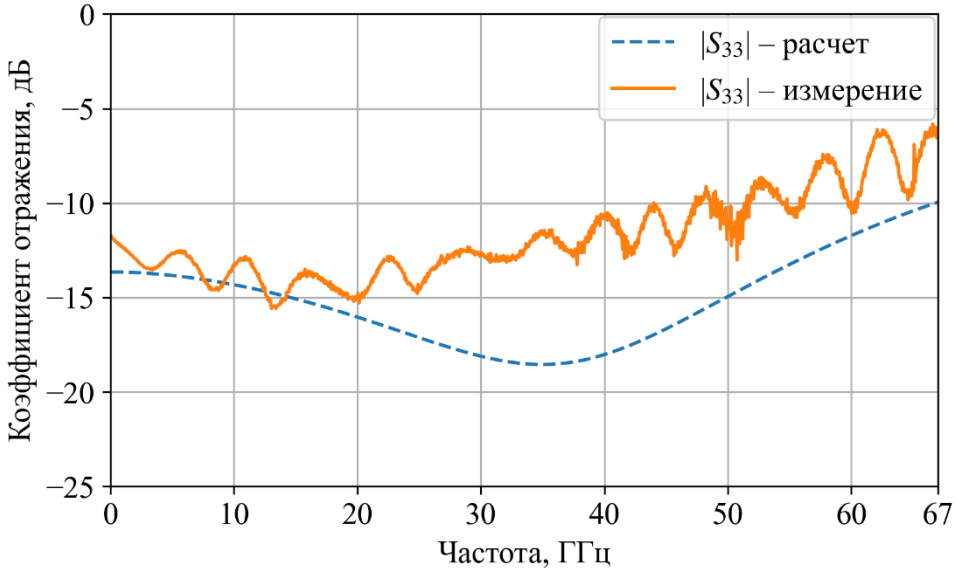


Рисунок 2.31 – График возвратных потерь закрытого канала MP237

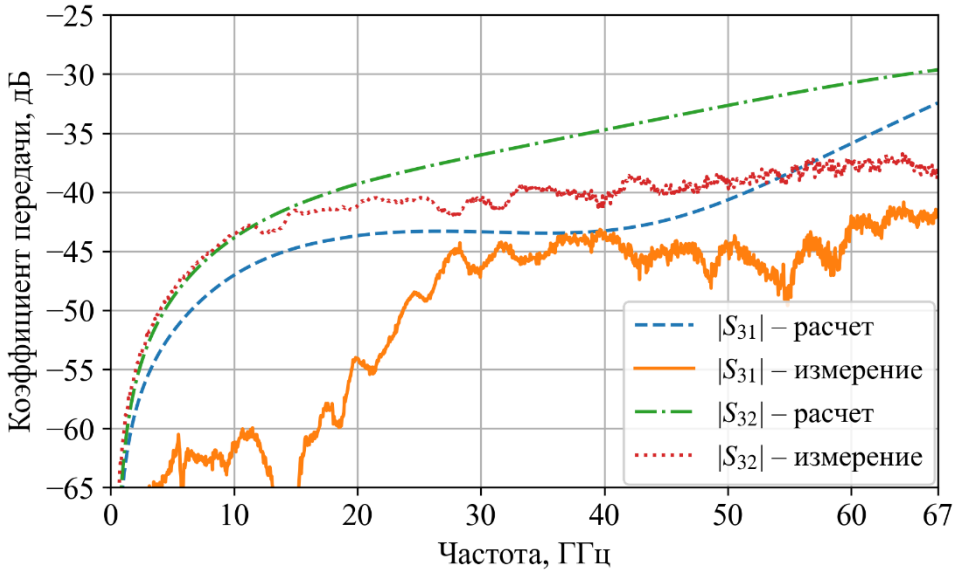


Рисунок 2.32 – График развязки закрытого канала MP237

Анализ частотных характеристик (рисунки 2.26–2.32) демонстрирует общую сходимость тенденций расчетных и экспериментальных данных, однако на большинстве графиков присутствуют явные количественные расхождения. В первую очередь, на измерительных трассах наблюдаются периодические осцилляции, которые обусловлены спецификой контактных СВЧ-измерений: зонды обладают собственной электрической длиной, что в сочетании с неидеальностью контактных переходов приводит к многократным переотражениям сигнала и формированию стоячих волн. Общее смещение измеренных характеристик относительно гладких расчетных кривых объясняется тем, что электродинамическое моделирование не в состоянии с достаточной точностью учесть все паразитные связи сложной физической топологии, влияние контактных площадок и электромагнитные наводки между самими измерительными зондами. Существенный вклад во вносимую погрешность также дают ограничения библиотечных моделей транзисторов на верхних границах частотного диапазона и естественный производственно-технологический разброс параметров полупроводниковой пластины.

При анализе графиков межканальной развязки (рисунки 2.28 и 2.32) установлено, что на практике данный параметр оказался существенно лучше расчетных значений. Если модель прогнозировала развязку на уровне 27–32 дБ на частоте 67 ГГц, то экспериментальные данные показывают значения порядка 32–42 дБ. Такое превосходство характеристик изготовленных образцов над расчетными объясняется тем, что в реальном кристалле присутствуют дополнительные диссипативные потери в полупроводниковой подложке, которые значительно сильнее поглощают просачивающийся паразитный СВЧ-сигнал, что не в полной мере учитывается вычислительными алгоритмами САПР.

Рассмотрение характеристик поглощающего переключателя MP237 (рисунок 2.31) показывает, что на частотах свыше 50 ГГц уровень отражения закрытого канала превышает целевой порог в минус 10 дБ. Данное расхождение с результатами моделирования связано с тем, что распределенные паразитные реактивности тонкопленочного резистора при физической реализации проявили

себя значительно сильнее. На основании полученных измерений можно сделать вывод: разработанная МИС МР237 обеспечивает полноценный режим поглощения (КСВН < 2) в полосе частот до 50 ГГц. В диапазоне от 50 до 67 ГГц устройство постепенно переходит в режим работы переключателя отражающего типа достигая значения –6 дБ на верхней границе частотного диапазона. Важно подчеркнуть, что даже при таком режиме коммутатор МР237 обеспечивает более высокий и стабильный уровень межканальной развязки (рисунок 2.32) по сравнению с базовой отражающей версией МР236 (рисунок 2.28), что подтверждает общую эффективность интегрированного звена согласования.

Для оценки мощностных характеристик спроектированных переключателей проведено исследование компрессии коэффициента передачи. Определялся уровень входной мощности компрессии на 1 дБ ($P_{вх,1дБ}$), при котором вносимые потери ключа возрастают на 1 дБ относительно режима малого сигнала. На рисунке 2.33 приведено сравнение расчетных частотных зависимостей $P_{вх,1дБ}$ для топологий МР236 и МР237, а также представлены результаты измерений изготовленного образца МР237 в диапазоне частот до 30 ГГц. Ограничение полосы измерений обусловлено частотным пределом доступного сверхширокополосного предусилителя (с выходным уровнем $P_{1дБ}$ более 27 дБм), необходимого для ввода кристалла в режим компрессии. Тем не менее, данного диапазона полностью достаточно для подтверждения адекватности применяемых нелинейных моделей.

Анализ результатов расчета показывает практически полное совпадение характеристик $P_{вх,1дБ}$ обеих топологий. В основной рабочей полосе частот (1,5–67 ГГц) значение $P_{вх,1дБ}$ находится в пределах 18–22 дБм, что соответствует типовым показателям СВЧ-переключателей на основе GaAs pHEMT. Результаты экспериментальных измерений образца МР237 демонстрируют высокую степень согласованности с моделью по общему характеру частотной зависимости. При этом зафиксированный уровень линейности оказался в среднем на 1,5–2,5 дБ выше расчетного (достигая значений 21–23,5 дБм на СВЧ-участке). Подобное расхождение является допустимым и объясняется естественным технологическим разбросом параметров полупроводниковых структур при изготовлении партии, а

также характерной погрешностью библиотечных нелинейных моделей транзисторов при расчете режимов большого сигнала.

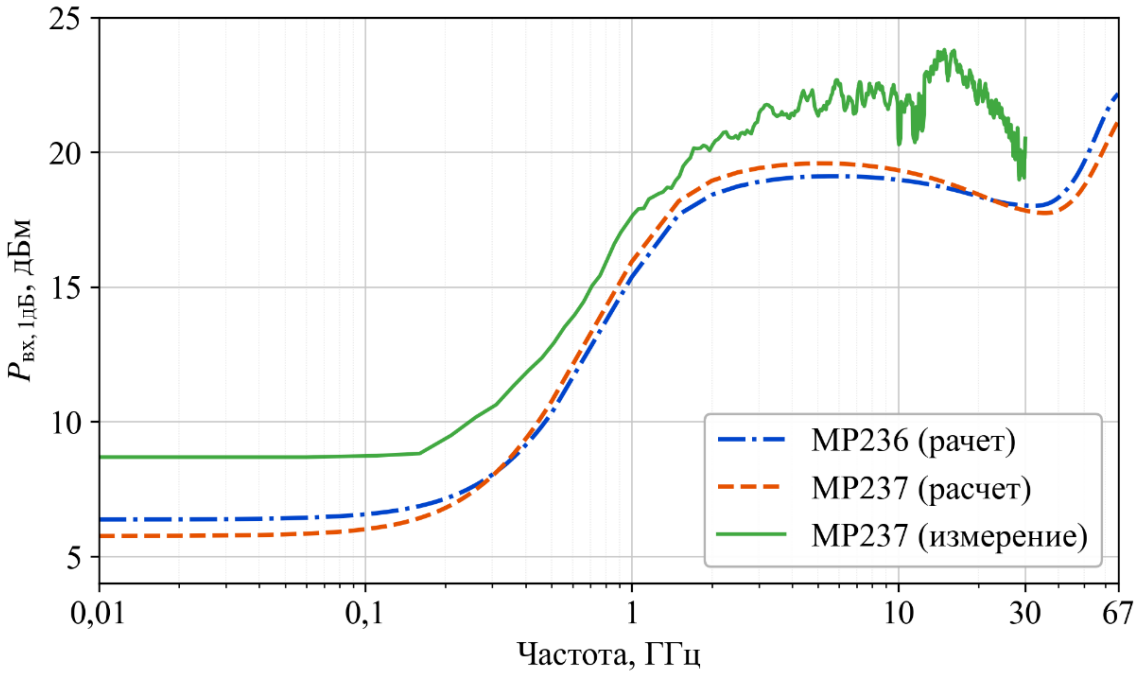


Рисунок 2.33 – Частотные зависимости входной мощности при однодецибельной компрессии разработанных топологий

Наблюдаемый на графике спад линейности на частотах ниже 1,5 ГГц (снижение расчетных значений до 5,8 дБм и экспериментальных до 8,7 дБм на частоте 10 МГц), как отмечалось в аналитическом обзоре, характерен для твердотельных СВЧ-коммутаторов различных полупроводниковых технологий. При этом полученных значений с запасом достаточно для эксплуатации устройств в трактах контрольно-измерительной аппаратуры, где номинальные рабочие мощности сигналов в приемных цепях, как правило, не превышают 0 дБм.

Для объективной оценки достигнутых результатов в таблице 2.4 приведено сравнение параметров разработанных коммутаторов с современными мировыми аналогами [85].

Анализ данных таблицы 2.4 показывает, что разработанный отражающий переключатель МР236 превосходит существующие GaAs-аналоги в диапазоне до 67 ГГц по уровню вносимых потерь (2,7 дБ против 3,4 дБ в [78]), обеспечивая при этом повышенный уровень межканальной развязки более 32 дБ (27 дБ у аналога) и согласование тракта не хуже 11 дБ по параметру возвратных потерь.

Таблица 2.4 – Сравнение параметров МИС SPDT-переключателей

Ссылка	Технология	Тип	Диапазон частот, ГГц	Вносимые потери, дБ	Возвратные потери (вкл./выкл.), дБ	Развязка, дБ	$P_{вх,1дБ}$, дБм
[78]	0,12 мкм GaAs pHEMT	О	0,01–67	3,4	12/–	27	15
[76]	SOI	О	0,01–67	3	10/–	33	27,5
[58]	130 нм HBT-SiGe	О	0,01–67	3	12/–	28	17
[57]	90 нм CMOS	О	0,01–67	3,8	–	45	15
[77]	SOI	П	0,01–67	3,3	14/13	38	28
[29]	0,5 мкм GaAs pHEMT	О	0,01–50	4	10/–	45	29
[75]	GaAs pHEMT	П	0,01–28	4	10/4	35	26
[73]	0,25 мкм GaAs pHEMT	П	0,01–26	2,8	10/15	32	21
[72]	0,5 мкм GaAs pHEMT	П	0,01–20	2,5	12/12	40	20
МР236	0,1 мкм GaAs pHEMT	О	0,01–67	2,7	11/–	32	18*
МР237	0,1 мкм GaAs pHEMT	П	0,01–50	3	15/10	38	20
			0,01–67	3,4	12/6	36	

* расчетные значения

В свою очередь, поглощающий переключатель МР237 среди решений на основе GaAs обеспечивает рекордную полосу рабочих частот (до 50–67 ГГц) при потерях 3–3,4 дБ и развязке 36–38 дБ, в то время как известные GaAs pHEMT поглощающие аналоги [72, 73, 75] ограничены частотами 20–28 ГГц.

Таким образом, разработанные МИС не только превосходят арсенид-галлиевые аналоги по совокупности ключевых параметров, но и успешно конкурируют с передовыми кремниевыми решениями (SOI, SiGe), что подтверждает практическую эффективность предложенной методики схемотехнического и топологического проектирования.

Универсальность и воспроизводимость предложенных подходов подтверждается также их успешным применением при проектировании МИС электронного SOLT-калибратора [93] диапазона частот до 67 ГГц, на топологию которой получено свидетельство о государственной регистрации [89].

2.3 Выводы по разделу

В ходе проведенного исследования решена комплексная задача схемотехнического и топологического проектирования сверхширокополосных МИС СВЧ-переключателей на базе технологии GaAs pHEMT. Основные научные и практические результаты раздела заключаются в следующем:

1. Разработана МИС SPDT-переключателя поглощающего типа для применения в трактах КИА диапазона частот от 10 МГц до 26,5 ГГц. Использование архитектуры на основе транзисторов с различной периферией затвора позволило минимизировать вносимые потери (< 2 дБ) при достаточном уровне межканальной развязки более 27 дБ, сформировав схемотехнический базис для перехода к распределенным сверхширокополосным структурам с расширением рабочей полосы вплоть до миллиметрового диапазона длин волн.

2. Сформирована поэтапная методика проектирования сверхширокополосных СВЧ-переключателей с охватом миллиметрового диапазона длин волн (до 67 ГГц). Обоснован выбор транзисторов с минимальной периферией (1×75 мкм) для снижения емкости закрытого канала ($C_{выкл}$) и синтезирована распределенная топология с двумя шунтирующими каскадами. Показана целесообразность использования группы параллельно включенных VIA для снижения паразитной индуктивности цепей заземления, а также выполнен аналитический расчет параметров согласующего звена поглощающего тракта до перехода к электродинамическому этапу.

3. На основе электродинамического моделирования выполнена топологическая оптимизация МИС. Установлено, что паразитная индуктивность сигнальных линий, обусловленная их вынужденным удлинением при огибании габаритного полигона заземления (VIA×4), эффективно компенсируется управляемым увеличением емкости копланарного зазора. Это позволило устранить рассогласование тракта и снизить вносимые потери устройства в полосе частот 50–67 ГГц.

4. Экспериментально исследованы опытные образцы МИС отражающего (МР236) и поглощающего (МР237) типов переключателей диапазона частот 0,01–67 ГГц. Подтверждено их преимущество перед зарубежным GaAs pHEMT-аналогом: для МР236 вносимые потери снижены на 0,7 дБ при росте развязки на 5 дБ на частоте 67 ГГц, а для МР237 достигнуто увеличение развязки на 9 дБ при сопоставимых потерях менее 3,4 дБ. Впервые для коммерческих решений на базе GaAs реализован режим согласования закрытого порта в полосе до 50 ГГц.

5. На основе нелинейного моделирования и экспериментальных исследований определены мощностные характеристики разработанных МИС. Для обеих топологий расчетная входная мощность при сжатии коэффициента передачи на 1 дБ ($P_{вх,1дБ}$) в диапазоне частот 1,5–67 ГГц находится в пределах 18–22 дБм (не менее 5,8 дБм на частоте 10 МГц). Результаты измерений изготовленного образца МР237 подтвердили адекватность расчетных данных: экспериментальный уровень $P_{вх,1дБ}$ составил 21–23,5 дБм в основной полосе частот и 8,7 дБм на частоте 10 МГц. Полученные характеристики полностью удовлетворяют требованиям к динамическому диапазону в приемных трактах КИА.

3 ИССЛЕДОВАНИЕ И РАЗРАБОТКА ДИПЛЕКСЕРНЫХ ПЕРЕКЛЮЧАТЕЛЕЙ

В отличие от сверхширокополосных коммутаторов, рассмотренных во втором разделе, диплексерные переключатели осуществляют коммутацию СВЧ-сигналов на основе их частотного разделения. Данный режим работы достигается за счет интеграции в коммутируемые тракты частотно-селективных структур, реализованных в виде распределенных индуктивностей и емкостей, аналогично принципам построения СВЧ-фильтров [53, 54].

Наряду с критическим требованием передачи сигналов вплоть до постоянного тока, существенным преимуществом диплексерной архитектуры перед традиционными коммутационными схемами является значительное снижение уровня нелинейных искажений. За счет естественной частотной фильтрации и исключения последовательно включенных полупроводниковых управляющих элементов из прямых трактов передачи сигналов (как в НЧ-, так и в ВЧ-каналах) обеспечивается подавление паразитных гармонических составляющих, а также повышение уровня коммутируемой мощности. В связи с этим в настоящем разделе решается научно-техническая задача схемотехнического и топологического синтеза диплексерных переключателей, обеспечивающих непрерывный рабочий диапазон частот от постоянного тока до миллиметровых длин волн при минимизации паразитных продуктов нелинейности.

Практическая направленность исследований и выбор граничных частот разделения каналов продиктованы требованиями к трактам КИА производства АО «НПФ «Микран». В соответствии с поставленными во введении задачами, разработка ведется по двум ключевым направлениям:

1. Диплексерные переключатели для блоков формирования СВЧ-сигналов. Исследование ограничений базового схемотехнического прототипа компании Rohde & Schwarz [54] и разработка на его основе масштабируемой схемотехнической архитектуры с расширением верхней рабочей частоты до 67 ГГц. Синтез линейки двух- и трехканальных МИС, ориентированных на

применение в составе ГС до 50 ГГц и ВАЦ до 67 ГГц.

2. Диплексерный переключатель входных трактов приемных СВЧ-блоков (каналы 0–4 ГГц и 4–50 ГГц). Преодоление принципиальных ограничений диодных решений (в частности, схемы компании Anritsu [53]), выражающихся в невозможности работы НЧ-канала на постоянном токе, при реализации многооктавной полосы пропускания высокочастотного канала. Синтез МИС, предназначенной для использования в АС до 50 ГГц.

Акт внедрения в серийное производство АО «НПФ «Микран» МИС, разработанных в данном разделе, приведен в приложении А. Основные результаты исследований опубликованы в работах [94–96] и защищены охранными документами на объекты интеллектуальной собственности [97–100] (приложение Б).

3.1 Разработка диплексерных переключателей для блоков формирования СВЧ-сигналов

Если в подразделе 1.1 были рассмотрены обобщенные принципы построения широкополосных трактов, то для обоснования требований к разрабатываемым МИС необходимо обратиться к их реальной аппаратной реализации. В отличие от базовых функциональных моделей, архитектура реальных приборов разделена на предварительные независимые модули формирования опорных частот (внутреннее устройство которых остается за рамками рассмотрения) и оконечную СВЧ-часть. В выходных каскадах непосредственно решаются практические задачи финишного умножения, фильтрации и частотного объединения поддиапазонов в единый широкополосный тракт.

Построение тракта генератора для перекрытия диапазонов частот до 26 и 50 ГГц проиллюстрировано на рисунке 3.1.

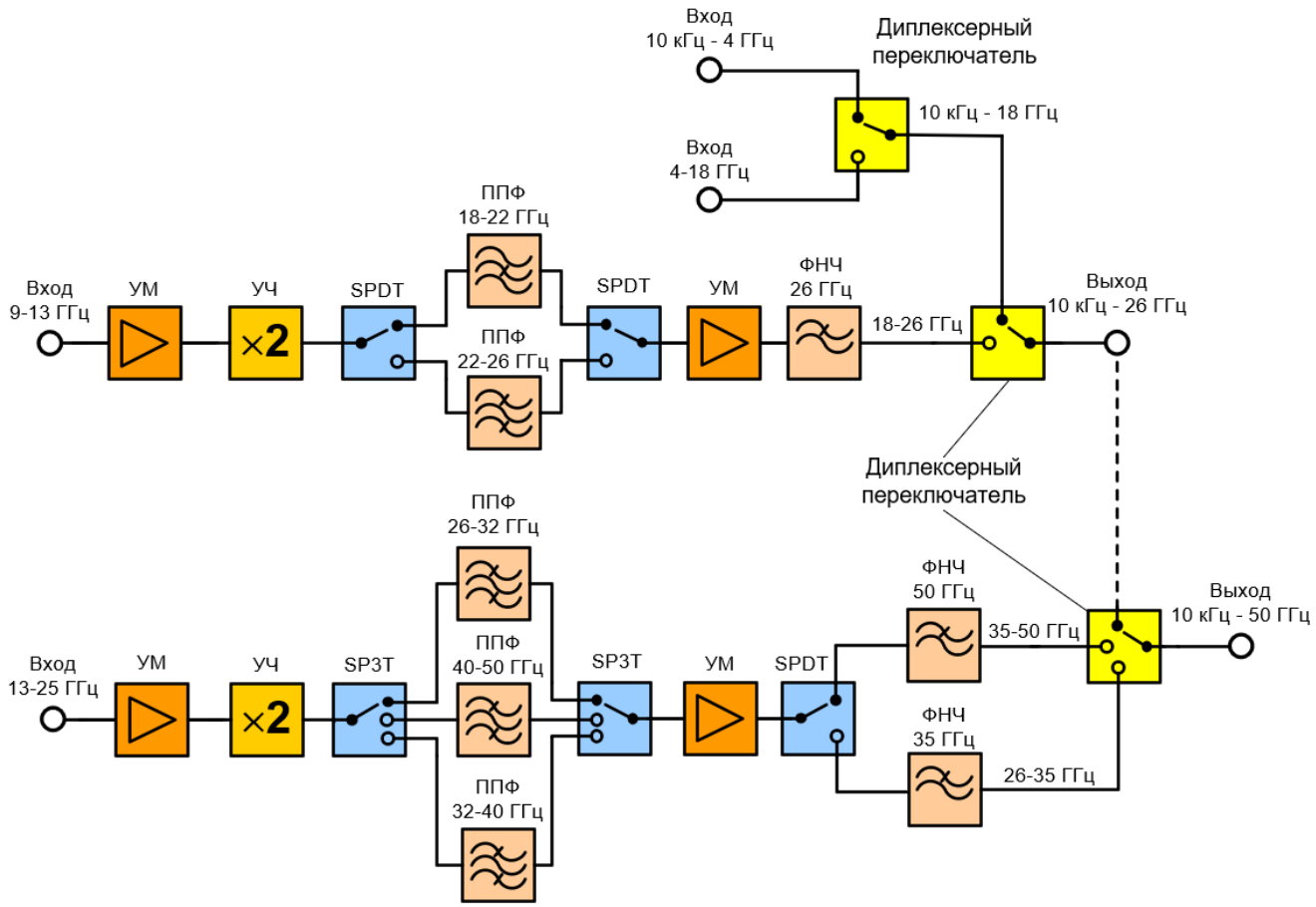


Рисунок 3.1 – Структурная схема выходного тракта блока формирования ГС диапазонов до 26 ГГц и до 50 ГГц

В генераторах сигналов ключевым критерием качества выступает спектральная чистота выходного гармонического колебания, что обусловливает необходимость многокаскадной селективной фильтрации тракта. Формирование поддиапазонов частот 18–26 ГГц и 26–50 ГГц осуществляется с помощью удвоителей частоты (×2), где полезным сигналом является вторая гармоника $2f_0$. Для подавления сопутствующих побочных продуктов умножения – проникающей частоты возбуждения f_0 и третьей гармоники $3f_0$ – применены переключаемые полосовые фильтры с субоктавной полосой пропускания ($f_в$ /$f_н$ < 2), гарантирующие попадание паразитных составляющих в полосу заграждения с высоким уровнем подавления. Компенсация потерь в пассивных цепях возложена на оконечные усилители мощности. Для подавления второй гармоники основного тона, возникающей вследствие нелинейности самих усилителей при работе в режиме большого сигнала, на их выходах установлены ФНЧ с частотами среза 26, 35 и 50 ГГц.

Формирование сплошного диапазона частот генератора обеспечивается каскадным объединением поддиапазонов выходными диплексерными переключателями. Низкочастотный тракт строится на совмещении каналов 10 кГц – 4 ГГц и 4–18 ГГц, причем поддиапазон 4–18 ГГц характеризуется коэффициентом частотного перекрытия более четырех (18/4 = 4,5). Схемотехническая реализация такого разделения тождественна архитектуре диплексера с многооктавным высокочастотным каналом 4–50 ГГц, синтез которого вынесен в самостоятельную задачу (подраздел 3.2). Результирующее объединение трактов выполняется в два этапа. Сначала двухканальный коммутатор с частотой разделения 18 ГГц объединяет канал прямого синтеза 10 кГц – 18 ГГц с умноженным поддиапазоном 18–26 ГГц. Затем трехканальный узел с точками разделения 26 и 35 ГГц коммутирует сформированный сигнал 10 кГц – 26 ГГц с высокочастотными каналами 26–35 ГГц и 35–50 ГГц, обеспечивая непрерывный диапазон от 10 кГц до 50 ГГц.

В формирователях сигналов ВАЦ применяется аналогичная схемотехника умножения и селекции, однако требования к подавлению гармоник здесь существенно снижены благодаря узкополосной фильтрации в тракте ПЧ измерительных приемников. Архитектура формирователя строится на объединении базового широкополосного канала (100 кГц – 42 ГГц) и высокочастотного канала расширения диапазона (42–67 ГГц). Схемотехническая реализация данного тракта приведена на рисунке 3.2.

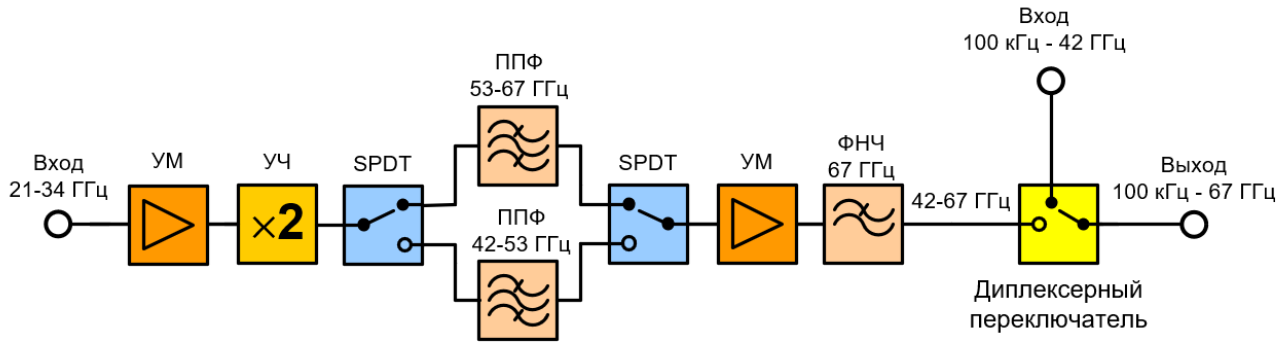


Рисунок 3.2 – Структурная схема выходного тракта блока формирования зондирующего и гетеродинного сигналов ВАЦ диапазона до 67 ГГц

В представленной схеме фильтрация побочных продуктов удвоителя (×2)

обеспечивается парой переключаемых фильтров ППФ 42–53 ГГц и ППФ 53–67 ГГц. В отличие от ГС, здесь не требуется дополнительное разбиение на несколько переключаемых ФНЧ. Подавление паразитных гармоник выходного усилителя возложено на единственный ФНЧ 67 ГГц, что исключает лишние каскады коммутации и минимизирует критически важные потери мощности на миллиметровых волнах. Объединение поддиапазонов на выходе осуществляется диплексерным переключателем с частотой разделения 42 ГГц.

Таким образом, практическая реализация рассмотренных трактов формирователей сигналов требует разработки линейки из трех интегральных диплексерных переключателей со следующими частотными конфигурациями:

– двухканального с рабочим диапазоном до 26 ГГц и точкой разделения каналов 18 ГГц (для ГС);

– трехканального с рабочим диапазоном до 50 ГГц и точками разделения каналов 26 и 35 ГГц (для ГС);

– двухканального с рабочим диапазоном до 67 ГГц и точкой разделения каналов 42 ГГц (для ВАЦ).

3.1.1 Синтез базовой схемы и электродинамической модели диплексерного переключателя диапазона частот 0–26 ГГц

В качестве базового объекта для синтеза топологии и отработки методики электродинамического моделирования выбран двухканальный диплексерный переключатель диапазона частот до 26 ГГц. Отработка схемотехнических решений на данном устройстве позволяет сформировать универсальную архитектуру, принципы которой в дальнейшем масштабируются на миллиметровый диапазон частот (до 67 ГГц) и адаптируются для трехканальной конфигурации (до 50 ГГц).

Согласно структурной схеме формирователя сигналов ГС (рисунок 3.1), данный узел осуществляет коммутацию тракта прямого синтеза (НЧ-канал от постоянного тока до 18 ГГц) и канала умножения частоты (ВЧ-канал 18–26 ГГц). Сформированная рабочая полоса ВЧ-канала является субоктавной ($f_в/f_н \approx 1{,}47$). Базовым решением для построения непрерывного НЧ-тракта послужила

архитектура с интеграцией ФНЧ, рассмотренная ранее в п 1.3.3 [54]. В данной конфигурации переключающий элемент изолирован от цепи постоянного тока сигнального тракта разделительным конденсатором в шунтирующей ветви. Для ВЧ-тракта за основу принята топология коммутатора на базе PIN-диодов (рисунок 1.8). Выбор PIN-диодов в качестве базовых коммутационных элементов вместо ПТШ обусловлен их способностью коммутировать более высокие уровни СВЧ-мощности и меньшим омическим сопротивлением в открытом состоянии. Обеспечение минимальных вносимых потерь и высокой мощности является критически важным требованием при проектировании выходных узлов в блоках формирования СВЧ-сигналов. При этом схема ВЧ-плеча обеспечивает требуемый уровень межканальной развязки в закрытом состоянии и обладает симметрией, позволяющей использовать данные архитектурные решения для построения многоканальных коммутаторов.

Разработанная базовая принципиальная схема двухканального PIN-диодного диплексерного переключателя представлена на рисунке 3.3. На рисунке 3.4 приведена электродинамическая модель спроектированной топологии МИС диапазона 0–26 ГГц [94, 95, 97]. Размеры кристалла составили 1,9×1,3 мм.

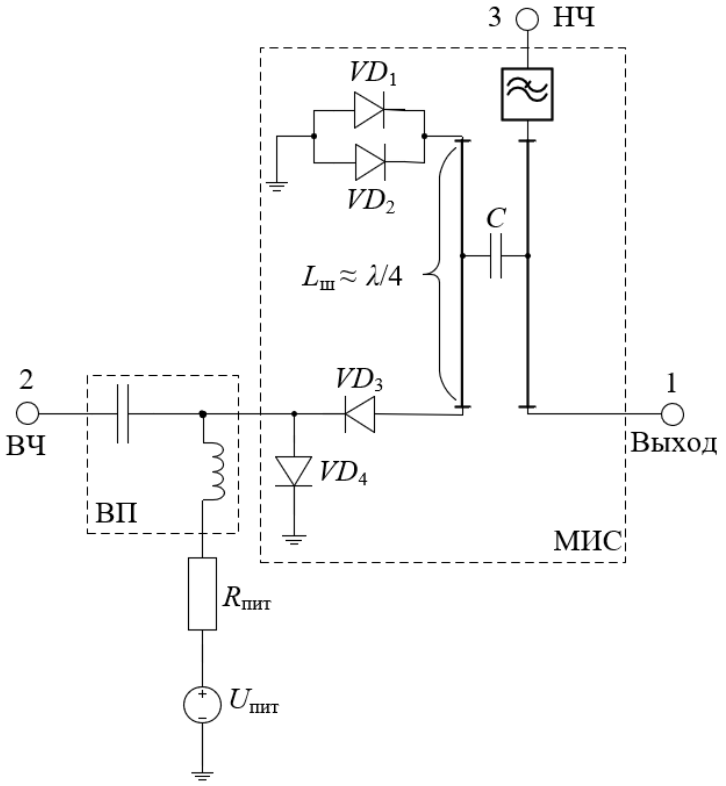


Рисунок 3.3 – Разработанная базовая схема диплексерного переключателя

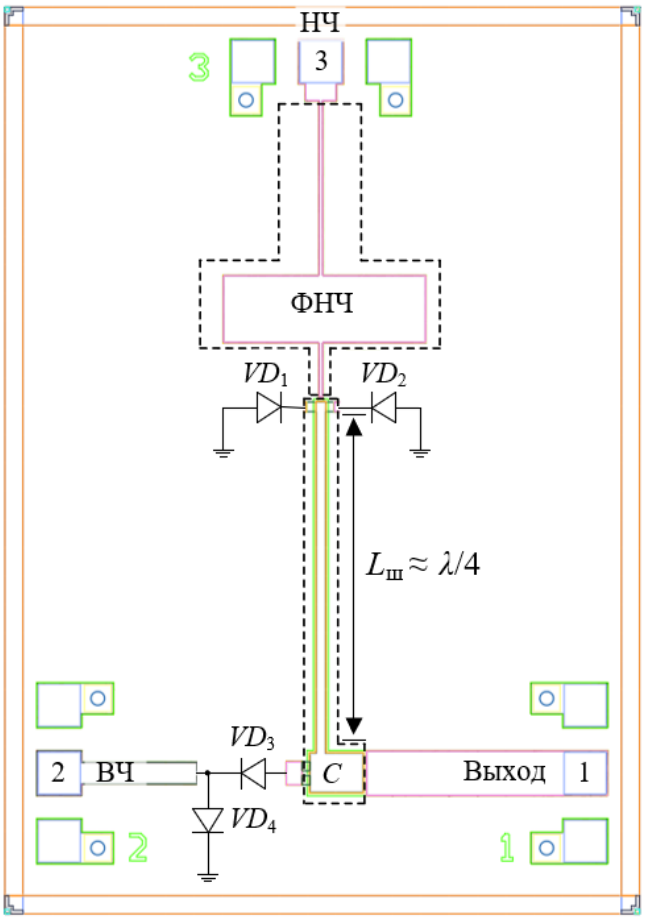


Рисунок 3.4 – Модель топологии диплексерного переключателя до 26 ГГц

Переключение каналов осуществляется внешним источником постоянного напряжения $U_{пит}$, при этом величина управляющего тока ограничивается токозадающим резистором $R_{пит}$. Режим работы НЧ-канала (1 – 3) активируется подачей положительного напряжения на управляющий контакт порта 2 через втулку питания (ВП). В этом состоянии PIN-диод VD_4 смещен в прямом направлении (открыт), а диод VD_3 закрыт, что блокирует прохождение сигнала с порта 2 на порт 1. Режим работы ВЧ-канала обеспечивается подачей отрицательного напряжения, при котором диод VD_3 и диоды VD_1, VD_2 переходят в открытое состояние, шунтируя четвертьволновую линию $L_ш$ на землю. VD_4 запирается, тем самым обеспечивается прохождение полезного сигнала со 2 порта на 1 порт переключателя.

Частотные свойства устройства определяются интегрированными структурами: НЧ-канал включает ФНЧ, задающий верхнюю границу полосы пропускания (18 ГГц), а диапазон рабочих частот ВЧ-тракта (18–26 ГГц)

формируется характеристиками короткозамкнутого четвертьволнового шлейфа $L_{ш}$. В отличие от известного схемотехнического решения (рисунок 1.13 [54]), где для разделения плеч по постоянному току применяются два независимых разделительных конденсатора, в предложенной схеме данная функция реализована посредством единого распределенного топологического конденсатора C. При этом его верхняя обкладка используется для подачи управляющего тока смещения на PIN-диоды VD_1, VD_2, а нижняя обкладка образует непрерывный тракт для прохождения постоянной составляющей и сигналов НЧ-канала. Верхняя обкладка конструктивно выполнена в виде микрополосковой линии длиной $L_{ш} \approx \lambda/4$, которая в режиме работы ВЧ-канала функционирует как короткозамкнутый шлейф. Интеграция шлейфа непосредственно в структуру блокировочного конденсатора позволяет получить требуемую емкость за счет распределенной площади СВЧ-проводника, что минимизирует габариты устройства на кристалле. Кроме того, обеспечивается эффективная межканальная развязка между портами 3 и 2, которую можно описать классическим уравнением (3.1):

$$Z_{вх} = \frac{Z_0^{\,2}}{Z_{н}}, \tag{3.1}$$

где $Z_{вх}$ – входное сопротивление шлейфа;

Z_0 – волновое сопротивление линии шлейфа;

$Z_{н}$ – сопротивление нагрузки шлейфа.

Согласно формуле (3.1), для увеличения развязки за счет роста $Z_{вх}$ требуется минимизировать сопротивление нагрузки шлейфа $Z_{н}$. В отличие от аналога с одиночным шунтирующим элементом, параллельное включение двух PIN-диодов VD_1 и VD_2 вдвое снижает активное сопротивление открытых переходов и уменьшает паразитную индуктивность цепи заземления. Это приближает $Z_{н}$ к нулю и обеспечивает формирование высокого входного сопротивления шлейфа в узле соединения каналов.

Геометрические параметры четвертьволнового шлейфа (длина $L_{ш}$ и ширина $W_{ш}$) определяют частотные свойства обоих каналов переключателя. Поскольку шлейф совмещен с топологическим конденсатором, его волновые параметры

задаются верхним слоем металлизации, формирующим микрополосковый проводник и обкладку емкостной структуры.

Ширина проводника $W_ш$ = 20 мкм выбрана с учетом проектных норм МИС для обеспечения повышенного волнового сопротивления ($Z_0 \approx 75$ Ом), необходимого для реализации выходной индуктивности ФНЧ третьего порядка при работе НЧ-канала. При масштабировании архитектуры на частоты разделения 26 и 42 ГГц требуемая индуктивность может изменяться, что обуславливает закономерное изменение ширины $W_ш$.

Аналитическая оценка длины шлейфа проводилась для центральной частоты ВЧ-канала f_0 = 22 ГГц на подложке GaAs толщиной h = 100 мкм (ε_r = 12,9). В качестве диэлектрика топологического конденсатора выступает слой нитрида кремния Si_3N_4 толщиной 0,16 мкм ($\varepsilon_r \approx 7{,}6$), стандартно применяемый в GaAs технологии для формирования МДМ-конденсаторов. Ввиду малой толщины пленки ее влиянием на фазовую скорость распространения волны можно пренебречь.

Значение эффективной диэлектрической проницаемости $\varepsilon_{эфф}$ для линии с шириной проводника $W_ш$ = 20 мкм в квазистатическом приближении рассчитывается по формуле (3.2) [101]:

$$\varepsilon_{эфф} \approx \frac{\varepsilon_r + 1}{2} + \frac{\varepsilon_r - 1}{2} \cdot \left(1 + 12\frac{h}{W_ш}\right)^{-1/2} \approx 7{,}7. \quad (3.2)$$

Теоретическая физическая длина четвертьволнового шлейфа $L_ш$ определяется длиной волны в линии λ по формуле (3.3):

$$L_ш = \frac{\lambda}{4} = \frac{c}{4 \cdot f_0 \cdot \sqrt{\varepsilon_{эфф}}} \approx 1{,}24 \text{ мм}, \quad (3.3)$$

где c – скорость света;

f_0 – центральная частота ВЧ-канала.

Полученное значение $L_ш \approx 1{,}24$ мм принято в качестве начального аналитического приближения. В топологии (рисунок 3.4) длина $L_ш$ отсчитывается от точки разделения каналов до контактов, шунтирующих PIN-диодов VD_1 и VD_2.

Дополнительный набег фазы при прохождении СВЧ-сигнала через PIN-

диоды, воздушные мостики и сквозные металлизированные отверстия к экранному заземлению обратной стороны подложки толщиной 100 мкм эквивалентно увеличивает общую электрическую длину структуры. В результате электродинамического моделирования топологии в САПР финальная физическая длина проводника $L_{ш}$ составила 850 мкм. Такое сокращение длины полоскового проводника относительно предварительной аналитической оценки (1,24 мм) обеспечивает сохранение условий четвертьволнового резонанса и одновременно минимизирует площадь кристалла МИС.

3.1.2 Экспериментальное исследование и сравнение с расчетом диплексерного переключателя диапазона частот 0–26 ГГц

На основе разработанной электродинамической модели в рамках технологического процесса АО «НПФ «Микран» были изготовлены экспериментальные образцы МИС двухканального диплексерного переключателя. В качестве коммутационных элементов использовались арсенид-галлиевые PIN-диоды с диаметром базы 26 мкм.

Экспериментальные исследования характеристик МИС выполнялись непосредственно на полупроводниковой пластине с использованием автоматизированного стенда на базе полуавтоматической зондовой станции MPI и четырехпортового векторного анализатора цепей N5242A в диапазоне частот от 10 МГц до 26,5 ГГц. Подключение к контактным площадкам кристалла осуществлялось с помощью измерительных СВЧ-зондов конфигурации GSG с шагом 150 мкм.

Переключение режимов работы осуществлялось подачей управляющего тока смещения величиной ±10мА от внешнего источника через широкополосную втулку питания на контактную площадку порта 2. Подача положительного тока переводит схему в режим открытого НЧ-канала, отрицательного – в режим ВЧ-канала.

Сопоставление результатов моделирования и измеренных частотных зависимостей *S*-параметров топологии МИС представлено на рисунках 3.5–3.7.

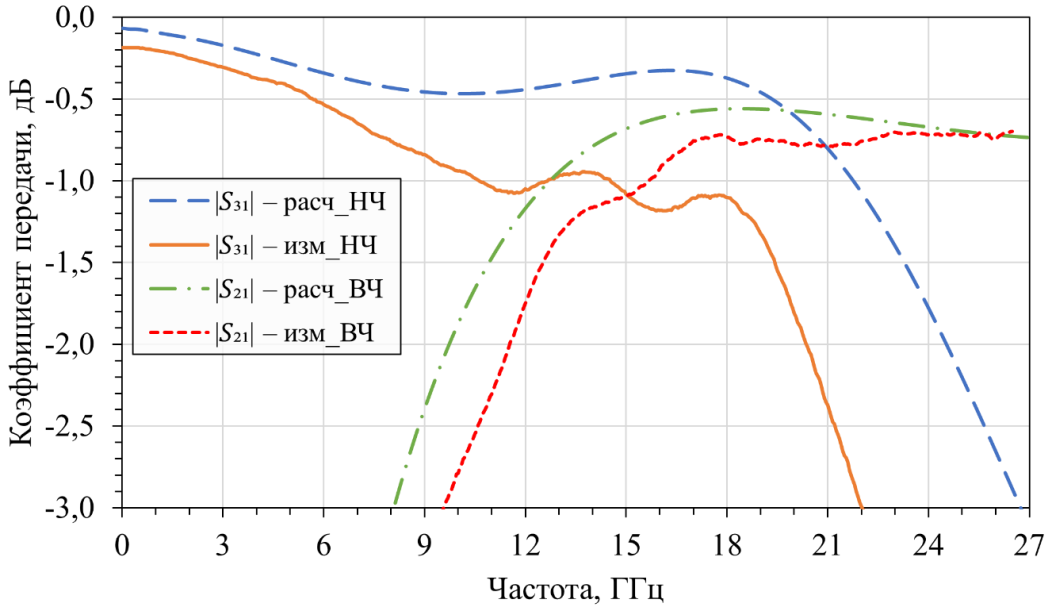


Рисунок 3.5 – Расчетные и измеренные вносимые потери каналов: НЧ ($|S_{31}|$, 10 МГц – 18 ГГц) и ВЧ ($|S_{21}|$, 18–26 ГГц)

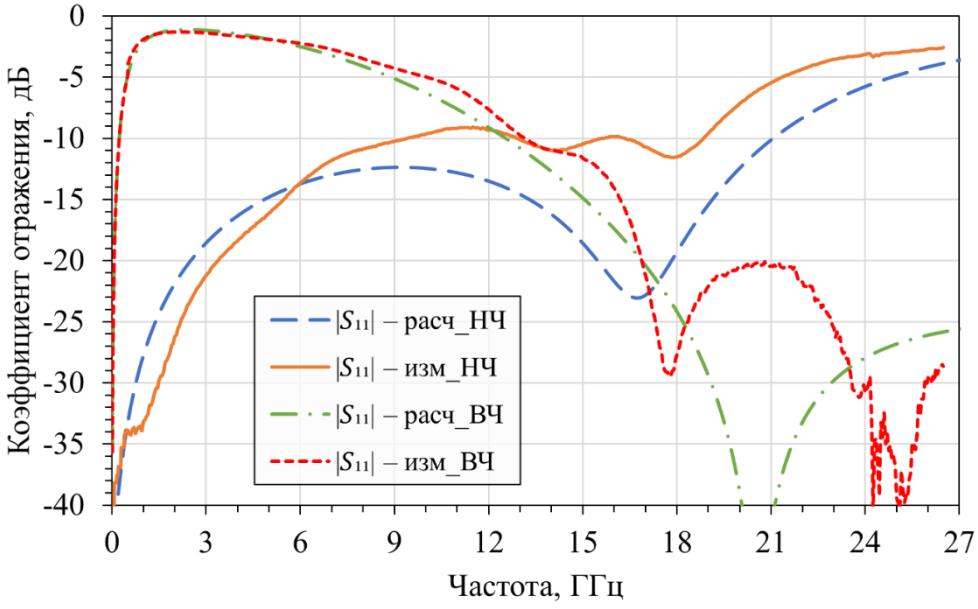


Рисунок 3.6 – Расчетные и измеренные возвратные потери порта 1 ($|S_{11}|$) в режимах работы каналов НЧ (10 МГц – 18 ГГц) и ВЧ (18–26 ГГц)

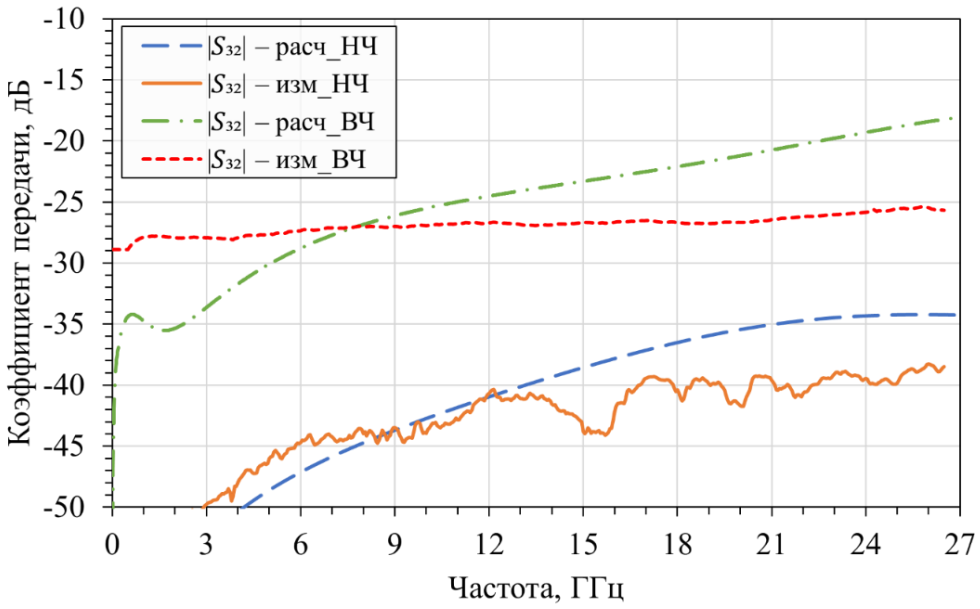


Рисунок 3.7 – Расчетные и измеренные значения межканальной развязки ($|S_{32}|$) в режимах работы каналов НЧ (10 МГц – 18 ГГц) и ВЧ (18–26 ГГц)

Анализ малосигнальных параметров подтверждает достоверность расчетов и доказывает работоспособность разработанных схемы и топологии МИС.

Вносимые потери (рисунок 3.5) показывают, что в полосе пропускания НЧ-канала (10 МГц – 18 ГГц) измеренные потери $|S_{31}|$ изменяются от 0,2 дБ на начальном участке до 1,1–1,2 дБ вблизи частоты среза. В рабочем диапазоне ВЧ-канала (18–26 ГГц) измеренные вносимые потери $|S_{21}|$ составляют 0,7–0,8 дБ, что близко к расчетному уровню (0,6–0,7 дБ). Наблюдаемое систематическое превышение измеренных потерь над расчетными (около 0,3–0,5 дБ) обусловлено потерями в подложке кристалла и технологическим разбросом.

Согласование выходного порта (рисунок 3.6) демонстрирует, что в режиме ВЧ-канала измеренные возвратные потери $|S_{11}|$ стабильно превышают 20 дБ во всем рабочем диапазоне 18–26 ГГц, возрастая до 29 дБ на частоте 17,5 ГГц и в области 24–26 ГГц. В режиме НЧ-канала возвратные потери порта 1 составляют более 8–10 дБ в полосе от 10 МГц до 18 ГГц (превышая 15 дБ на частотах ниже 5 ГГц).

Анализ зависимости межканальной развязки (рисунок 3.7) показал, что при работе НЧ-канала измеренная развязка между изолированным ВЧ-портом 2 и НЧ-портом 3 ($|S_{32}|$) составляет более 38–40 дБ. Столь высокий уровень обусловлен построением ВЧ-плеча по классической последовательно-параллельной

топологии: при запертом последовательном диоде VD_3 прямое смещение шунтирующего диода VD_4 эффективно замыкает проникающий СВЧ-сигнал на землю. В режиме ВЧ-канала измеренная развязка стабильно превышает 25–26 дБ во всей рабочей полосе 18–26 ГГц (значения удерживаются на уровне 26–28 дБ), подтверждая эффективность формирования режима холостого хода четвертьволновым шлейфом $L_{ш} \approx \lambda/4$.

В реальных условиях эксплуатации в выходных трактах генераторов сигналов коммутируемая мощность достигает величин 15–20 дБм. Экспериментальные исследования изготовленных кристаллов в составе СВЧ-блоков при повышенном уровне входной мощности выявили критический схемотехнический недостаток базовой топологии. В режиме НЧ-канала постоянный ток прямого смещения протекает только через шунтирующий диод VD_4 в изолированном ВЧ-плече, при этом шунтирующие диоды четвертьволнового шлейфа VD_1 и VD_2 находятся под нулевым постоянным смещением (в пассивном состоянии). При подаче на порт 3 мощного СВЧ-сигнала переменное напряжение высокой амплитуды беспрепятственно поступает через топологический конденсатор C к катодам диодов VD_1 и VD_2. В результате на отрицательных полупериодах СВЧ-волны, когда отрицательный потенциал на катодах превышает пороговое напряжение отпирания диодов относительно земли, диоды VD_1 и VD_2 начинают самопроизвольно открываться (эффект паразитного прямого детектирования мощного СВЧ-сигнала).

Паразитное динамическое отпирание диодов VD_1 и VD_2 приводит к шунтированию сигнального тракта на землю, резкому снижению точки компрессии по входу ($P_{вх,1дБ}$) и недопустимому росту нелинейных искажений в низкочастотном тракте.

Таким образом, изготовленная базовая схема переключателя подтвердила достоверность малосигнального расчета, однако обладает ограниченным динамическим диапазоном по входной мощности. Невозможность прогнозирования данного эффекта средствами штатного PDK и выявленный физический механизм паразитного отпирания обусловили необходимость

модернизации цепей управления и топологии переключателя, рассмотренной в подразделе 3.1.3.

3.1.3 Модернизация базовой схемы диплексерного переключателя

Как было показано в подразделе 3.1.2, ключевым фактором, ограничивающим динамический диапазон базовой схемы, является прямое заземление анодов шунтирующих диодов VD_1 и VD_2, приводящее к паразитному детектированию на отрицательных полупериодах сигнала.

Для обеспечения линейного режима работы при входной мощности 20 дБм и выше принципиальная схема диплексерного переключателя была модернизирована (рисунок 3.8) [97].

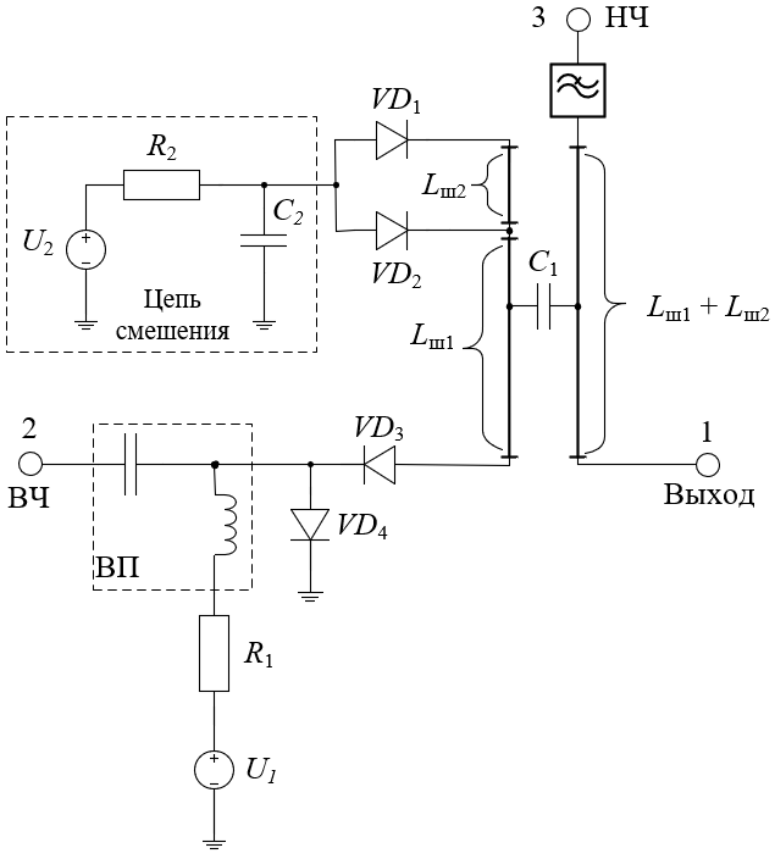


Рисунок 3.8 – Модернизированная схема диплексерного переключателя

В модернизированной схеме реализовано два схемотехнических решения.

Первое решение направлено на расширение динамического диапазона переключателя по мощности за счет организации цепи подачи запирающего смещения. Для этого аноды диодов VD_1 и VD_2 были изолированы от корпуса по

постоянному току и подключены к верхней обкладке шунтирующего конденсатора C_2, который обеспечивает короткое замыкание цепи на землю по СВЧ, сохраняя функцию четвертьволновой трансформации сопротивления шлейфа в режим холостого хода. Подача отрицательного потенциала от независимого источника U_2 позволяет сместить рабочую точку PIN-диодов в область обратного смещения. Сформированный потенциальный барьер препятствует отпиранию переходов под воздействием СВЧ-напряжения при повышенных уровнях входной мощности, что устраняет паразитное детектирование и предотвращает компрессию коэффициента передачи.

Второе решение направлено на повышение уровня межканальной развязки в режиме работы ВЧ-канала. В базовой схеме (рисунок 3.3) шунтирующие диоды VD_1 и VD_2 подключались параллельно на конце четвертьволнового шлейфа $L_ш$ в едином сечении, образуя сосредоточенный узел шунтирования. Максимально достижимая развязка такого одноузлового включения ограничена конечным эквивалентным сопротивлением диодов в открытом состоянии. Для преодоления этого ограничения в модернизированной схеме (рисунок 3.8) реализован принцип распределенного шунтирования, при котором точки подключения диодов разнесены вдоль микрополосковой линии. Основная секция шлейфа $L_{ш1}$, аналогично базовой линии $L_ш$, сохраняет функцию четвертьволнового трансформатора и рассчитывается на центральную частоту высокочастотного диапазона по формуле (3.3). Дополнительный отрезок $L_{ш2}$ выступает в качестве соединительного элемента, образующего второе звено развязки СВЧ-сигнала. При такой конфигурации первый по ходу распространения волны шунтирующий диод VD_2 обеспечивает основное отражение падающей мощности, а прошедшая часть сигнала повторно отражается на втором диоде VD_1. Пространственное разнесение точек шунтирования непосредственно вдоль линии передачи преобразует схему в двухзвенную структуру, что позволяет равномерно повысить межканальную развязку во всей рабочей полосе высокочастотного канала.

3.1.4 Моделирование и экспериментальное исследование модифицированной топологии диплексерного переключателя до 26 ГГц

Для верификации предложенных решений была разработана топология модернизированной МИС диплексерного переключателя диапазона 0–26 ГГц с частотой разделения каналов 18 ГГц (рисунок 3.9) [98]. Ширина базы диодов составила 20 мкм. Размеры кристалла составили 1,9×1,3 мм. В топологии диоды VD_1 и VD_2 пространственно разнесены вдоль четвертьволновой линии на расчетные расстояния $L_{ш1}$ и $L_{ш2}$, а также сформирован планарный МДМ-конденсатор C_2. Между контактной площадкой подачи запирающего потенциала U_2 и конденсатором C_2 интегрирован резистор R_2, обеспечивающий ограничение управляющего тока при включении высокочастотного канала.

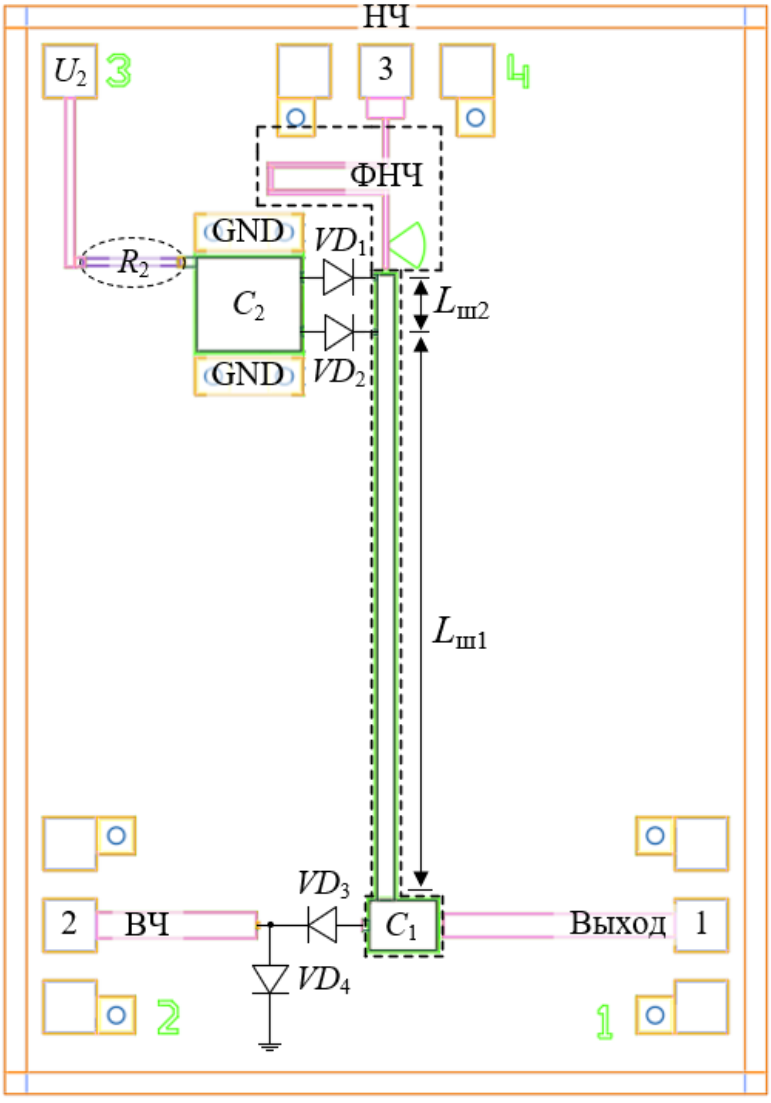


Рисунок 3.9 – Модель топологии модернизированного диплексерного переключателя 0–26 ГГц

Синтез топологии четвертьволнового шлейфа осуществлялся исходя из критериев оптимизации характеристик высокочастотного канала: обеспечения режима холостого хода в узле соединения для минимизации вносимых потерь и формирования распределенной двухзвенной структуры межканальной развязки. За основу была принята ширина микрополоскового проводника $W_{ш} = 32$ мкм. Аналитический расчет длины шлейфа по формуле (3.3) для центральной частоты ($f_0 = 22$ ГГц) ВЧ-канала дает теоретическое значение 1240 мкм, в то время как по результатам электродинамической оптимизации физическая длина проводника $L_{ш1}$ составила 1050 мкм (сокращение на 15,3 %). Как и в базовой топологии, данное отличие обусловлено тем, что суммарная электрическая длина резонансной цепи формируется не только планарным проводником, но и элементами СВЧ-заземления: воздушными мостиками диодов, структурой шунтирующего конденсатора цепи смещения и сквозным металлизированным отверстием к экранному заземлению обратной стороны подложки.

Дополнительный соединительный отрезок длиной $L_{ш2} = 100$ мкм образует второй контур отражения мощности. Выбор данного расстояния обусловлен технологическими нормами проектирования, задающими минимально допустимый шаг между меза-структурами диодов. Данный отрезок пространственно разделяет точки шунтирования, формируя распределенную двухзвенную структуру, при этом сохраняет компактность общей конструкции и не вносит паразитной реактивности в тракт НЧ-канала.

Оценка эффективности предложенной модернизации шлейфа проведена путем электродинамического моделирования межканальной развязки. На рисунке 3.10 представлено сравнение расчетных частотных зависимостей коэффициента передачи в изолированный тракт при передаче сигнала через ВЧ-канал для двух вариантов топологии: базовой структуры с подключением диодов в одном узле и модернизированной структуры с распределенным включением диодов по длине шлейфа.

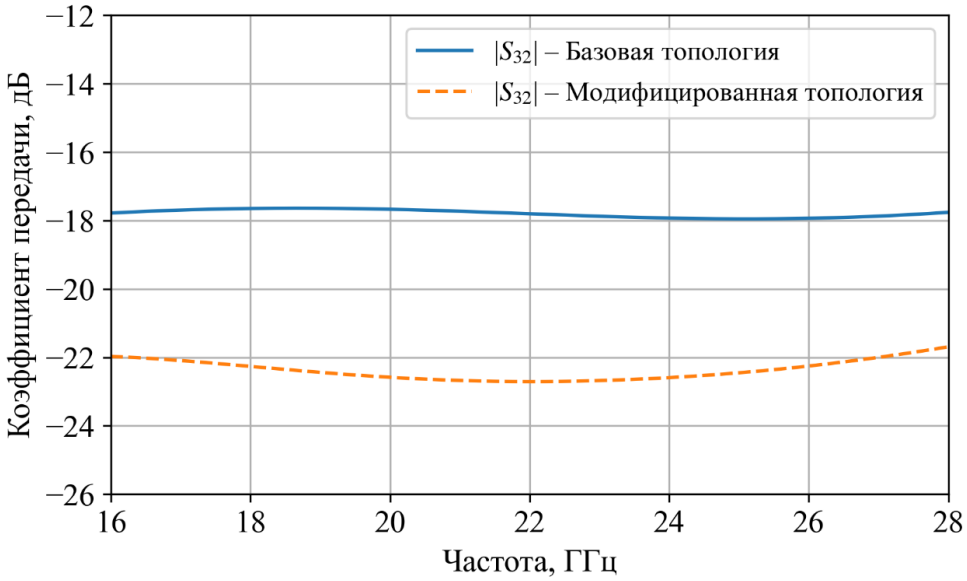


Рисунок 3.10 – Сравнение расчетных частотных зависимостей межканальной развязки базовой и модернизированной топологий переключателя при рабочем ВЧ-канале (18–26 ГГц)

Результаты электродинамического моделирования подтверждают эффективность сформированной двухзвенной структуры. В базовой топологии с подключением шунтирующих диодов в одном узле межканальная развязка в рабочей полосе частот 18–26 ГГц составляет 18 дБ. В модифицированной топологии за счет пространственного разделения диодов VD_1 и VD_2 развязка между трактами возрастает до 22–23 дБ. Таким образом, распределенное включение диодов вдоль четвертьволновой линии обеспечивает равномерное увеличение межканальной развязки на 4–5 дБ во всей полосе пропускания высокочастотного канала.

На рисунках 3.11–3.13 представлены результаты электродинамического моделирования основных малосигнальных характеристик модифицированной топологии диплексерного переключателя диапазона 0–26 ГГц для двух состояний: при включенном НЧ-канале (10 МГц – 18 ГГц) и включенном ВЧ-канале (18–26 ГГц). Для высокочастотного канала на графики также наложены результаты экспериментальных зондовых измерений на полупроводниковой пластине. Измерения проводились в двухпортовом режиме без подключения нагрузки к третьему порту (НЧ). Данное ограничение обусловлено ориентацией контактной площадки питания U_2 под последующий монтаж в состав ГИС-сборки, что

исключило возможность одновременной установки трех СВЧ-зондов на пластине.

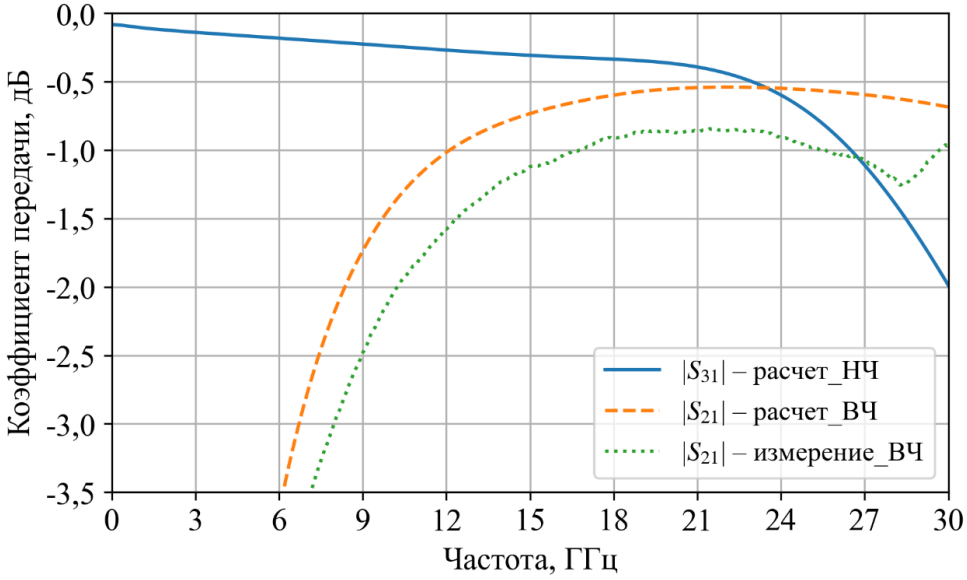


Рисунок 3.11 – Вносимые потери в режимах работы каналов НЧ ($|S_{31}|$, 10 МГц – 18 ГГц) и ВЧ ($|S_{21}|$, 18–26 ГГц)

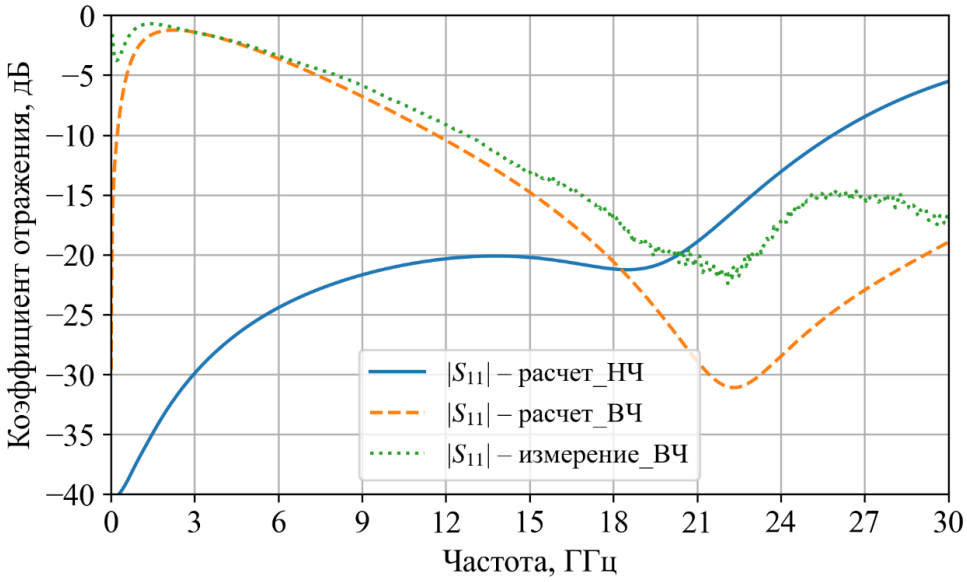


Рисунок 3.12 – Возвратные потери порта 1 ($|S_{11}|$) в режимах работы каналов НЧ (10 МГц – 18 ГГц) и ВЧ (18–26 ГГц)

На рисунке 3.11 сопоставлены расчетные и экспериментальные зависимости вносимых потерь в режимах пропускания. В расчетной модели вносимые потери низкочастотного канала ($|S_{31}|$) не превышают 0,35 дБ в полосе частот от 10 МГц до частоты разделения каналов 18 ГГц. Для высокочастотного канала ($|S_{21}|$) расчетный уровень вносимых потерь в полосе 18–26 ГГц составляет 0,55–0,60 дБ. Экспериментальные данные зондовых измерений ВЧ-канала подтверждают расчет.

Различие по уровню вносимых потерь не превышает 0,3–0,4 дБ. В диапазоне 18–26 ГГц измеренные потери находятся в пределах 0,85–1,05 дБ. Локальное увеличение вносимых потерь до 1,25 дБ на частоте 28,3 ГГц обусловлено режимом холостого хода на ненагруженном НЧ-порте при проведении двухпортовых измерений. При интеграции МИС в ГИС-модуль с согласованием НЧ-порта на 50 Ом данный эффект отсутствует.

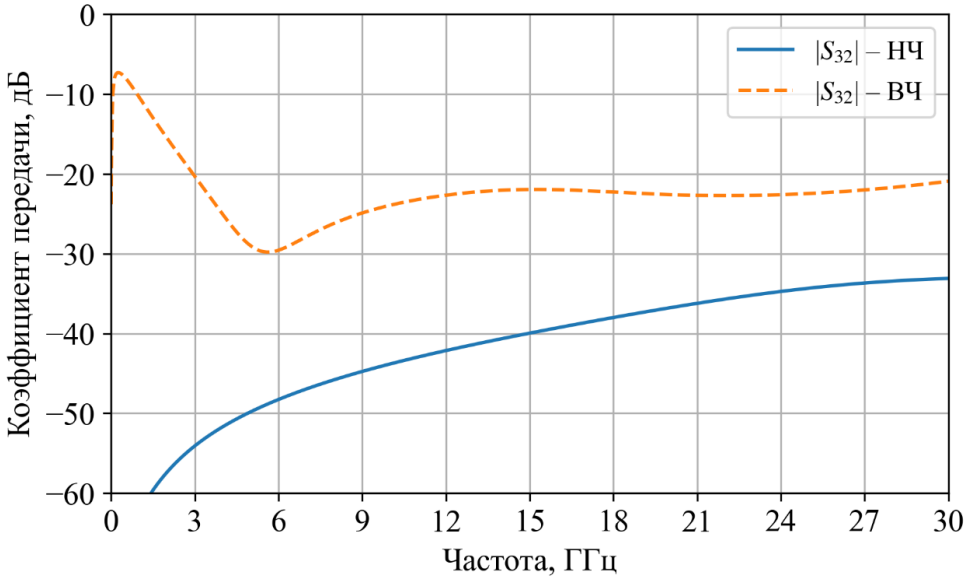


Рисунок 3.13 – Расчетные значения межканальной развязки ($|S_{32}|$) в режимах работы каналов НЧ (10 МГц – 18 ГГц) и ВЧ (18–26 ГГц)

Характеристики согласования общего порта МИС представлены на рисунке 3.12. В режиме пропускания НЧ-канала расчетный уровень возвратных потерь составляет не менее 20 дБ во всей полосе 10 МГц – 18 ГГц. В режиме работы ВЧ-канала расчетные возвратные потери в полосе 18–26 ГГц составляют не менее 20 дБ с минимумом на частоте 22,3 ГГц (значение достигает 31 дБ). Экспериментальная зависимость возвратных потерь ВЧ-канала согласуется с расчетной: в полосе 18–26 ГГц возвратные потери составляют не менее 15 дБ, достигая значения 22 дБ на частоте 22 ГГц.

На рисунке 3.13 приведены расчетные частотные зависимости межканальной развязки ($|S_{32}|$). В режиме пропускания НЧ-канала развязка монотонно увеличивается при понижении частоты. На частоте 18 ГГц она составляет 38 дБ, превышая 45 дБ на частотах ниже 7 ГГц. В режиме работы ВЧ-канала модифицированная топология четвертьволнового шлейфа с пространственно

разнесенными диодами VD_1 и VD_2 обеспечивает межканальную развязку на уровне 22,5–23 дБ в полосе частот 18–26 ГГц.

Для оценки динамического диапазона и нелинейных искажений модернизированной топологии переключателя выполнено моделирование в режиме большого сигнала методом гармонического баланса. Критерием линейности коммутационного тракта выбран уровень входной мощности в точке компрессии коэффициента передачи на 0,1 дБ ($P_{0,1дБ}$), определяющий границу линейного режима работы. Данный показатель регламентирует допустимую мощность для высоколинейных приемо-передающих трактов и является более строгим по сравнению со стандартным критерием компрессии на 1 дБ.

Моделирование проведено для рабочих состояний низкочастотного (10 МГц – 18 ГГц) и высокочастотного (18–26 ГГц) каналов. Для обоснования величины запирающего потенциала низкочастотный тракт дополнительно исследован при вариации напряжения U_2 от 0 до –15 В с шагом 5 В. Режимы цепей управления и токопотребления приведены в таблице 3.1.

Таблица 3.1 – Режимы цепей управления и токопотребления переключателя

Канал (режим)	U_1, В	U_2, В	Сопротивление цепи управления, Ом	Ток через VD_1, VD_2, мА	Ток через VD_3/VD_4, мА	Сумм. ток, мА	Примечание
НЧ (0 В)	+5	0	300	0	0/12	12	Без смещения
НЧ (–5 В)	+5	–5	300	0	0/12	12	Промежуточное смещение
НЧ (–10 В)	+5	–10	300	0	0/12	12	Промежуточное смещение
НЧ (–15 В)	+5	–15	300	0	0/12	12	Оптимальный режим НЧ
ВЧ	–15	0	600	по 10	20/0	40	Оптимальный режим ВЧ

Расчетные частотные зависимости уровня входной мощности при компрессии $P_{0,1дБ}$ для исследованных режимов работы переключателя представлены на рисунке 3.14.

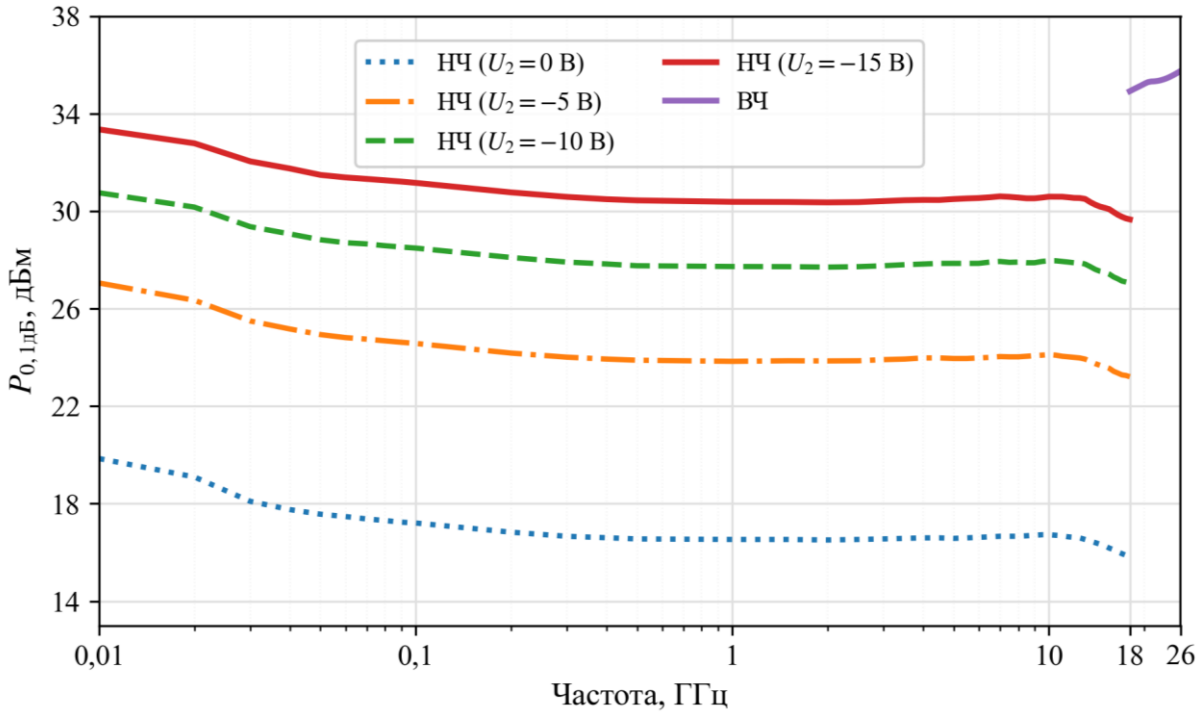


Рисунок 3.14 – Расчетные значения входной мощности в точке компрессии на 0,1 дБ при работе НЧ-канала (10 МГц – 18 ГГц) с вариацией смещения U_2 и ВЧ-канала (18–26 ГГц) в оптимальном режиме

Анализ расчетных зависимостей указывает на определяющее влияние величины запирающего напряжения U_2 на динамический диапазон НЧ-канала. При нулевом потенциале (U_2 = 0 В) шунтирующие диоды удерживаются в закрытом состоянии только собственной контактной разностью потенциалов перехода. Вследствие этого амплитуда мощного СВЧ-сигнала приводит к динамическому отпиранию диодов и паразитному детектированию, что ограничивает порог компрессии $P_{0,1дБ}$ значением порядка 16,5 дБм. Ступенчатое увеличение отрицательного смещения до –5 В, –10 В и оптимального значения –15 В предотвращает влияние переменного СВЧ-напряжения на закрытое состояние диодов. В результате линейный динамический диапазон тракта расширяется на 14 дБ: кривая $P_{0,1дБ}$ сохраняет стабильный уровень 30,4–30,6 дБм в диапазоне 0,5–12 ГГц при минимальном значении 29,7 дБм на частоте 18 ГГц. Напряжение U_2 = –15 В является оптимальным, поскольку дальнейшее увеличение отрицательного смещения ограничено риском лавинного пробоя полупроводниковых структур.

Особенностью низкочастотного канала является поведение характеристики в

области частот ниже 1 ГГц, где наблюдается монотонный рост уровня компрессии. Включение топологической емкости обеспечивает частотно-зависимое перераспределение СВЧ-напряжения: по мере снижения частоты до границы рабочего диапазона 10 МГц и ниже реактивное сопротивление емкости возрастает, снижая долю переменного напряжения, прикладываемого к полупроводниковым структурам. За счет этого порог компрессии $P_{0,1дБ}$ монотонно увеличивается, достигая 33,4 дБм на частоте 10 МГц.

В ВЧ-канале режим цепей управления оптимизирован применением топологического резистора R_2 номиналом 600 Ом. Выбор данного номинала формирует необходимое запирающее напряжение –15 В на шунтирующем диоде VD_4 и одновременно обеспечивает рациональное распределение токов. Так через открытый диод VD_3 протекает ток 20 мА, повышающий порог его компрессии в открытом состоянии, при сохранении прямого тока по 10 мА через диоды VD_1 и VD_2. В результате входная мощность в точке компрессии на 0,1 дБ в рабочей полосе высокочастотного канала монотонно возрастает от 34,9 до 35,7 дБм, обеспечивая требуемый запас линейности переключателя.

Для верификации результатов нелинейного моделирования (рисунок 3.14) и подтверждения эффективности модернизированной топологии цепей смещения проведено экспериментальное исследование переключателя в режиме большого сигнала на двух контрольных частотах НЧ-канала: 7 ГГц (средняя точка диапазона) и 18 ГГц (верхняя граница). Максимальный уровень входной мощности в эксперименте составил 20 дБм (100 мВт), что было ограничено измерительным трактом векторного анализатора цепей. Данный уровень мощности в полной мере соответствует эксплуатационным требованиям к разрабатываемому переключателю, для которого обеспечение работы без компрессии при мощности до 20 дБм является ключевым показателем, в частности, в коммутационных трактах генераторов сигналов.

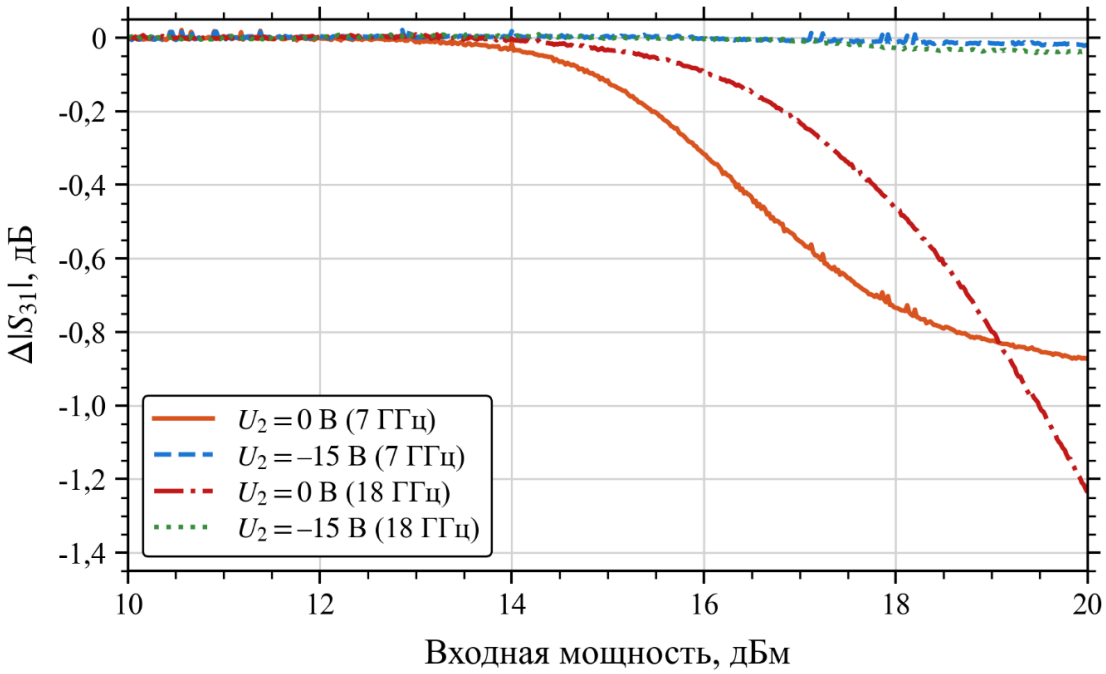


Рисунок 3.15 – Экспериментальные зависимости отклонения коэффициента передачи НЧ-канала от входной мощности на частотах 7 ГГц и 18 ГГц

Сопоставление экспериментальных кривых (рисунок 3.15) с результатами расчета методом гармонического баланса в САПР (рисунок 3.14) демонстрирует высокую степень сходимости. В режиме нулевого смещения (U_2 = 0 В) в эксперименте зафиксирован спад коэффициента передачи, вызванный динамическим отпиранием диодов СВЧ-сигналом: экспериментальная точка компрессии $P_{0,1дБ}$ на частоте 7 ГГц составила 14,8 дБм, а на частоте 18 ГГц – 15,9 дБм. Полученные значения подтверждают расчетные данные (16,6 дБм и 16 дБм соответственно, рисунок 3.14) и доказывают корректность описания механизма паразитного детектирования в нелинейной модели полупроводниковой структуры.

В оптимальном режиме запирания (U_2 = –15 В) экспериментальная характеристика сохраняет строгую линейность во всем исследованном диапазоне вплоть до требуемого уровня 20 дБм, при котором деградация коэффициента передачи не превышает погрешности измерений (менее 0,05 дБ). Отсутствие компрессии при мощности 20 дБм подтверждает устранение паразитного детектирования и выполнение требований к линейности переключателя. С учетом строгого совпадения экспериментальных данных с результатами моделирования

подтверждается расчетный вывод о нахождении реального порога $P_{0,1дБ}$ выше 20 дБм (на уровне 29–30 дБм, рисунок 3.14), что верифицирует адекватность рассмотренной нелинейной модели.

3.1.5 Синтез, моделирование и экспериментальное исследование МИС диплексерных переключателей до 67 ГГц

На основе модифицированной схемы двухканального диплексерного переключателя (рисунок 3.8), которая разрабатывалась как универсальное схемотехническое решение, синтезирована схема трехканального диплексерного переключателя (рисунок 3.16), обеспечивающего коммутацию сигналов в расширенном диапазоне частот 0–50 ГГц. Согласно подразделу 3.1, частота разделения каналов выбрана равной 26 ГГц: НЧ работает в полосе 0–26 ГГц, а два высокочастотных тракта (ВЧ1 и ВЧ2) – в полосе 26–50 ГГц.

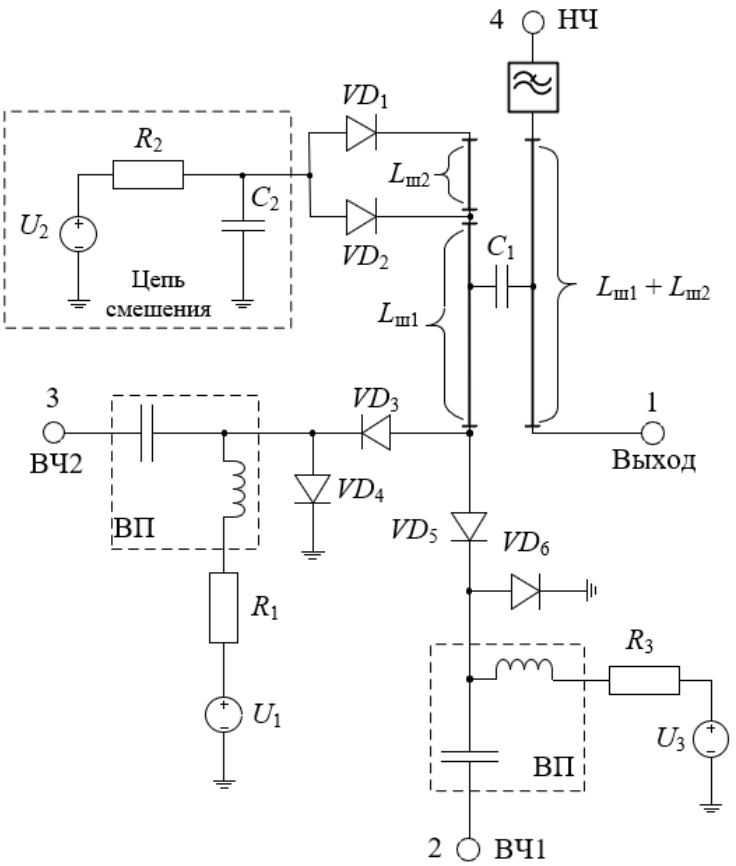


Рисунок 3.16 – Принципиальная схема трехканального диплексерного переключателя

Для совместного изготовления кристаллов на единой пластине габаритные размеры трехканального переключателя сохранены равными двухканальной МИС

(1,9 × 1,3 мм). Диаметр базы диодов составил 20 мкм. Введение дополнительного высокочастотного тракта при неизменной площади кристалла сократило место под элементы фильтра нижних частот, ввиду этого ширина проводников шунтирующих шлейфов была уменьшена до $W_ш$ = 10 мкм для обеспечения требуемой погонной индуктивности. Модель разработанной топологии трехканального диплексерного переключателя приведена на рисунке 3.17 [99].

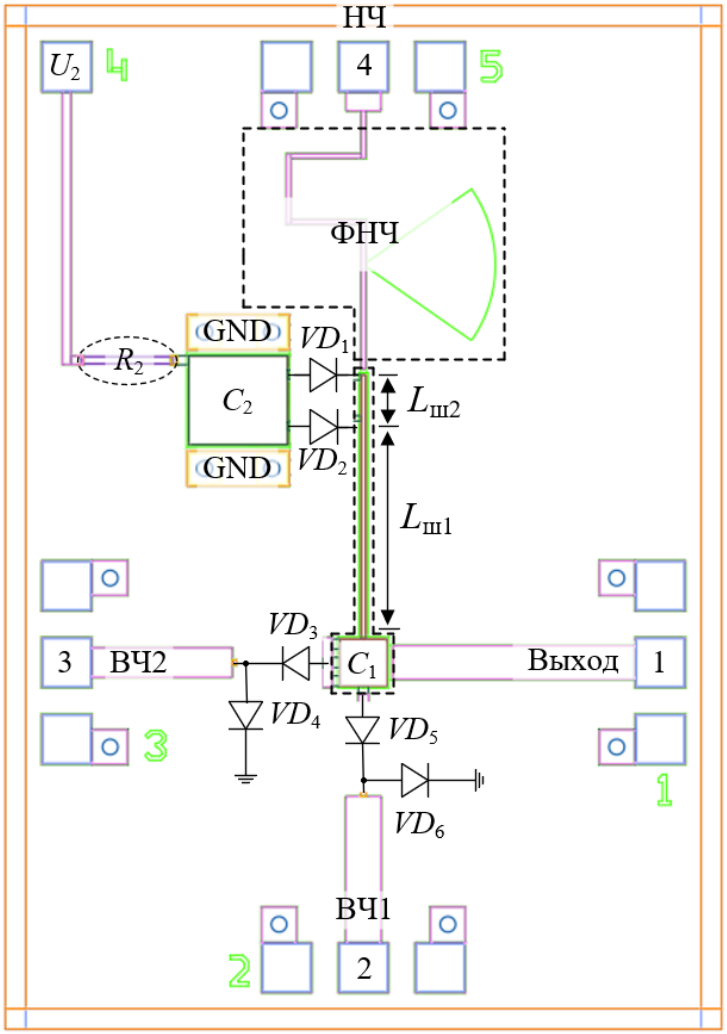


Рисунок 3.17 – Модель топологии трехканального диплексерного переключателя диапазона 0–50 ГГц

Для высокочастотных каналов центральная расчетная частота составляет f_0 = 38 ГГц. При выбранной ширине проводника $W_ш$ = 10 мкм аналитическая оценка четвертьволновой длины по формуле (3.3) дает значение около 720 мкм. В результате электродинамической оптимизации топологии физическая длина проводника $L_{ш1}$ составила 430 мкм, а длина шлейфа $L_{ш2}$ – те же 100 мкм. Более существенное сокращение длины проводника $L_{ш1}$ относительно аналитической

оценки (40,3 % против 15,3 % для переключателя диапазона 0–26 ГГц) обусловлено тем, что при неизменных геометрических размерах элементов заземления с ростом частоты увеличивается реактивное сопротивление их паразитной индуктивности и, как следствие, вносимый ими фазовый набег.

На рисунках 3.18–3.20 представлены расчетные частотные зависимости параметров трехканального переключателя в сравнении с результатами измерений трактов ВЧ1 и ВЧ2. Измерение характеристик низкочастотного канала по аналогичным причинам не проводилось.

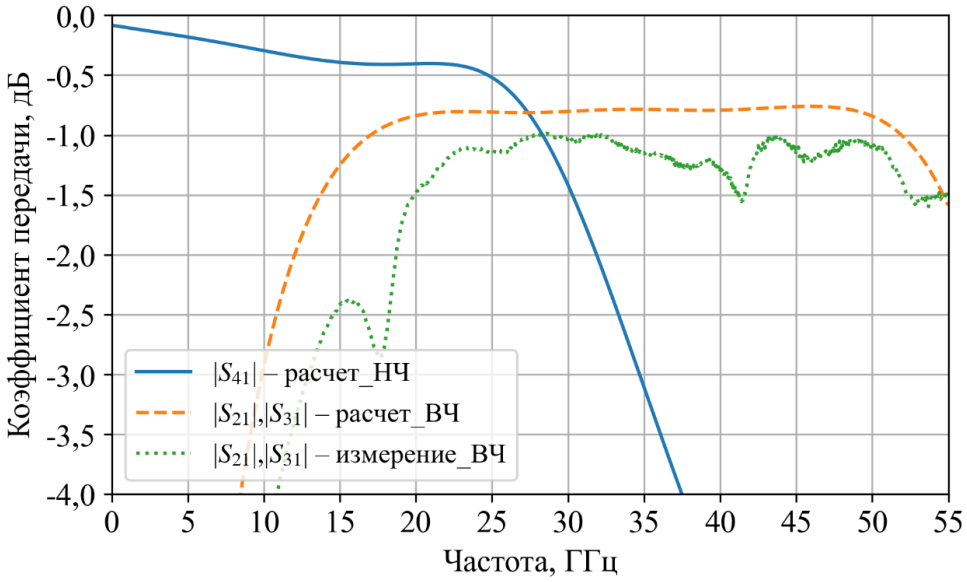


Рисунок 3.18 – Вносимые потери в режимах работы каналов НЧ ($|S_{41}|$, 10 МГц – 26 ГГц) и ВЧ ($|S_{21}|$, $|S_{31}|$, 26–50 ГГц)

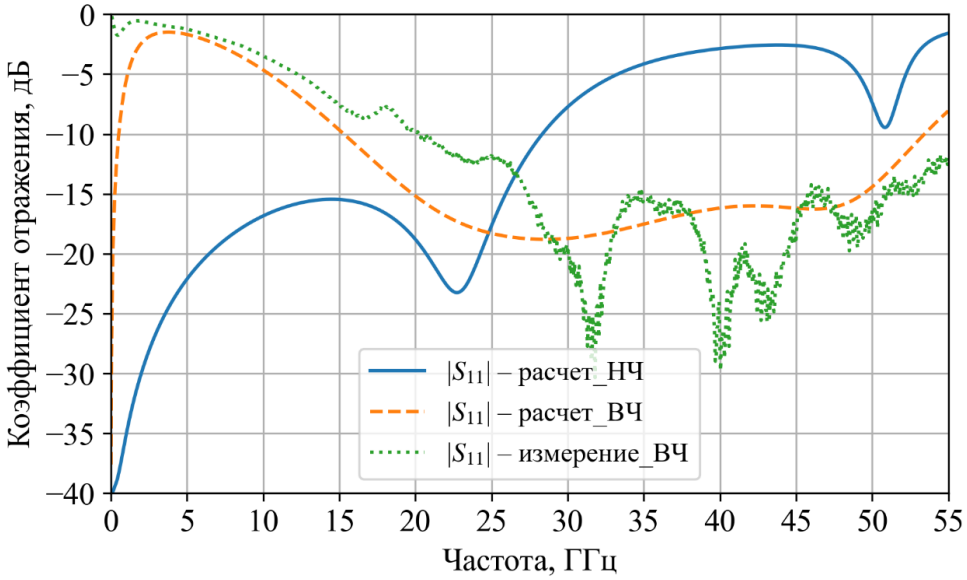


Рисунок 3.19 – Возвратные потери порта 1 ($|S_{11}|$) в режимах работы каналов НЧ (10 МГц – 26 ГГц) и ВЧ (26–50 ГГц)

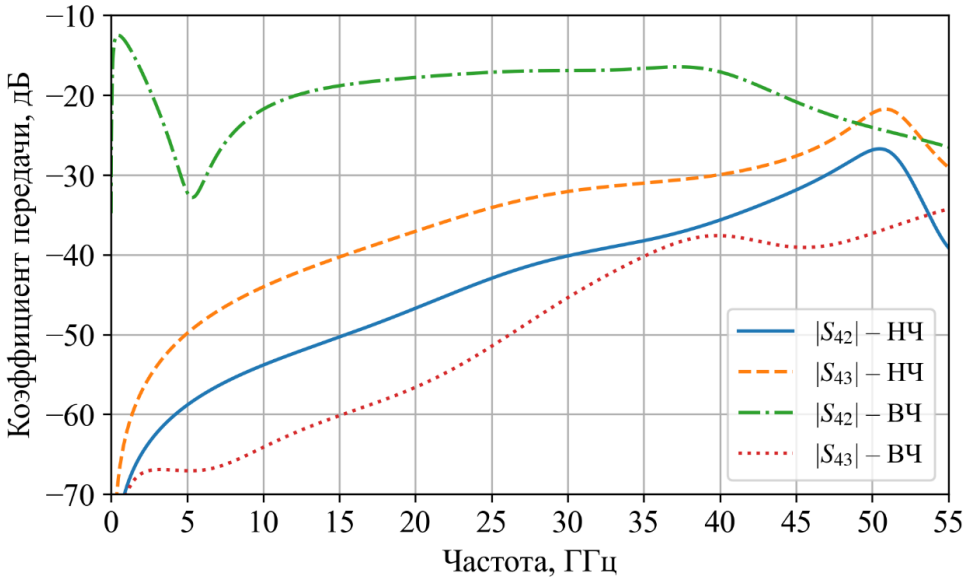


Рисунок 3.20 – Расчетные значения межканальной развязки ($|S_{32}|$, $|S_{43}|$, $|S_{42}|$) в режимах работы каналов НЧ (10 МГц – 26 ГГц) и ВЧ (26–50 ГГц)

Как видно из рисунка 3.18, расчетные вносимые потери НЧ-канала в рабочей полосе 0–26 ГГц не превышают 0,6 дБ с резким спадом за частотой разделения. В высокочастотной полосе 26–50 ГГц расчетные потери трактов ВЧ1 и ВЧ2 составляют около 0,8 дБ при высокой равномерности характеристики. Измеренные потери высокочастотных каналов находятся в пределах 1,0–1,5 дБ (в среднем 1,1–1,2 дБ), что демонстрирует хорошее соответствие расчетной модели реальному поведению кристалла с учетом технологического разброса параметров и неучтенных потерь измерительных СВЧ-зондов. Локальные резонансные отклонения экспериментальной кривой вблизи частот 18 и 42 ГГц, как и в ранее рассмотренной схеме, обусловлены влиянием ненагруженного низкочастотного порта 4.

Характеристики согласования по входу (рисунок 3.19) подтверждают качественную настройку всех трактов переключателя. В полосе НЧ-канала расчетные возвратные потери превышают 15 дБ. Для высокочастотных каналов расчетное согласование в полосе 26–50 ГГц составляет лучше 16 дБ (с уменьшением до 14 дБ на частоте 50 ГГц), а экспериментально полученный уровень превышает 14 дБ во всем рабочем диапазоне.

Результаты моделирования межканальной развязки (рисунок 3.20) показывают, что при работе в низкочастотном диапазоне развязка

высокочастотных трактов превышает 30–40 дБ. При переключении в высокочастотный режим обеспечивается развязка закрытых портов на уровне лучше 17–25 дБ во всем диапазоне частот до 50 ГГц.

Далее представлена разработанная модель двухканального диплексерного переключателя диапазона частот до 67 ГГц (рисунок 3.21). В связи с расширением верхней границы рабочего диапазона диаметр базы PIN-диодов обоснованно выбран равным 18 мкм для минимизации паразитной емкости структуры. Схемотехническое решение аналогично базовой архитектуре, рассмотренной в п. 3.1.3 (рисунок 3.8). Для высокочастотного канала (42–67 ГГц) расчетная центральная частота составляет f_0 = 54,5 ГГц. При выбранной ширине микрополоскового шлейфа $W_ш$ = 18 мкм аналитическая оценка четвертьволновой длины по формуле (3.3) дает значение около 490 мкм. В результате электродинамической оптимизации физическая длина проводника $L_{ш1}$ составила 320 мкм. Длина шлейфа $L_{ш2}$ составила также 100 мкм. Сокращение длины $L_{ш1}$ на 34,7 % относительно теоретического расчета аналогично предыдущим схемам вызвано дополнительным фазовым набегом в элементах СВЧ-заземления. Топологические габариты кристалла готовой модели составили 1,6 × 1,1 мм.

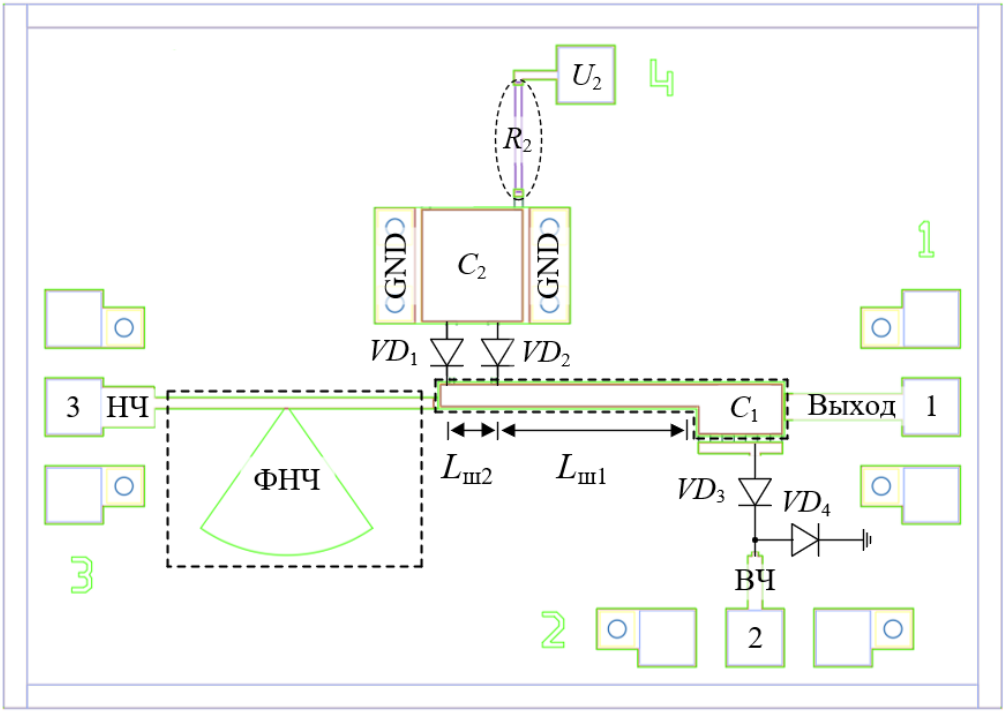


Рисунок 3.21 – Модель топологии двухканального диплексерного переключателя диапазона 0–67 ГГц

На рисунках 3.22–3.24 представлены расчетные частотные зависимости параметров переключателя в сравнении с результатами измерений. В отличие от предыдущих решений, для данного кристалла удалось провести двухпортовые измерения характеристик как высокочастотного, так и низкочастотного каналов. Это стало возможным благодаря топологическому размещению контактной площадки U_2, исключающему пространственное пересечение измерительных и DC-зондов на пластине.

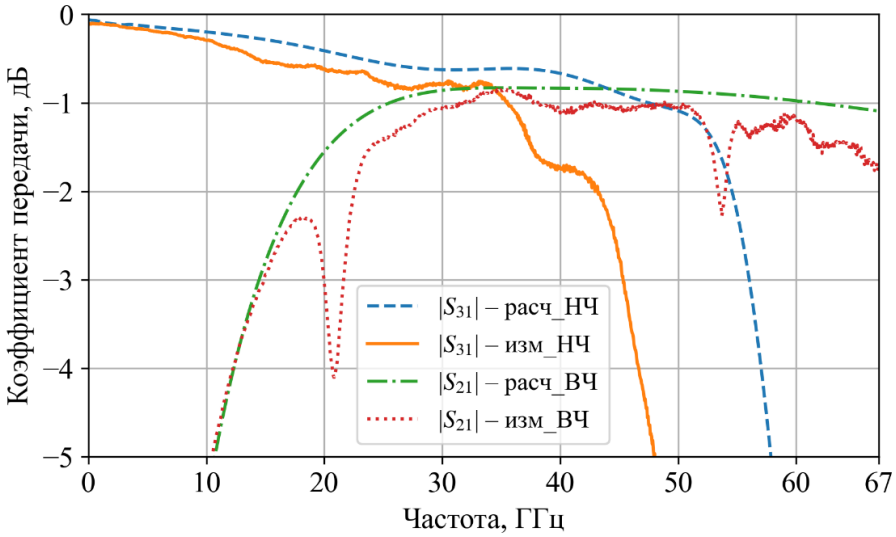


Рисунок 3.22 – Вносимые потери в режимах работы каналов НЧ ($|S_{31}|$, 10 МГц – 42 ГГц) и ВЧ ($|S_{21}|$, 42–67 ГГц)

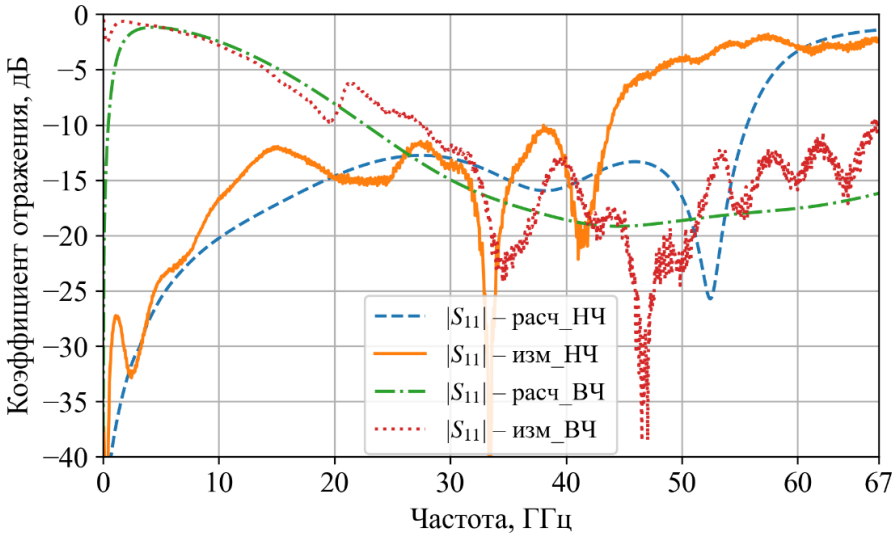


Рисунок 3.23 – Возвратные потери порта 1 ($|S_{11}|$) в режимах работы каналов НЧ (10 МГц – 42 ГГц) и ВЧ (42–67 ГГц)

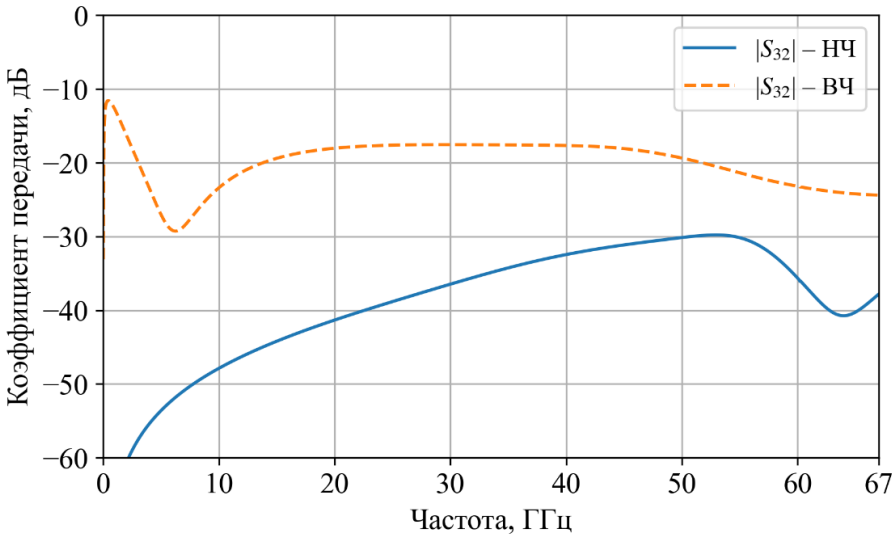


Рисунок 3.24 – Расчетные значения межканальной развязки ($|S_{32}|$) в режимах работы каналов НЧ (10 МГц – 42 ГГц) и ВЧ (42–67 ГГц)

Из рисунка 3.22 видно, что расчетные вносимые потери НЧ-канала в полосе пропускания не превышают 0,7 дБ, а ВЧ-канала в диапазоне 42–67 ГГц составляют 0,8–1,1 дБ. Экспериментальные вносимые потери НЧ-канала в диапазоне до 35 ГГц монотонно изменяются от 0,1 до 0,85 дБ, оставаясь на уровне менее 1,0 дБ. Для высокочастотного канала в полосе 42–52 ГГц измеренные потери составляют 1,0–1,2 дБ, а в диапазоне 55–65 ГГц находятся в пределах 1,2–1,6 дБ, достигая 1,8 дБ на частоте 67 ГГц. Полученные экспериментальные данные в целом подтверждают работоспособность схемы, однако демонстрируют локальные отклонения от расчетной модели. Смещение границы пропускания НЧ-канала в область 35 ГГц, а также возникновение резонансных провалов передачи в ВЧ-канале (вблизи частоты 21 ГГц с увеличением потерь до 4,1 дБ и на частоте 53 ГГц до 2,3 дБ) обусловлены спецификой проведения измерений. При двухпортовых измерениях трехпортовой структуры неиспользуемый выходной тракт остается ненагруженным (без 50-омного измерительного зонда). В миллиметровом диапазоне длин волн открытая контактная площадка неиспользуемого порта ведет себя как паразитная емкость, вызывая полное отражение сигнала и формирование стоячих волн, что приводит к появлению локальных резонансов на частотных характеристиках исследуемого тракта.

Характеристики согласования по входу (рисунок 3.23) показывают, что

расчетные возвратные потери в рабочих полосах частот превышают 12–15 дБ. Экспериментальные зависимости подтверждают согласование трактов: для НЧ-канала в полосе до 42 ГГц уровень возвратных потерь превышает 10–15 дБ, а для ВЧ-канала в диапазоне 40–67 ГГц измеренные значения составляют от 11 до 20 дБ. Присутствующие минимумы экспериментальных кривых также вызваны влиянием ненагруженного выходного порта.

Расчетная межканальная развязка (рисунок 3.24) при работе в низкочастотном диапазоне превышает 30 дБ. При переключении в высокочастотный режим развязка закрытого низкочастотного тракта составляет более 17 дБ во всем рабочем диапазоне частот вплоть до 67 ГГц.

3.1.6 Обобщение результатов разработки линейки МИС диплексерных переключателей

Разработанная линейка МИС диплексерных переключателей на основе модернизированной схемы (рисунок 3.8) охватывает три частотные конфигурации, требуемые трактами формирователей сигналов (подраздел 3.1): двухканальные устройства с частотами разделения 18 и 42 ГГц и трехканальное устройство с разделением на 26 ГГц. Для повышения наглядности сводные параметры шлейфов разработанных МИС, включая центральные частоты ВЧ-каналов, приведены в таблице 3.2.

Таблица 3.2 – Сводные параметры шлейфов разработанных МИС

Параметр	МИС1	МИС2	МИС3
Частотный диапазон, ГГц	0–26	0–50	0–67
Частота разделения $f_{разд}$, ГГц	18	26	42
Центральная частота ВЧ-канала f_0, ГГц	22	38	54,5
Расчетная длина $L_{ш1}$, мкм	1240	720	490
Оптимизированная длина $L_{ш1}$, мкм	1050	430	320
Ширина шлейфа W, мкм	32	10	18
Сокращение длины, %	15,3	40,3	34,7

Сопоставление результатов позволяет сформулировать обобщенный принцип построения данного класса устройств. Основной четвертьволновый шлейф ($L_{ш1}$) в предложенной архитектуре выполняет одновременно несколько функций: он является выходной индуктивностью фильтра нижних частот при

работе НЧ-канала, верхней обкладкой разделительного конденсатора, а также трансформатором сопротивления. Формирование режима холостого хода в узле разделения при помощи этого шлейфа одновременно решает две задачи: минимизирует вносимые потери рабочего ВЧ-канала и обеспечивает базовую межканальную развязку, предотвращая утечку ВЧ-сигнала в НЧ-тракт.

Именно комплексным характером нагрузки объясняется наблюдаемое сокращение реализованной физической длины проводника по сравнению с ее аналитической оценкой по формуле (3.3). Данное отличие обусловлено тем, что суммарная электрическая длина резонансной цепи формируется не только планарным шлейфом, но и элементами СВЧ-заземления: прохождением через PIN-диоды, структурой шунтирующего конденсатора цепи смещения и сквозным металлизированным отверстием к экранному заземлению обратной стороны подложки. Относительная величина сокращения длины составила 15,3 % для МИС1, 40,3 % – для МИС2 и 34,7 % – для МИС3 (таблица 3.2). Отсутствие монотонной зависимости от частоты доказывает, что сопоставимое влияние на фазовый набег также оказывают волновое сопротивление шлейфа, задаваемое требованиями к индуктивности ФНЧ, и комплексная топология цепи заземления.

Отдельно следует отметить роль дополнительного соединительного отрезка $L_{ш2}$, образующего второй контур отражения мощности. В рамках разработанной линейки его физическая длина была унифицирована и составила 100 мкм. Выбор данного значения обусловлен технологическими нормами проектирования, задающими минимально допустимый шаг между меза-структурами диодов. Данный отрезок пространственно разделяет точки шунтирования, формируя распределенную двухзвенную структуру. Это обеспечивает необходимое повышение межканальной развязки, сохраняя при этом общую компактность кристалла и не внося паразитной реактивности в тракт НЧ-канала.

Практическим следствием выявленных закономерностей является уточненная методика проектирования: аналитическая оценка по формуле (3.3) задает верхнюю границу физической длины основного шлейфа $L_{ш1}$, после чего его окончательная геометрия определяется электродинамической оптимизацией. В

качестве начального приближения для проектирования последующих устройств данного класса на частоты вплоть до 67 ГГц могут использоваться выявленные значения сокращения длины шлейфа в диапазоне 15–40 %.

Достигнутые характеристики подтверждают масштабируемость предложенной архитектуры. Для всех конфигураций в представленной линейке МИС (от 26 до 67 ГГц) измеренные вносимые потери низкочастотных и высокочастотных каналов не превышают 1,8 дБ, а расчетный уровень межканальной развязки составляет более 17 дБ. Экспериментально подтверждена высокая линейность коммутационных трактов: при подаче оптимального запирающего смещения (–15 В) переключатели сохраняют линейный режим работы без компрессии при входной мощности более 20 дБм (расчетный уровень $P_{0,1дБ}$ превышает 29–30 дБм), что полностью удовлетворяет эксплуатационным требованиям к трактам генераторов сигналов. При этом показано, что переход от двухканальной конфигурации к трехканальной успешно реализуется масштабированием и дублированием готового высокочастотного канала без изменения базового принципа построения (рисунки 3.8 и 3.16).

3.2 Разработка диплексерного переключателя для приемных блоков КИА

3.2.1 Разработка и моделирование схемы

Исходя из поставленной цели в начале 3 раздела и проведенного анализа уровня техники (п. 1.3.3), была разработана структурная схема диплексерного переключателя (рисунок 3.25). Устройство конструктивно разделено на НЧ-канал (от постоянного тока до 4 ГГц), формируемый фильтром нижних частот (ФНЧ), и ВЧ-канал (от 4 до 50 ГГц), определяемый фильтром верхних частот (ФВЧ). При этом оба тракта коммутируются на общий порт, который может являться выходным для формирователей сигнала или входным для приемных блоков КИА. Главным отличием данной схемы диплексерного переключателя является широкополосный диапазон частот ВЧ-канала, который может включать в себя несколько октав.

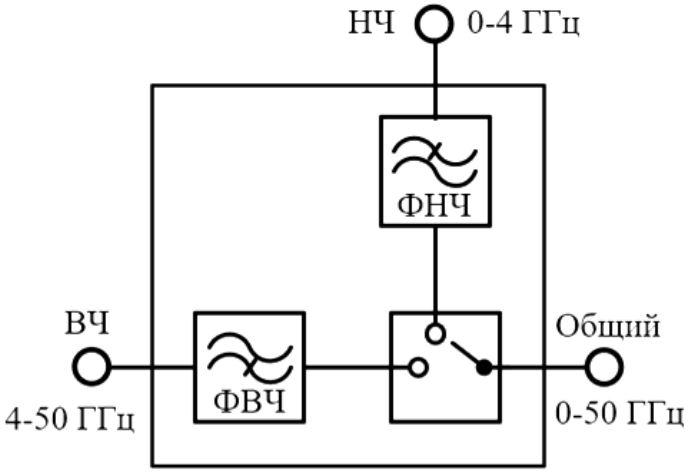


Рисунок 3.25 – Структурная схема диплексерного переключателя

В качестве отправной точки для оценки потенциально достижимых параметров частотной селекции рассматривается базовая схема пассивного диплексера на идеальных *LC*-компонентах (рисунок 3.26). Далее на ее основе анализируется схема базового диплексерного переключателя (рисунок 3.27), реализующая сосредоточенную *LC*-концепцию [53] (рисунок 1.12), но адаптированная под транзисторные коммутационные элементы. В качестве коммутационных элементов предложено использование ПТШ. Поскольку полевые транзисторы управляются напряжением и не требуют протекания постоянных токов смещения в СВЧ-тракте, исключается необходимость использования разделительных конденсаторов, что обеспечивает функционирование низкочастотного канала вплоть до постоянного тока. В свою очередь, отказ от распределенных резонансных элементов (в частности, узкополосных $\lambda/4$ шлейфов) в пользу сосредоточенной структуры обеспечивает высокую гибкость проектирования и позволяет масштабировать схему под различные рабочие диапазоны и частоты среза. При этом предельные характеристики устройства ограничиваются преимущественно возможностями выбранного технологического процесса.

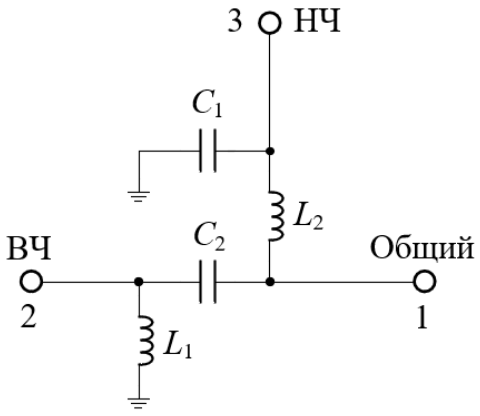


Рисунок 3.26 – Схема базового пассивного диплексера

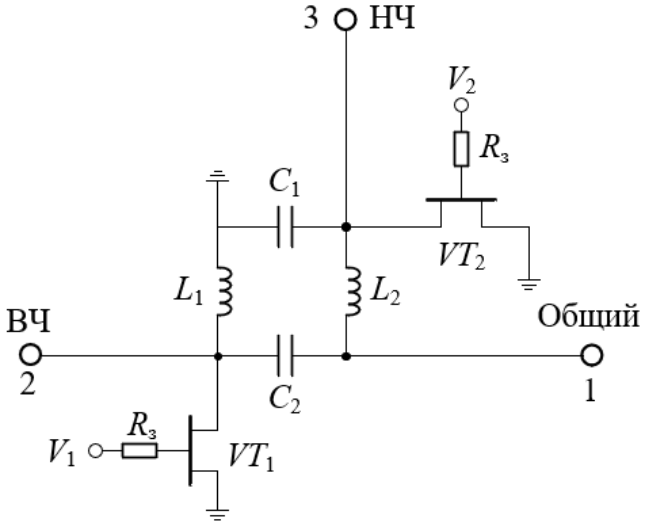


Рисунок 3.27 – Схема предлагаемого диплексерного переключателя

НЧ-канал (рисунок 3.26) состоит из шунтирующего конденсатора C_1 на землю и катушки индуктивности L_2, установленной последовательно. ВЧ-канал содержит элементы C_2 и L_1 с последовательным и параллельным включением соответственно. На рисунке 3.27 параллельно каналам ВЧ и НЧ включены ПТШ VT_1 и VT_2, которые управляются напряжением V_1 и V_2 соответственно через токоограничивающие резисторы затвора $R_з$. Управление схемой выполняется подачей постоянного напряжения 0 В (открытое состояние) и –5 В (закрытое состояние) на контакты V_1 и V_2 соответственно для работы НЧ-канала. При установке уровней –5 и 0 В на те же контакты осуществляется работа ВЧ-канала.

Далее был произведен анализ схем в САПР. В качестве технологии моделей транзисторов была использована библиотека компонентов pHEMT с длиной затвора 0,1 мкм. *LC*-цепи были построены на идеальных компонентах. Обе схемы были настроены на частоту среза, равную 4 ГГц, с помощью встроенных

алгоритмов оптимизации САПР. В целях оптимизации задавался компромисс между параметрами вносимых, возвратных потерь и развязки. Для диплексера (рисунок 3.26) емкости конденсаторов C_1 и C_2 составили 1,4 и 0,7 пФ соответственно, а индуктивности катушек L_1 и L_2 – 1,1 и 2,3 нГн. Для диплексерного переключателя (рисунок 3.27) емкости C_1 и C_2 составили по 0,8 пФ, индуктивности L_1 и L_2 – 1,3 и 2 нГн соответственно. Количество пальцев затворов $n_з$ для транзисторов VT_1 и VT_2 составило 4 и 6, а их ширина $W_з$ – 25 и 50 мкм соответственно.

На рисунках 3.28–3.30 представлены результаты моделирования, где сравниваются S-параметры схем диплексера (сплошные линии) и диплексерного переключателя (прерывистые линии) в режиме работы НЧ- и ВЧ-каналов.

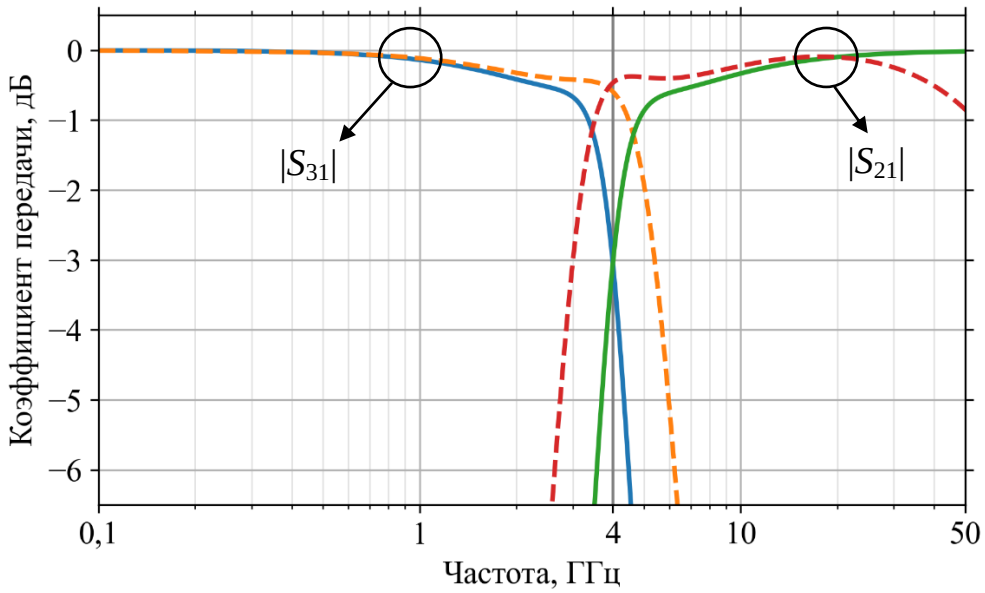


Рисунок 3.28 – Расчетный график вносимых потерь

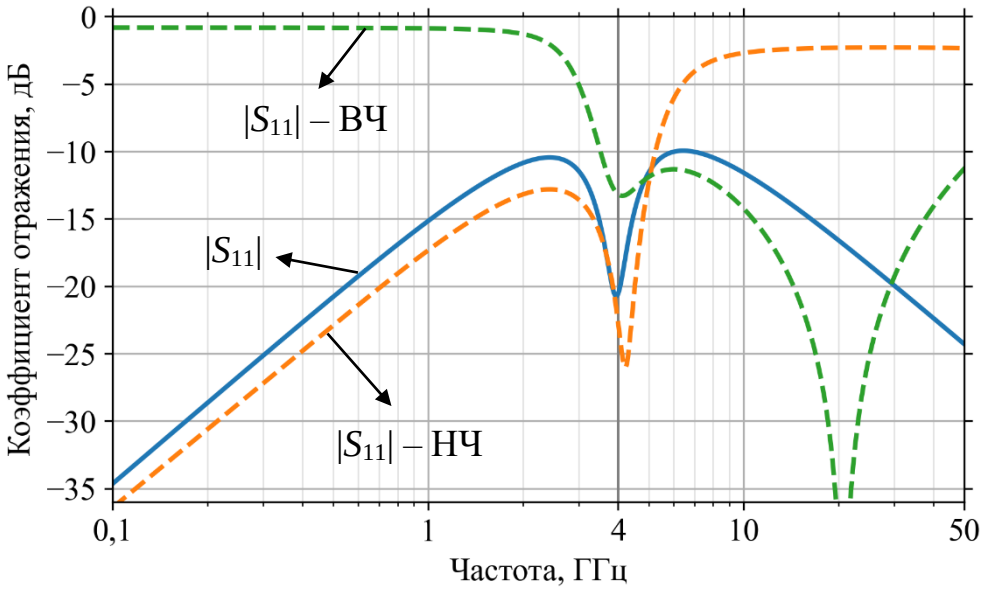


Рисунок 3.29 – Расчетный график возвратных потерь

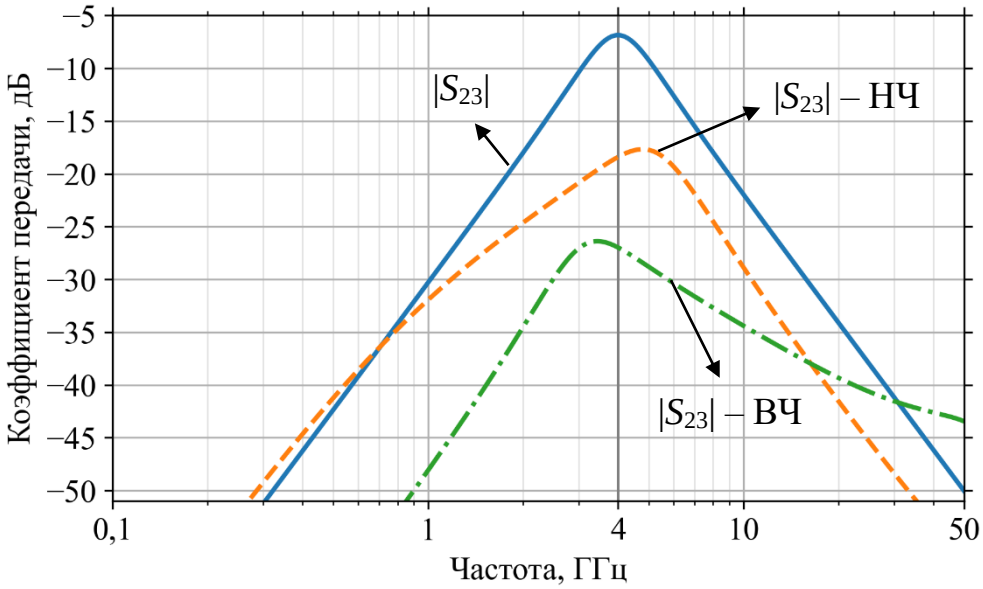


Рисунок 3.30 – Расчетные график межканальной развязки

Добавление транзисторов VT_1 и VT_2 в схему диплексера позволило уменьшить вносимые потери на частоте среза 4 ГГц с 3 до 0,6 дБ (рисунок 3.28), повысить возвратные потери на 1 дБ (рисунок 3.29) и увеличить межканальную развязку с 7 до 18 дБ (рисунок 3.30). При этом наблюдаемый рост вносимых потерь в высокочастотном канале (20–50 ГГц) обусловлен паразитными параметрами реальной модели транзисторов. Полученные результаты моделирования подтверждают работоспособность ВЧ-канала в сверхширокой полосе пропускания, составляющей порядка 4 октав (в диапазоне от 4 до 50 ГГц).

3.2.2 Электродинамическое моделирование и экспериментальное исследование МИС

При переходе от предложенной схемы (рисунок 3.27) к проектированию на основе компонентов из библиотеки элементов выбранного техпроцесса (PDK) было зафиксировано ухудшение межканальной развязки $|S_{23}|$. Данный эффект вызван паразитными реактивностями СВЧ-топологии: емкостью запертых транзисторов и паразитными параметрами пассивных *LC*-компонентов. Для компенсации этих эффектов схема была модифицирована (рисунок 3.31) путем повышения порядка фильтров и введения дополнительных коммутационных элементов.

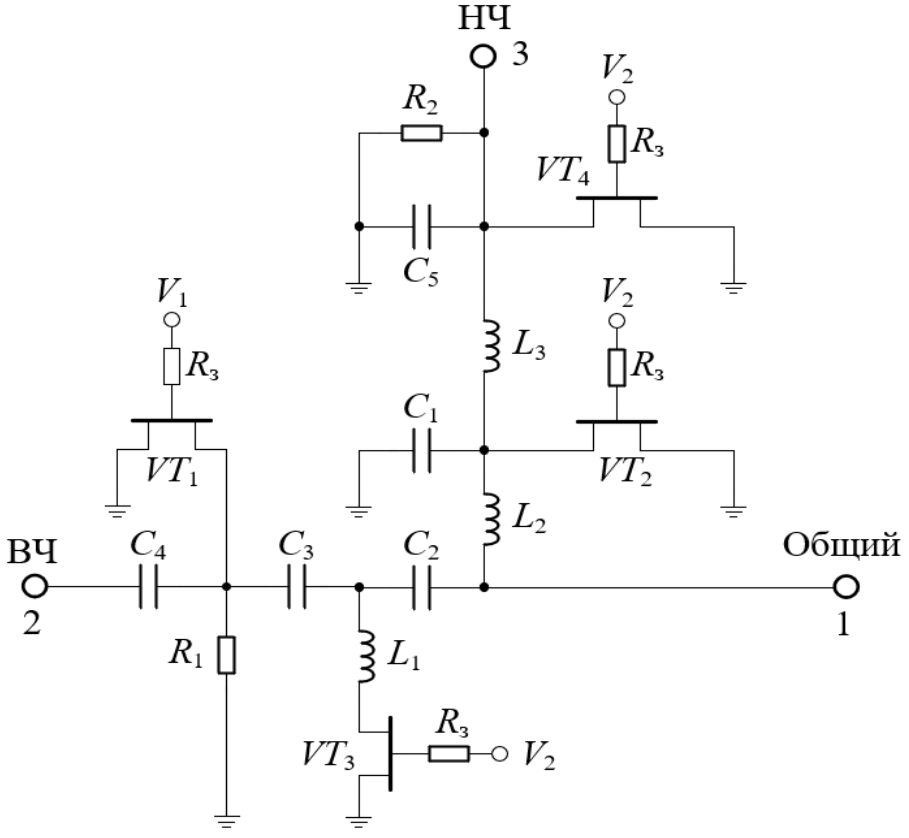


Рисунок 3.31 – Модифицированная схема диплексерного переключателя

В частности, для повышения развязки в НЧ-канале сформировано дополнительное звено из последовательной индуктивности L_3 и шунтирующей цепи C_5 и VT_4. Аналогично в ВЧ-канал добавлены последовательные конденсаторы C_3, C_4 и транзистор VT_3, коммутирующий катушку L_1 на землю. В режиме работы НЧ-канала запирание транзистора VT_3 изолирует ВЧ-фильтр от заземления, что

снижает потери и улучшает развязку в области разделения каналов. Кроме того, для привязки изолированных участков СВЧ-тракта к нулевому потенциалу по постоянному току в схему включены резисторы R_1 и R_2 (5–8 кОм), соединенные с заземлением. Они обеспечивают сток накопленного заряда, предотвращая смещение рабочей точки транзисторов в сторону управляющего напряжения (−5 В) и деградацию уровня подавления гармоник, не оказывая при этом влияния на высокочастотный сигнал. Окончательные номиналы элементов определялись методом параметрической оптимизации в САПР, где в качестве целевых функций выступали минимизация потерь и обеспечение развязки не менее 20 дБ.

На этапе проектирования топологии критической задачей являлось обеспечение полосы ВЧ-канала до 50 ГГц при относительно низкой частоте среза 4 ГГц. Использование стандартных моделей планарных индуктивностей L_1 и L_2 из библиотеки элементов ограничивало эту полосу: увеличение числа витков для достижения требуемого номинала неизбежно приводило к росту паразитной межвитковой емкости. Для решения данной проблемы была применена топологическая оптимизация геометрии катушек. За счет целенаправленного увеличения расстояния между витками удалось существенно ослабить паразитную емкостную связь, что позволило сместить частоту собственного резонанса индуктивностей за пределы рабочего диапазона (выше 50 ГГц).

На рисунке 3.32 представлена разработанная топология МИС диплексерного переключателя [100]. Размеры готового кристалла составили 1,26×1,14 мм. Топологические размеры транзисторов VT_1–VT_4 (в формате $n_з \times W_з$) составили 4×25, 6×75, 6×150 и 2×80 мкм соответственно. На рисунке 3.33–3.35 представлено сравнение полученных *S*-параметров в результате электродинамического моделирования в САПР (расчет) с измеренными значениями изготовленных опытных образцов МИС. Измерения проводились на зондовой станции MPI. В качестве измерителя использовался векторный анализатор цепей CEYEAR 3674L. Перед проведением измерений применялась стандартная процедура калибровки SOLT по сечению коаксиальных трактов до измерительных зондов. Для получения истинных характеристик кристалла измеренные значения вносимых потерь были

уточнены путем математического вычитания собственных потерь зондов. Частотный диапазон моделирования и измерений составил 10 МГц – 55 ГГц с шагом 10 МГц. Режим управления: НЧ-канал $V_1 = 0$ В, $V_2 = -5$ В; ВЧ-канал $V_1 = -5$ В, $V_2 = 0$ В.

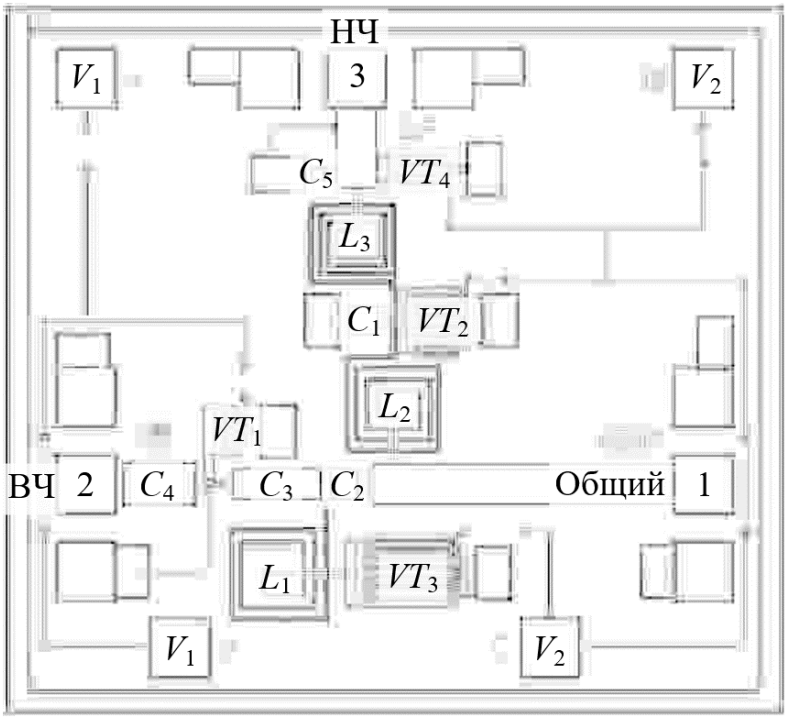


Рисунок 3.32 – Разработанная модель топологии диплексерного переключателя диапазона частот 0–50 ГГц

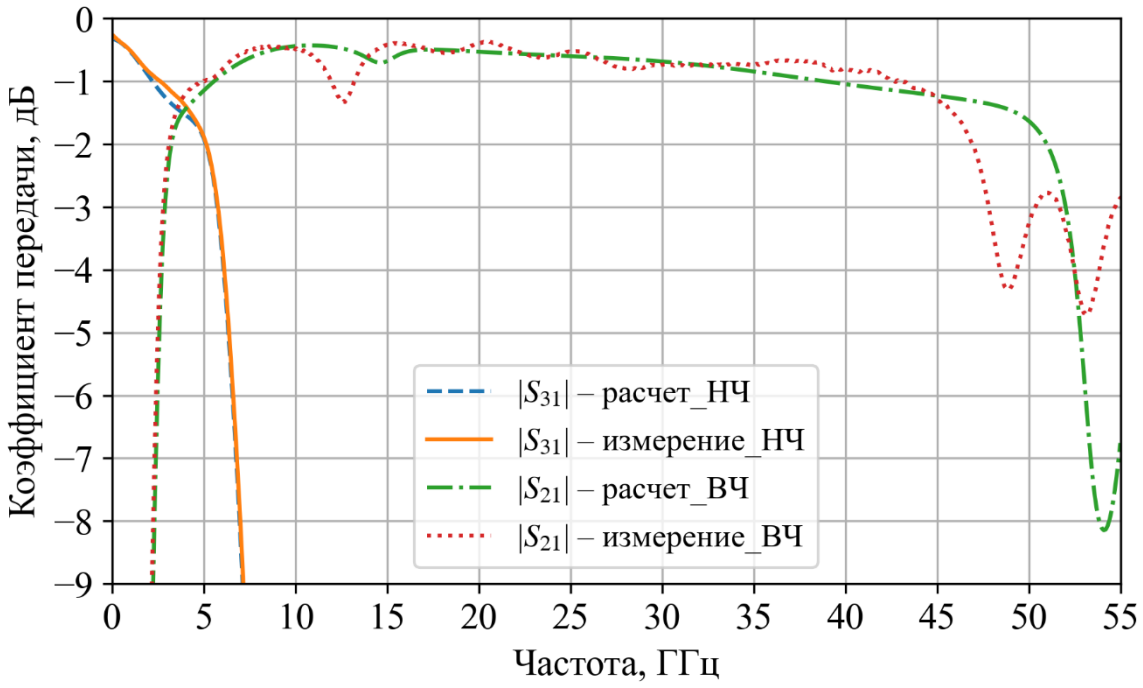


Рисунок 3.33 – Вносимые потери в режимах работы каналов НЧ ($|S_{31}|$, 10 МГц – 4 ГГц) и ВЧ ($|S_{21}|$, 4–50 ГГц)

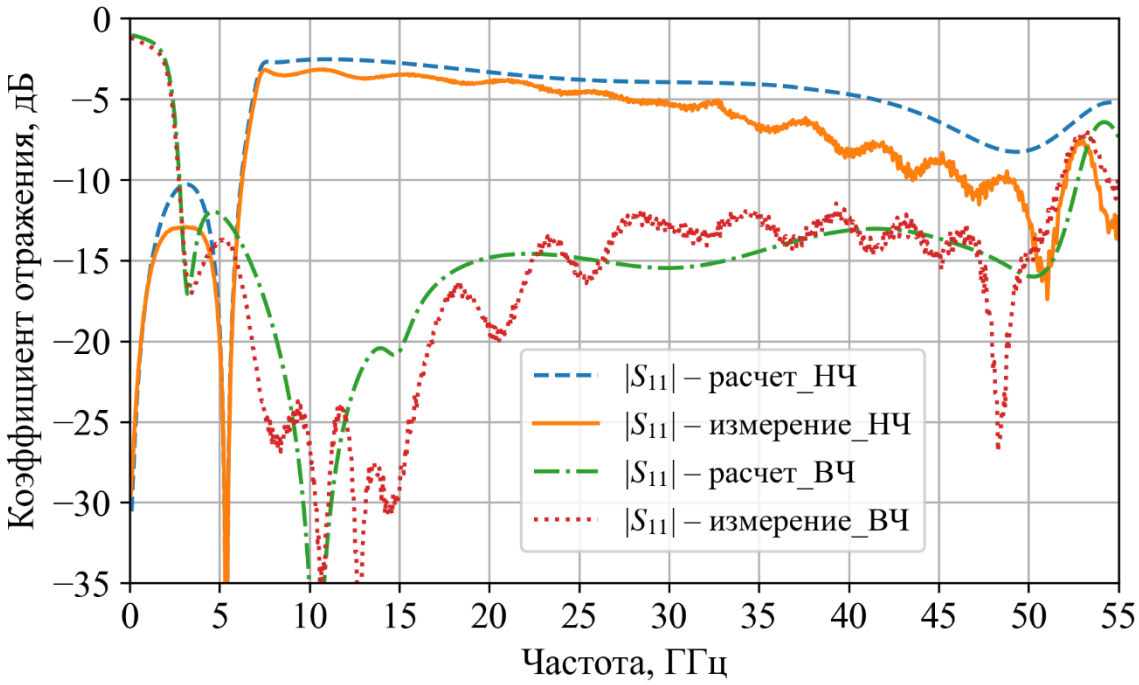


Рисунок 3.34 – Возвратные потери порта 1 ($|S_{11}|$) в режимах работы каналов НЧ (10 МГц – 4 ГГц) и ВЧ (4–50 ГГц)

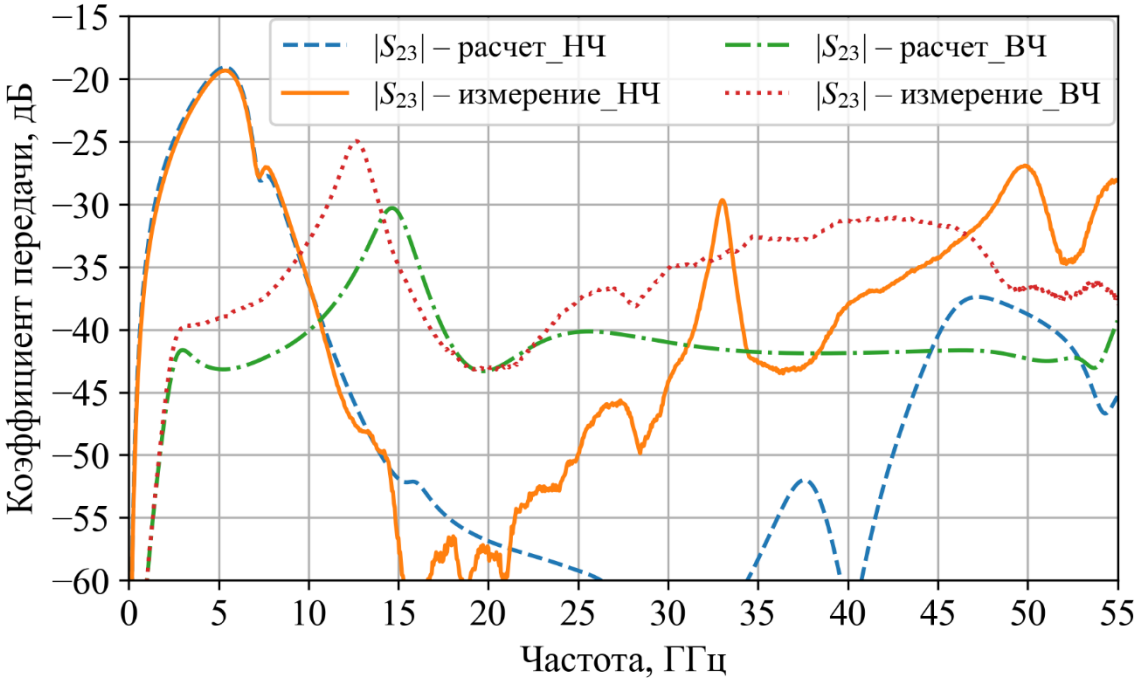


Рисунок 3.35 – Межканальная развязка ($|S_{32}|$) в режимах работы каналов НЧ (10 МГц – 4 ГГц) и ВЧ (4–50 ГГц)

На основании полученных характеристик можно сделать следующие выводы:

Вносимые потери (рисунок 3.33) по результатам моделирования и измерений

в НЧ-канале практически полностью совпадают и максимальное измеренное значение составило 1,4 дБ. В ВЧ-канале наблюдается локальный резонанс на частоте 12,5 ГГц с амплитудой потерь 1,3 дБ. Как отмечалось ранее, при моделировании паразитный резонанс в высокочастотной части диапазона был смещен за границу 50 ГГц (на 54 ГГц), однако в измеренной характеристике он сместился к отметке 49 ГГц, где потери составили 4,3 дБ. Данное расхождение объясняется ограниченной точностью моделей компонентов на высоких частотах из-за множественных паразитных связей в реальной топологии.

В диапазоне частот 0–10 ГГц наблюдается улучшение измеренных возвратных потерь (рисунок 3.34) до уровня не менее 12 дБ. На более высоких частотах (вплоть до 50 ГГц) имеются небольшие расхождения с данными моделирования за исключением описанного выше резонанса на 49 ГГц.

Измеренная межканальная развязка (рисунок 3.35) хорошо согласуется с расчетной моделью при активном НЧ-канале в диапазоне 0–14 ГГц. На более высоких частотах наблюдаются существенные расхождения (как и для развязки ВЧ-канала), что также обусловлено влиянием паразитных электромагнитных связей, не в полной мере учтенных в исходной модели.

В конечном итоге для обоих каналов в диапазоне 0–50 ГГц экспериментально подтверждены следующие характеристики: межканальная развязка составила более 21 дБ, вносимые потери – менее 4,3 дБ (и менее 1,4 дБ в полосе до 45,5 ГГц), а возвратные потери – более 12 дБ.

Поскольку в предложенной схеме применялись активные элементы, на этапе моделирования дополнительно оценивались нелинейные параметры: подавление второй и третьей гармоник относительно несущей при входной мощности –10 дБм (рисунок 3.36) и уровень входной мощности при компрессии на 0,1 дБ ($P_{0,1дБ}$) (рисунок 3.37). Тестовый сигнал подавался на общий порт, а параметры фиксировались на выходных портах НЧ и ВЧ согласно их рабочим диапазонам. Режим управления: НЧ-канал $V_1 = 0$ В, $V_2 = -5$ В; ВЧ-канал $V_1 = -5$ В, $V_2 = 0$ В.

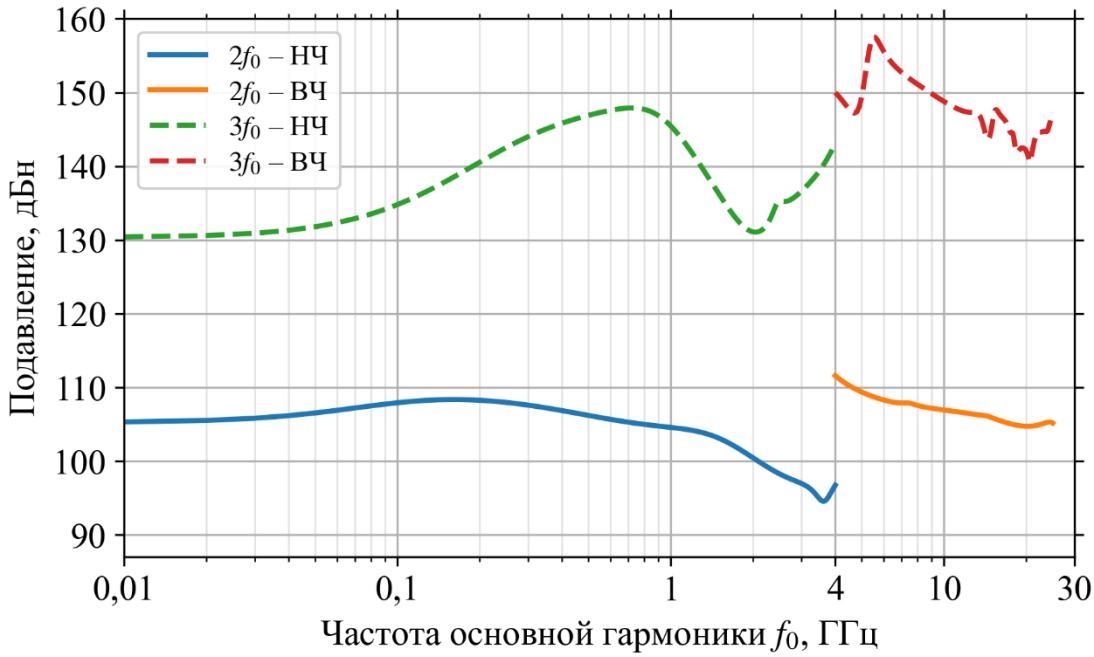


Рисунок 3.36 – Расчетный график подавления гармоник

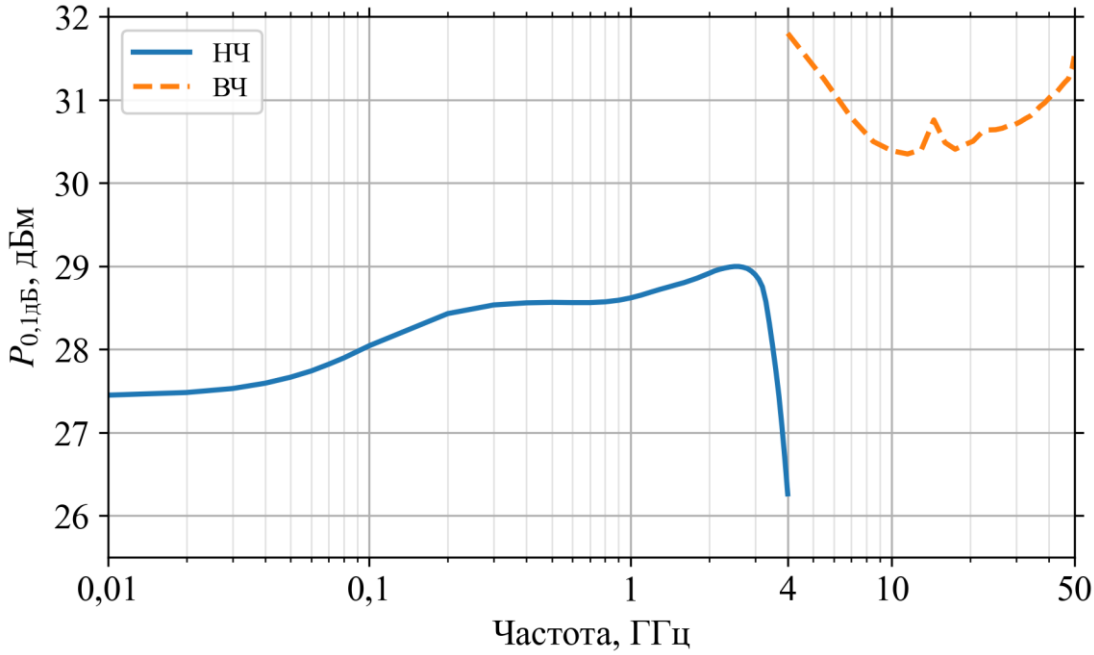


Рисунок 3.37 – Расчетный уровень входной мощности при сжатии на 0,1 дБ

Как видно из представленных графиков, во всей рабочей полосе подавление второй и третьей гармоник относительно несущей превысило 94 дБн и 130 дБн соответственно, а входная мощность при компрессии на 0,1 дБ ($P_{0,1дБ}$) составила более 26,3 дБм (≈400 мВт). Высокие показатели линейности обусловлены схемотехнической структурой диплексерного переключателя, исключающей последовательное включение коммутационных элементов в СВЧ-тракты.

3.3 Экспериментальное исследование диплексерного переключателя в составе приемного блока анализатора спектра

Как было показано в обзорной части (подраздел 1.1), для приемных трактов анализаторов спектра обеспечение предельно высокого уровня линейности является определяющим фактором. Нелинейность коммутатора во входной цепи напрямую ограничивает динамический диапазон прибора. В трактах предварительной селекции наибольшую опасность представляет вторая гармоника $2f_0$, создающая ложные отклики при спектральном анализе. Третья гармоника $3f_0$ не анализировалась: согласно расчетам (рисунок 3.36), подавление превышает 130 дБн, что при входной мощности тестового сигнала –10 дБм находится ниже порога собственных шумов измерительного тракта. Таким образом, главной задачей стало измерение уровня второй гармоники, генерируемой непосредственно самим диплексерным переключателем. Для этого изготовленный кристалл МИС, подробно рассмотренный в подразделе 3.2, был установлен в СВЧ-модуль приемной части АС. Структурная схема измерительного стенда представлена на рисунке 3.38 [102].

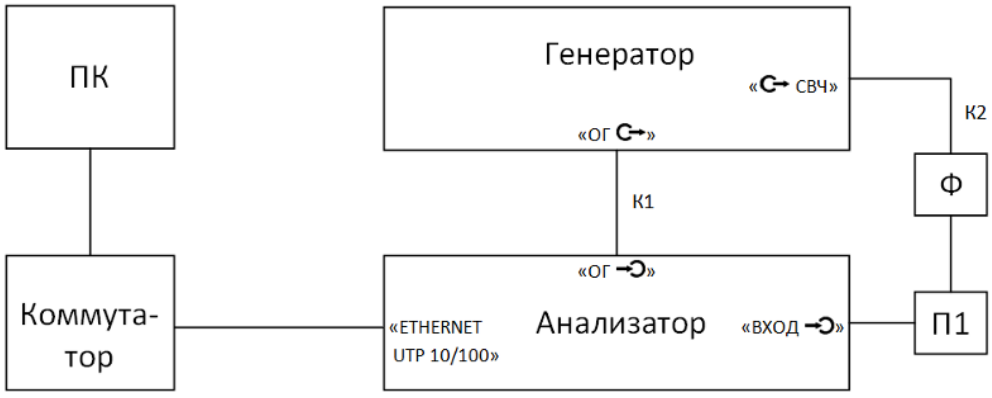


Рисунок 3.38 – Структурная схема измерительного стенда для исследования уровня второй гармоники диплексерного переключателя в составе приемного блока АС [102]

Измерительный комплекс включает управляющий персональный компьютер (ПК), генератор сигналов СВЧ (Keysight E8257D), исследуемый блок, установленный в анализатор спектра (Микран СК4М), набор внешних полосовых фильтров (Ф) и соединительные кабели. Опорные тракты генератора и анализатора

спектра были синхронизированы единым сигналом частотой 10 МГц.

Для фильтрации паразитных гармоник генератора в тракт последовательно включался внешний полосовой фильтр. Это гарантировало, что регистрируемые паразитные составляющие принадлежат исключительно исследуемому блоку. Испытательный сигнал мощностью –10 дБм подавался на входной разъем блока АС. Измерение абсолютного уровня второй гармоники $2f_0$ диплексерного переключателя выполнялось внутренним измерительным трактом самого анализатора. Итоговое значение подавления (в дБн) рассчитывалось как разность между уровнем входного сигнала (–10 дБм) и измеренным уровнем гармоники. Измерения проводились в частотных точках, регламентированных официальной методикой поверки прибора (диапазон частот от 2 до 18 ГГц) [102]. Согласно требованиям методики поверки, анализатор спектра должен обеспечивать подавление второй гармоники не менее 90 дБн. Режим управления диплексерным переключателем задавался также, как на этапе моделирования: НЧ-канал $V_1 = 0$ В, $V_2 = -5$ В; ВЧ-канал $V_1 = -5$ В, $V_2 = 0$ В (подраздел 3.2).

Экспериментальные зависимости подавления второй гармоники диплексерного переключателя в сравнении с расчетными кривыми нелинейной модели приведены на рисунке 3.39.

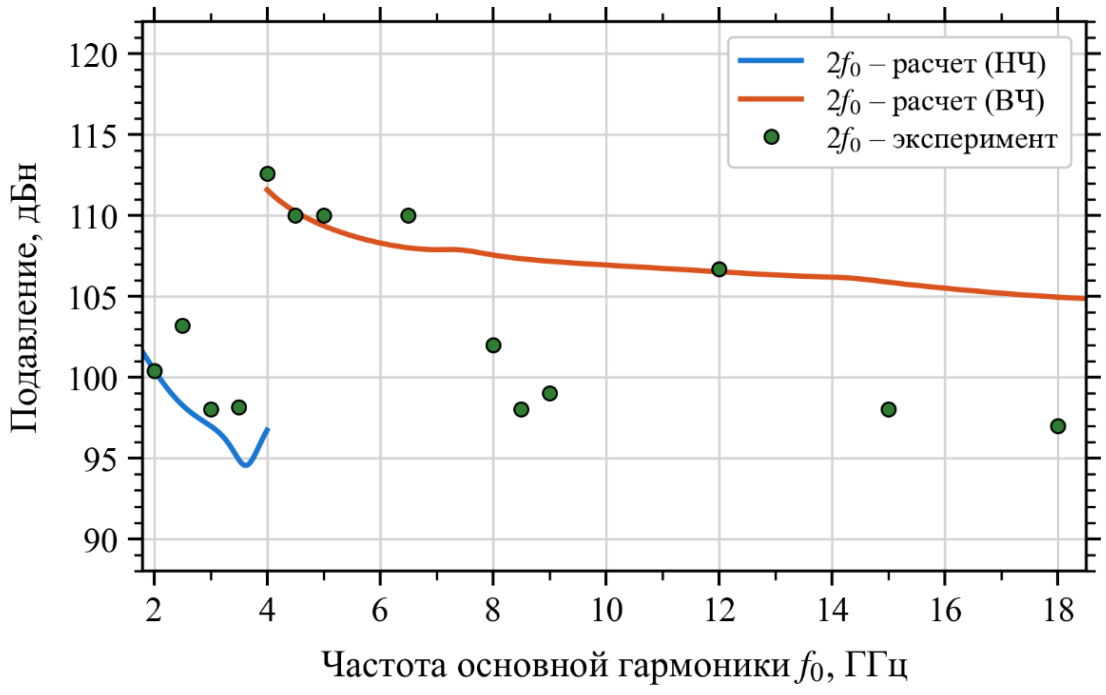


Рисунок 3.39 – Сопоставление расчетных и экспериментальных характеристик подавления второй гармоники НЧ- и ВЧ-каналов диплексерного переключателя

Экспериментальные данные демонстрируют хорошую сходимость с расчетными. В низкочастотном канале (2–3,5 ГГц) измеренное подавление составило от 98 до 103,2 дБн при расчетных значениях от 94 до 102 дБн. На частоте 4 ГГц зафиксирован скачкообразный рост подавления до 112,5 дБн (согласно расчету – около 111,5 дБн), что обусловлено переключением трактов диплексера на высокочастотный канал. В диапазоне 4–18 ГГц экспериментально полученные значения подавления составили от 97 до 112,5 дБн при расчетных величинах от 105 до 111,5 дБн. Во всех контрольных точках переключатель с запасом удовлетворил требованиям методики поверки [102] (подавление не менее 90 дБн).

3.4 Выводы по разделу

В третьем разделе проведены синтез, моделирование и экспериментальное исследование МИС диплексерных переключателей для применения в блоках формирования СВЧ-сигналов и приемных блоках КИА. По результатам выполненных исследований можно сделать следующие выводы:

1. Сформулированы технические требования к коммутационным устройствам и разработана универсальная базовая архитектура диплексерного переключателя на основе PIN-диодов для блоков формирования СВЧ-сигналов. На ее основе определена методика аналитического расчета четвертьволновых микрополосковых шлейфов с учетом дополнительного фазового набега, вносимого элементами СВЧ-заземления.

2. Анализ малосигнальных параметров показал высокую эффективность базовой схемы диплексерного переключателя на PIN-диодах, однако исследование нелинейных характеристик выявило ограничение уровня линейности в НЧ-канале. Для решения данной проблемы была разработана модификация схемы за счет введения цепи независимого смещения шунтирующих PIN-диодов и интеграции двухзвенной распределенной структуры шлейфа. Это позволило увеличить межканальную развязку и повысить уровень линейности более 20 дБм (расчетный потенциал модели составил более 29 дБм).

3. На основе модифицированной топологии разработан и экспериментально исследован набор МИС на базе PIN-диодов: двухканальные диплексерные переключатели диапазонов частот 0–26 ГГц и 0–67 ГГц, а также трехканальный переключатель диапазона 0–50 ГГц. Результаты измерений изготовленных кристаллов подтвердили масштабируемость предложенной схемы. Для всей линейки МИС измеренные вносимые потери каналов не превышают 1,8 дБ, а расчетный уровень межканальной развязки составляет более 17 дБ.

4. Предложена сосредоточенная структура диплексерного переключателя на полевых транзисторах, обеспечивающая снятие ограничений на октавную полосу пропускания высокочастотного канала. Моделирование базового варианта схемы показало, что её практическое применение ограничено влиянием паразитных реактивностей СВЧ-топологии. Для решения этой проблемы разработана модифицированная схема, в которой компенсация паразитных параметров достигнута за счет повышения порядка *LC*-фильтров, а избирательное отключение индуктивности в высокочастотном тракте позволило заблокировать утечку сигнала и повысить межканальную развязку.

5. На основе предложенного решения спроектирована и изготовлена МИС по технологии GaAs pHEMT. Экспериментально подтверждена работоспособность устройства в сверхширокой полосе частот 0–50 ГГц: межканальная развязка составила более 21 дБ, возвратные потери – не менее 12 дБ. Вносимые потери не превышают 1,4 дБ в диапазоне до 45,5 ГГц и 4,3 дБ на границе 50 ГГц.

6. Исследованы нелинейные параметры разработанного диплексерного переключателя. По результатам моделирования подавление второй и третьей гармоник при входной мощности –10 дБм превысило 94 дБн и 130 дБн соответственно, а входная мощность $P_{0,1\text{дБ}}$ составила более 26 дБм. Экспериментальные исследования МИС в составе приемного СВЧ-блока АС СК4М подтвердили хорошую сходимость с расчетными характеристиками: измеренное подавление второй гармоники в диапазоне частот 2–18 ГГц составило от 97 до 112,5 дБн, что с запасом удовлетворяет требованиям методики поверки прибора (не менее 90 дБн) и подтверждает применимость МИС в прецизионной КИА.

ЗАКЛЮЧЕНИЕ

В диссертационной работе решена актуальная научно-техническая задача, имеющая существенное значение для развития отечественной радиоэлектронной промышленности – разработка и оптимизация схемотехнических и топологических решений для создания сверхширокополосных коммутационных МИС, обеспечивающих повышение предельных характеристик КИА нового поколения.

На основании результатов проведенных исследований сформулированы следующие основные выводы:

1. Разработана МИС SPDT-переключателя поглощающего типа для диапазона частот от 10 МГц до 26,5 ГГц. Использование архитектуры на основе транзисторов с различной периферией затвора позволило снизить вносимые потери до уровня менее 2 дБ при достаточном уровне межканальной развязки более 27 дБ, сформировав схемотехнический базис для перехода к распределенным сверхширокополосным структурам с расширением рабочей полосы вплоть до миллиметрового диапазона длин волн.

2. Сформирована поэтапная методика и разработаны топологические решения для проектирования сверхширокополосных SPDT-переключателей миллиметрового диапазона длин волн на базе технологии GaAs pHEMT. За счет выбора транзисторов с минимизированной периферией для снижения паразитной емкости закрытого канала и применения распределенной архитектуры расширена верхняя граница рабочих частот. Предложен и верифицирован механизм топологической компенсации паразитных реактивностей, основанный на комплексной минимизации паразитной индуктивности сигнальных линий и цепей заземления, что позволило устранить рассогласование СВЧ-тракта в диапазоне 50–67 ГГц.

3. Экспериментально подтверждена эффективность предложенных решений на изготовленных опытных образцах МИС отражающего и поглощающего типов. Для разработанных устройств в диапазоне частот до 67 ГГц достигнут уровень межканальной развязки более 32 дБ при вносимых потерях менее 3,4 дБ, что

превосходит показатели зарубежных GaAs-аналогов. Впервые для коммерческих решений на базе GaAs реализован режим согласования закрытого порта в полосе до 50 ГГц. Проведенные измерения подтвердили высокие мощностные характеристики устройств: экспериментальный уровень входной мощности компрессии при сжатии на 1 дБ в основной рабочей полосе частот составляет 21–23,5 дБм.

4. Исследована и модернизирована схемотехника диплексерных переключателей на базе PIN-диодов. Предложенный принцип с интеграцией двухзвенной структуры четвертьволнового шлейфа в единую структуру топологического конденсатора, а также введение цепи запирающего смещения диодов позволил реализовать масштабируемую линейку МИС. Разработанные устройства обеспечивают коммутацию сигналов в сверхширокой полосе частот для блоков формирования СВЧ-сигналов КИА от постоянного тока до 26, 50 и 67 ГГц соответственно с экспериментально подтвержденным уровнем линейности более 20 дБм при расчетном потенциале модели свыше 29 дБм.

5. Предложена сосредоточенная структура диплексерного переключателя на полевых транзисторах, позволившая снять ограничения на октавную полосу пропускания высокочастотного канала. На ее основе спроектирована и изготовлена МИС, обеспечивающая эффективное мультиплексирование в диапазонах 0–4 ГГц и 4–50 ГГц для приемных блоков КИА. Испытания в составе СВЧ-модуля анализатора спектра экспериментально подтвердили высокую линейность разработанного устройства с подавлением второй гармоники более 97 дБн при входной мощности –10 дБм в диапазоне частот основного тона 2–18 ГГц.

6. Практическая значимость предложенных в диссертации схемотехнических и топологических решений подтверждается их успешным внедрением в реальные образцы коммерческой аппаратуры (Приложение А), а их мировая новизна защищена соответствующими патентами Российской Федерации и свидетельствами о государственной регистрации топологий интегральных микросхем (Приложение Б).

Рекомендации

1. Предложенную методику (подраздел 2.2) схемотехнического и топологического проектирования трактов переключателей, основанную на использовании заземления через группу переходных отверстий и компенсации индуктивности сигнальных линий за счет емкости копланарного зазора, рекомендуется применять при проектировании и электродинамическом моделировании сверхширокополосных СВЧ-коммутаторов на частотах свыше 40 ГГц. Использование данной методики обеспечивает комплексную минимизацию паразитных реактивностей схемы, что позволяет существенно улучшить предельные характеристики МИС (снизить вносимые потери и увеличить межканальную развязку) при освоении миллиметрового диапазона длин волн.

2. При проектировании диплексерных переключателей на базе PIN-диодов с четвертьволновыми шлейфами (подраздел 3.1) в диапазоне частот вплоть до 67 ГГц необходимо учитывать выявленную при топологическом моделировании закономерность: требуемая физическая длина шлейфа оказывается меньше его теоретической расчетной длины на 15–40 % из-за дополнительного фазового набега элементов заземляющей цепи. Данные структуры целесообразно применять для коммутации сигналов в октавных полосах частот ВЧ-канала при разработке блоков формирования СВЧ-сигналов контрольно-измерительной аппаратуры.

3. Предложенную структуру диплексерного переключателя (подраздел. 3.2) на основе коммутационных полевых транзисторов и сосредоточенных *LC*-фильтров рекомендуется использовать для реализации многооктавного высокочастотного канала. Отказ от узкополосных распределенных шлейфов позволяет снять ограничения на ширину полосы пропускания, в связи с чем данное топологическое решение оптимально для применения в сверхширокополосных приемных трактах измерительной аппаратуры, включая современные анализаторы спектра и векторные анализаторы цепей.

Перспективы дальнейшей разработки темы

1. Совершенствование предложенной методики для минимизации влияния паразитных реактивностей схемы на частотах свыше 50 ГГц с целью реализации МИС переключателей с поглощающим режимом работы до 67 ГГц. В более отдаленной перспективе целесообразно применение разработанных принципов синтеза коммутационных цепей для освоения W-диапазона (до 110 ГГц).

2. Адаптация предложенных диплексерных коммутационных архитектур для технологии SOI с целью интеграции СВЧ-трактов и цифровых цепей управления на едином кристалле. Кроме того, для задач кратного увеличения коммутируемой мощности в диапазоне частот до 30 ГГц целесообразна адаптация схем под технологию GaN.

3. Дальнейшее развитие предложенных базовых SPDT-структур для разработки многоканальных коммутаторов (SP4T, SP8T) с целью создания многопортовых комплексов калибровки на основе многопозиционных МИС переключателей. Исследования в этой области потребуют развития методик минимизации паразитной электромагнитной связи между плотно расположенными каналами.

4. Модернизация топологии диплексерного переключателя на основе полевых транзисторов для повышения верхней граничной частоты канала. Достижение данной цели потребует минимизации паразитных параметров топологических катушек индуктивности, в частности, за счет внедрения цепей коррекции.

Благодарности

Автор выражает благодарность научному руководителю Шаранговичу Сергею Николаевичу за общее руководство диссертационной работой, коллективам департамента информационно-измерительных систем и научно-производственного комплекса «Микроэлектроника» АО «НПФ «Микран».

СПИСОК ИСПОЛЬЗУЕМЫХ ИСТОЧНИКОВ

1. Understanding RF/Microwave Solid State Switches and Their Applications: Application Note 5989-7618EN / Agilent Technologies. – Santa Clara: Agilent Technologies, 2010. – 16 p.

2. RF and Microwave Switch Selection Guide: Application Note 5989-6031EN / Keysight Technologies. – Santa Rosa: Keysight Technologies, 2014. – 24 p.

3. Егоров Н. Модули переключения ВЧ-/СВЧ-сигналов. Решения компании Pickering / Н. Егоров // СВЧ-Электроника. – 2016. – № 1. – С. 50–52.

4. Bahl I. Control Components Using Si, GaAs, and GaN Technologies. – Norwood: Artech House, 2014. – 315 p.

5. Caverly R.H. Microwave and RF Semiconductor Control Device Modeling. – Boston: Artech House, 2016. – 320 p.

6. Gutmann R.J. Characterization of linear and nonlinear properties of GaAs MESFET's for broad-band control applications / R.J. Gutmann, D.J. Fryklund // IEEE Transactions on Microwave Theory and Techniques. – 1987. – Vol. 35, No. 5. – P. 516-521.

7. Rytting D. ARFTG 50-year network analyzer history / D. Rytting // 70th ARFTG Microwave Measurement Conference. – Tempe, AZ, 2007. – P. 1-13.

8. Dunsmore J.P. Handbook of Microwave Component Measurements: With Advanced VNA Techniques. – Hoboken: John Wiley & Sons, 2012. – P. 806.

9. Hiebel M. Fundamentals of Vector Network Analysis / M. Hiebel. – Munich: Rohde & Schwarz, 2007. – 417 p.

10. Mars J. 5G and 6G Wireless Systems: Measurement Challenges // IEEE Microwave Magazine. – 2020. – Vol. 21, no. 12. – P. 55-66.

11. Mailloux R.J. Phased Array Antenna Handbook / R.J. Mailloux. – 3rd ed. – Boston: Artech House, 2017. – 505 p.

12. PNA Series Network Analyzer Architecture: White Paper 5988-4540EN / Agilent Technologies. – Santa Clara, CA, 2013. – 28 p.

13. Spectrum Analysis Basics: Application Note 150 / Agilent Technologies. – Santa Rosa, CA, 2006. – 80 p.

14. Rauscher Ch. Fundamentals of Spectrum Analysis / Ch. Rauscher, V. Janssen, R. Minihold. – Munich: Rohde & Schwarz GmbH & Co. KG, 2008. – 83 p.

15. Глазов Г.Н. Управляемые генераторы СВЧ / Г.Н. Глазов, А.В. Горевой. – Томск.: Изд-во «Красное знамя», 2015. – 1014 с.

16. Ченакин А.В. Практическое построение синтезаторов частот СВЧ-диапазона: монография / А.В. Ченакин, А.В. Горевой. – М.: Горячая линия – Телеком, 2021. – 279 с.

17. Chenakin A. Frequency Synthesizers: Concept to Product. – Norwood: Artech House, 2011. – 236 p.

18. Teppati V. Modern RF and Microwave Measurement Techniques / V. Teppati, A. Ferrero, M. Sayed. – Cambridge: Cambridge University Press, 2013. – 487 p.

19. Electronic calibrator MMIC with frequency range up to 50 GHz for vector network analyzers in GaAs pHEMT technology / D. Danilov, N. Drobotun, A. Medvedev, V. Ulyanov // ITM Web of conferences. – 2019. – Vol. 30. – P. 1–7.

20. Marsh S. Practical MMIC Design. – Norwood: Artech House, 2006. – 370 p.

21. Cameron R.J. Microwave Filters for Communication Systems: Fundamentals, Design, and Applications / R.J. Cameron, C.M. Kudsia, R.R. Mansour. – 2nd ed. – Hoboken: John Wiley & Sons, 2018. – 896 p.

22. Техническая документация MDPX-2734CH [Электронный ресурс]. – URL: https://markimicrowave.com (дата обращения: 04.03.2026).

23. Drobotun N. Compact Planar Ultra-Wideband Power Dividers with Frequency Range up to 67 GHz for Multichannel Receivers / N. Drobotun, D. Yanchuk, E. Khoroshilov // Proceedings of the 46th European Microwave Conference. – London, 2016. – P. 199-2017.

24. Chung H. A Packaged 0.01–26-GHz Single-Chip SiGe Reflectometer for Two-Port Vector Network Analyzers / H. Chung, M. Sayginer, Q. Ma, G.M. Rebeiz // IEEE Transactions on Microwave Theory and Techniques. – 2020. – Vol. 30, no. 5. – P. 1794-1808. DOI: 10.1109/TMTT.2019.2961901.

25. Сверхширокополосные направленные ответвители для диапазона СВЧ / Михеев Ф. [и др.] // Современная электроника. – 2015. – № 1. – С. 44-46.

26. 10-MHz-to-70-GHz Ultra-Wideband Low-Insertion-Loss SPST and SPDT Switches Using GaAs pin Diode MMIC Process / H.-E. Liu, X. Lin, H.-Y. Chang, Y.-C. Wang // 2018 Asia-Pacific Microwave Conference (APMC). – 2018. – P. 1217-1219. – DOI: 10.23919/APMC.2018.8617438.

27. Hiller G. Design with PIN Diodes: Application Note AG312. – Lowell: M/A-COM, 1999. – 18 p.

28. Mizutani H. DC–110-GHz MMIC Traveling-Wave Switch / H. Mizutani, Y. Takayama // IEEE Transactions on Microwave Theory and Techniques. – 2000. – Vol. 48, no. 5. – P. 840–845.

29. Дроботун Н.Б. Сверхширокополосные GaAs-СВЧ-переключатели с повышенной развязкой на основе полевых транзисторов с затвором Шоттки с длиной 0,5 мкм / Н. Б. Дроботун, А. В. Дроздов // Электронные средства и системы управления: матер. докл. XIII Международная научно-практическая конференция, посвященная 55-летию ТУСУРа. В 2 ч. – Томск: ТУСУР, 2017. – Ч. 1. – С. 231-235.

30. Кочемасов В. МЭМС-переключатели ВЧ/СВЧ-сигналов. Часть 1 / В. Кочемасов, Е. Торина, А. Сафин // Электроника: наука, технология, бизнес. – 2024. – № 4. – С. 76–85. – DOI: 10.22184/1992-4178.2024.235.4.76.

31. Вайсблат А.В. Коммутационные устройства СВЧ на полупроводниковых диодах. – М.: Радио и связь, 1987. – 120 с.

32. Дзехцер Г.Б. P-I-N диоды в широкополосных устройствах СВЧ / Г. Б. Дзехцер, О. С. Орлов. – М.: Советское радио, 1970. – 200 с.

33. Bera S.Ch. Microwave Active Devices and Circuits for Communication. – Singapore: Springer Nature Singapore, 2019. – 691 p.

34. Pozar D.M. Microwave Engineering. – 4th ed. – New York: John Wiley & Sons Inc., 2012. – 752 p.

35. Устройства СВЧ и антенны / Д.И. Воскресенский [и др.]; под ред. Д.И. Воскресенского. – 2-е изд., доп. и перераб. – М.: Радиотехника, 2006. – 376 с.

36. Степаненко И.П. Основы микроэлектроники: учебное пособие для вузов. – 2-е изд., перераб. и доп. – М.: Советское радио, 1980. – 424 с.

37. Дроботун Н.Б. Измерение сверхширокополосных многопортовых устройств / Н.Б. Дроботун, О. В. Кравченко // Современная электроника. – 2014. – № 7. – С. 52–56.

38. Кочемасов В. СВЧ-переключатели на основе МЭМС / В. Кочемасов, А. Майстренко // СВЧ-Электроника. – 2016. – № 1. – С. 34–38.

39. Березняк А.Ф. Твердотельные СВЧ-переключатели: схемотехника, технологии изготовления, тенденции развития. Обзор. – Ч. 1 / А.Ф. Березняк, А.С. Коротков // Известия вузов. Радиоэлектроника. – 2013. – Т. 56, № 4. – С. 3–28.

40. Кочемасов В. Твердотельные СВЧ-переключатели. – Ч. 1 / В. Кочемасов, А. Кирпиченков // Электроника НТБ. – 2017. – № 5 (00171). – С. 92–97. DOI: 10.22184/1992-4178.2017.171.10.92.97.

41. Самоделов А. Твердотельные РЧ-переключатели. Часть 1 // Компоненты и технологии. – 2021. – № 10. – С. 24–30.

42. Gao J. Heterojunction Bipolar Transistors for Circuit Design: Microwave Modeling and Parameter Extraction. – Singapore: John Wiley & Sons Singapore Pte. Ltd., 2015. – 280 p.

43. Ladbrooke P.H. MMIC Design: GaAs FETs and HEMTs. – Boston; London: Artech House, 1989. – 381 p.

44. Кирильчук В.Б. Основы проектирования СВЧ-интегральных схем: учеб.-метод. пособие. В 2 ч. Ч. 2: Элементная база СВЧ-интегральных схем / В. Б. Кирильчук, Д. В. Лихачевский. – Минск: БГУИР, 2012. – 308 с.

45. THE PIN DIODE CIRCUIT DESIGNERS HANDBOOK. – Watertown: Microsemi Corp., 1998. – 144 p.

46. Монолитные интегральные схемы GaAs PIN диодных коммутаторов СВЧ / И.В. Юнусов [и др.] // Электроника и микроэлектроника СВЧ: материалы докл. I Всерос. научно-технической конференции. – СПБ.: ЛЭТИ, 2012. – С. 93-96.

47. Хачатрян Л.Х. Проектирование сверхвысокочастотного диплексера с высокой изоляцией выходных каналов / Л.Х. Хачатрян, А.Г. Степанян // Вестник НПУА. – 2022. – №1. – С. 106-113.

48. Ashiq I. A novel ultra-broadband DC-36-to-66-GHz hybrid diplexer using waveguide and SSL technology / I. Ashiq, A. Khanna // 2014 44th European Microwave Conference. – 2014. – P. 1111-1114. – DOI: 10.1109/EuMC.2014.6986634.

49. Ashiq I. A novel planar contiguous diplexer DC-67-100 GHz using Organic Liquid Crystal Polymer (LCP) / I. Ashiq, A.P.S. Khanna // 2015 IEEE MTT-S International Microwave Symposium. – 2015. – P. 1-4. – DOI: 10.1109/MWSYM.2015.7167091.

50. Chuang M.-L. Microstrip multiplexer and switchable diplexer with joint T-shaped resonators / M.-L. Chuang, M.-T. Wu // IEEE Microw. Wireless Compon. Lett. – 2014. – P. 309-311. – DOI: 10.1109/LMWC.2014.2309084.

51. Microstrip switchable diplexer based on dual-mode stub-loaded stepped-impedance resonators with three operating states / C.-F. Chen, R.-Y. Chen, K.-W. Zhou, Y.-H. He // Electronics Letters. – 2019. – Vol. 55, no. 22. – P. 1188-1190.

52. Wu X. Switched integrated band-pass filter bank utilizing 0.25-um pHMET GaAs process for S-, C-, and X-band applications / X. Wu, J. Wang, J. Ye, J. Sun, G. Hua // IEICE Electronics Express. – 2024. – Vol. 21, № 5. – P. 1–5. – DOI: 10.1587/elex.21.20240016.

53. Пат. US9103856B2 США, МПК G01R23/165. Hand-held microwave spectrum analyzer with operation range from 9 KHz to over 20 GHz Brown R. A., Robinson C.; Anritsu Company. – № 13/859484; заявл. 09.04.2013; опубл. 11.08.2015.

54. Пат. № 10200031B2 США. Electronically switchable diplexer / Hechtfischer G., Perndl W., Tankielun A.; Rohde & Schwarz GmbH & Co. KG. – № 15/175390; заявл. 07.06.2016; опубл. 05.02.2019.

55. Shen G. Compact Multipole GaN-on-Si SPDT Switch Using Inductive Parasitic Effects of Hybrid HEMT Devices / G. Shen, H.-T. Zhu, Q. Cai, D. Zeng, Q. Xue // IEEE Transactions on Microwave Theory and Techniques. – 2023. – Vol. 71, no. 11. – P. 4901–4911. – DOI: 10.1109/TMTT.2023.3267543.

56. Shivan T. A High-Isolation and Highly Linear Super-Wideband SPDT Switch in InP DHBT Technology / T. Shivan, M. Hossain, R. Doerner, T. Johansen, K. Nosaeva, H. Yacoub, W. Heinrich, V. Krozer // 2020 IEEE/MTT-S International Microwave Symposium (IMS). – 2020. – P. 1125–1128. – DOI: 10.1109/IMS30576.2020.9223847.

57. Chang H.-Y. A Low Loss High Isolation DC-60 GHz SPDT Traveling-Wave Switch With a Body Bias Technique in 90 nm CMOS Process / H.-Y. Chang, C.-Y. Chan // IEEE Microwave and Wireless Components Letters. – 2010. – Vol. 20, no. 2. – P. 82–84.

58. New Wideband, Low Insertion Loss, High Linearity SiGe RF Switch / C.D. Cheon, M.K. Cho, S.G. Rao, A.S. Cardoso, J.D. Connor, J.D. Cressler // IEEE Microwave and Wireless Components Letters. – 2020. – Vol. 30, No. 10. – P. 918–921. DOI: 10.1109/LMWC.2020.3020317.

59. Yu B. A DC-50 GHz SPDT Switch with Maximum Insertion Loss of 1.9 dB in a Commercial 0.13-μm SOI Technology / B. Yu, K. Ma, F. Meng et al. // 2015 International SoC Design Conference (ISOCC). – 2015. – P. 197–198.

60. Lin K.-Y. Millimeter-wave MMIC passive HEMT switches using traveling-wave concept / K.-Y. Lin, W.-H. Tu, P.-Y. Chen et al. // IEEE Transactions on Microwave Theory and Techniques. – 2004. – Vol. 52, no. 8. – P. 1798–1808.

61. Mizutani H. Compact DC-60-GHz HJFET MMIC Switches Using Ohmic Electrode-Sharing Technology / H. Mizutani, M. Funabashi, M. Kuzuhara, Y. Takayama // IEEE Transactions on Microwave Theory and Techniques. – 1998. – Vol. 46, no. 11. – P. 1597–1603. – DOI: 10.1109/22.734531.

62. Техническая документация AMMC-2008 DC – 50 GHz SPDT Switch [Электронный ресурс]. – URL: https://www.broadcom.com (дата обращения: 04.03.2026).

63. Zhu H.-R. Miniaturized, Ultra-wideband and High Isolation Single Pole Double Throw Switch by Using π-Type Topology in GaAs pHEMT Technology / H.-R. Zhu, X.-Y. Ning, Z.-X. Huang // IEEE Access. – 2019. – Vol. 7. – P. 191-195.

64. Техническая документация QPC0542 0.02-50 GHz SOI SPDT Switch [Электронный ресурс]. – URL: https://www.qorvo.com (дата обращения: 04.03.2026).

65. CMD215 DC–40 GHz SPDT Reflective Switch [Электронный ресурс] – URL: https://www.qorvo.com (дата обращения: 04.03.2026).

66. Campbell C.F. Wideband High Power GaN on SiC SPDT Switch MMICs / C.F. Campbell, D.C. Dumka // 2010 IEEE MTT-S International Microwave Symposium Digest. – 2010. – P. 145–148. – DOI: 10.1109/MWSYM.2010.5517882.

67. Техническая документация MASW-011238. SPDT AlGaAs PIN Diode Switch 50 MHz to 67 GHz Rev. V2 [Электронный ресурс]. – URL: https://www.macom.com (дата обращения: 16.04.2026).

68. DC-20 GHz Wideband Low Loss SPDT Switch MMIC / K. Chen [et al.] // 2019 IEEE International Conference on Electron Devices and Applications (ICEDA). 2019. – P. 1-4.

69. Schindler M.J. DC-40 GHz and 20-40 GHz MMIC SPDT switches / M.J. Schindler, A.M. Morris // 1987 IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium. Digest of Papers. 1987. – P. 85-88.

70. Mei-Chao Yeh, Zuo-Min Tsai, Huei Wang. A Miniature DC-to-50 GHz CMOS SPDT Distributed Switch // IEEE Microwave and Wireless Components Letters. 2005. – 2005. – Vol. 15, no. 1. – P. 27-29.

71. Техническая документация HMMC-2027 DC–26.5 GHz SPDT GaAs MMIC Switch [Электронный ресурс]. – URL: https://www.broadcom.com (дата обращения: 04.03.2026).

72. Техническая документация MP203 [Электронный ресурс]. – URL: https://www.micran.ru (дата обращения: 12.05.2026).

73. Техническая документация SVB0102 [Электронный ресурс]. – URL: http://www.svetlana-rost.ru (дата обращения: 12.05.2026).

74. Khabbaz B., Morais S., Powell S. A GaAs DC-20 GHz SPDT Absorptive Switch // Eighth Biennial University/Government/Industry Microelectronics Symposium. 1989. – P. 165-167.

75. Техническая документация HMC547ALC3 GaAs MMIC SPDT Non-Reflective Switch [Электронный ресурс]. – URL: https://www.analog.com (дата обращения: 04.03.2026).

76. Техническая документация MASW-011151 [Электронный ресурс]. – URL: https://cdn.macom.com (дата обращения: 12.05.2026).

77. Техническая документация MASW-011152 [Электронный ресурс]. – URL: https://cdn.macom.com (дата обращения: 12.07.2026).

78. Техническая документация TC950 [Электронный ресурс]. – URL: https://www.keysight.com (дата обращения: 12.05.2025).

79. Garg R. Analytical and Computational Methods in Electromagnetics. – Norwood: Artech House, 2008. – 411 p.

80. Robertson I.D. RFIC and MMIC Design and Technology / I.D. Robertson, S. Lucyszyn. – London: IET, 2001. – 584 p.

81. Курушин А.А. Проектирование СВЧ устройств в среде AWR Microwave Office / А.А. Курушин, А.Н. Пластиков. – М.: СОЛОН-Пресс, 2010. – 400 с.

82. Advanced Design System 2023. EM Simulation [Электронный ресурс]: Application Note / Keysight Technologies. – Santa Rosa: Keysight Technologies, 2023.

83. Maas S.A. Nonlinear Microwave and RF Circuits. – 2nd ed. – Boston: Artech House, 2003. – 608 p.

84. Хмара И.В. SPDT-переключатель поглощающего типа диапазона частот 0,01-20 ГГц на технологии 0,15 мкм GaAs pHEMT // Электронные средства и системы управления: материалы доклады XXI Международной научно-практической конференции: в 3 ч. – Томск: ТУСУР, 2025. – Ч. 1. – С. 140-142.

85. Хмара И.В. SPDT-переключатели отражающего и поглощающего типа диапазона от 10 МГц до 67 ГГц на технологии 0,1 мкм GaAs pHEMT / И.В. Хмара, Д.С. Данилов, А.С. Загородний, С.Н. Шарангович // Доклады ТУСУР. – 2025. – Т. 28, № 3. – С. 7–13.

86. Св-во о гос. регистрации ТИМС № 2024630271. Переключатель MP233 / И.В. Хмара, Ц.М. Батоев, В.Н. Гребенюк, Ю.А Ламанов – Заявка № 2024630284. Дата поступления 4 декабря 2024 г. Зарегистрировано в Реестре ТИМС 11 декабря 2024 г.

87. Св-во о гос. регистрации ТИМС №2025630182. Переключатель MP236 / И.В. Хмара, Д.С. Данилов, А.С. Загородний, В.Н. Гребенюк. – Заявка

№ 2025630180. Дата поступления 14 июля 2025 г. Зарегистрировано в Реестре ТИМС 24 июля 2025 г.

88. Св-во о гос. регистрации ТИМС №2025630135. Переключатель MP237 / И.В. Хмара, Д.С. Данилов, А.С. Загородний, В.Н. Гребенюк. – Заявка № 2025630128. Дата поступления 23 мая 2025 г. Зарегистрировано в Реестре ТИМС 02 июня 2025 г.

89. Св-во о гос. регистрации ТИМС №2026630158. Калибратор электронный ECAL-67 / И.В. Хмара, Д.С. Данилов, Ц.М. Батоев, А.Е. Левковский. – Заявка № 20256630152. Дата поступления 01 июля 2026 г. Зарегистрировано в Реестре ТИМС 08 июля 2026 г.

90. Tsai Z.-M. DC-to-135 GHz SPST and 15-to-135 GHz SPDT Traveling Wave Switches Using FET-Integrated CPW Line Structure / Z.-M. Tsai, M.-C. Yeh, M.-F. Lei, H.-Y. Chang, C.-S. Lin, H. Wang // 2005 IEEE MTT-S International Microwave Symposium Digest. – Long Beach, CA, USA: IEEE, 2005. – P. 1393–1396. – DOI: 10.1109/MWSYM.2005.1516945.

91. GaAs pHEMT усилитель распределенного усиления с диапазоном рабочих частот от 10 МГц до 35 ГГц / Д. С. Данилов, Ц. М. Батоев, Ю. А. Ламанов [и др.] // Успехи современной радиоэлектроники. – 2026. – Т. 80, № 4. – С. 98–107. – DOI 10.18127/j20700784-202604-10.

92. Danilov D.S., Drozdov A.V., Batoev T.M., Malyutin N.D. GaAs pHEMT Traveling Wave Amplifiers up to 50 GHz // International Siberian Conference on Control and Communications (SIBCON). 2022. P. 1–4.

93. Оценка параметров электронного калибратора для векторного анализатора цепей / И.В. Хмара, В.Г. Нечаев, Д.С. Данилов [и др.] // Научная сессия ТУСУР-2022: Материалы межд. науч.-тех. конф. студентов, аспирантов и молодых ученых. Томск – 2022.: в 3 ч. – Ч. 1. – С. 74-78.

94. Хмара И.В. Схемное решение для сверхширокополосных переключаемых GaAs pin-диодных диплексеров // Научная сессия ТУСУР-2023: Сб. избр. статей межд. науч.-тех. конф. студентов, аспирантов и молодых ученых. Томск – 2023.: в 3 ч. – Ч. 1. – С. 72-77.

95. Хмара И.В. Сверхширокополосный pin-диодный диплексерный переключатель на GaAs / И.В. Хмара [и др.] // Доклады ТУСУР. – 2023. – Т. 26, № 3. – С. 27–31.

96. Хмара И.В. Сверхширокополосный диплексерный переключатель диапазона 0–50 ГГц для контрольно-измерительной аппаратуры / И.В. Хмара [и др.] // Доклады Томского государственного университета систем управления и радиоэлектроники. – 2026. – Т. 29, № 1. – С. 75–81. DOI: 10.21293/1818-0442-2026-29-1-75-81.

97. Пат. 2832689 РФ, МПК H01P1/20, H01P1/213. Сверхширокополосный pin-диодный диплексерный переключатель / В.Н. Гребенюк, Д.С. Данилов, А.С. Загородний, И.В. Хмара, А.Н. Парханюк. – № 2024114564; заявл. 29.05.2024; опубл. 27.12.2024, Бюл. № 36. – 8 с.

98. Св-во о гос. регистрации ТИМС № 2024630079. Переключатель диплексерный MD229V02 / Д.С. Данилов, В.Н. Гребенюк, И.В. Хмара. – Заявка № 2024630074. Дата поступления 16 апреля 2024 г. Зарегистрировано в Реестре ТИМС 23 апреля 2024 г.

99. Св-во о гос. регистрации ТИМС № 2024630080. Переключатель диплексерный MD230V02 / Д.С. Данилов, В.Н. Гребенюк, И.В. Хмара. – Заявка № 2024630075. Дата поступления 16 апреля 2024 г. Зарегистрировано в Реестре ТИМС 23 апреля 2024 г.

100. Св-во о гос. регистрации ТИМС № 2026630159. Переключатель диплексерный DIP-4 / И.В. Хмара, Д.С. Данилов, В.Н. Гребенюк. – Заявка № 2026630153. Дата поступления 01 июля 2026 г. Зарегистрировано в Реестре ТИМС 08 июля 2026 г.

101. Справочник по расчету и конструированию СВЧ полосковых устройств / С.И. Бахарев [и др.]; под ред. В.И. Вольмана. – Москва: Радио и связь, 1982. – 328 с.

102. Анализаторы спектра СК4М. Методика поверки. ЖНКЮ.468166.024 ДЗ. Томск: АО «НПФ «Микран», 2023. 57 с.

ПРИЛОЖЕНИЕ А
(СПРАВОЧНОЕ)
КОПИЯ АКТА ВНЕДРЕНИЯ

МИКРАН

Акционерное общество
«Научно-производственная фирма «Микран»
(АО «НПФ «Микран»)
пр-т Кирова, 51д, г. Томск, Россия, 634041
+7 3822 90-00-29 | +7 3822 60-18-30 факс
mic@micran.ru | www.micran.ru

ОКПО 24627413, ОГРН 1087017011113
код по ОКОНХ 14760; 80400; 95300
ИНН/КПП 7017211757/701701001
Расчетный счет № 40702810700000039181
Банк ГПБ (АО) г. Москва
к/с 30101810200000000823

УТВЕРЖДАЮ
Директор департамента
информационно-измерительных
систем АО «НПФ «Микран»
_____ Кун Г.Р.
«_5_» ____10_____ 2026 г.

АКТ ВНЕДРЕНИЯ
результатов диссертационной работы
Хмара Иоанна Владимировича
в АО «НПФ «Микран»

Настоящим актом подтверждается, что следующие результаты диссертационной работы Хмара Иоанна Владимировича:

1. Разработанные СВЧ монолитно-интегральные схемы переключателей конфигурации SPDT: MP233, MP236, MP237;
2. Разработанные СВЧ монолитно-интегральные схемы диплексерных переключателей: MD229V02, MD230V02, MD232, DIP-4;
3. Разработанная СВЧ монолитно-интегральная схема сверхширокополосного электронного калибратора ECAL-67;

внедрены в серийное производство АО «НПФ» Микран», используются как отдельные устройства, так и в составе анализаторов спектра серии СК4М, векторных анализаторов цепей серий Р42 и Р44, синтезаторов частот серии Г7М и электронных калибраторах серий Р4М-ЭК4 и Р4М-ЭК5.

Начальник производственного отдела
департамента информационно-
измерительных систем
АО «НПФ «Микран» _____ Лихотников Д.А

Акционерное общество ИНН 7017211757 «Научно-производственная фирма» ДИИС Для документов "МИКРАН" г. Томск Россия

ПРИЛОЖЕНИЕ Б
(СПРАВОЧНОЕ)
КОПИИ ОХРАННЫХ ДОКУМЕНТОВ НА РЕЗУЛЬТАТЫ ИНТЕЛЛЕКТУАЛЬНОЙ ДЕЯТЕЛЬНОСТИ

РОССИЙСКАЯ ФЕДЕРАЦИЯ

ПАТЕНТ

НА ИЗОБРЕТЕНИЕ

№ 2832689

Сверхширокополосный pin-диодный диплексерный переключатель

Патентообладатель: ***Акционерное общество "Научно-производственная фирма "Микран" (RU)***

Авторы: ***Гребенюк Владимир Николаевич (RU), Данилов Даниил Сергеевич (RU), Загородний Андрей Сергеевич (RU), Хмара Иоанн Владимирович (RU), Парханюк Александр Николаевич (RU)***

Заявка № **2024114564**
Приоритет изобретения **29 мая 2024 г.**
Дата государственной регистрации в Государственном реестре изобретений Российской Федерации **27 декабря 2024 г.**
Срок действия исключительного права на изобретение истекает **29 мая 2044 г.**

Руководитель Федеральной службы по интеллектуальной собственности

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ
Сертификат 0692e7c1a3300c454424d1670bcca2026
Владелец Зубов Юрий Сергеевич
Действителен с 10.07.2024 по 03.10.2025

Ю.С. Зубов

РОССИЙСКАЯ ФЕДЕРАЦИЯ

СВИДЕТЕЛЬСТВО

о государственной регистрации
топологии интегральной микросхемы

№ 2024630271

Переключатель MP233

Правообладатель: ***Акционерное общество «Научно-производственная фирма «Микран» (RU)***

Авторы: ***Хмара Иоанн Владимирович (RU), Батоев Цырен Мункобатоевич (RU), Гребенюк Владимир Николаевич (RU), Ламанов Юрий Александрович (RU)***

Заявка № **2024630284**
Дата поступления **04 декабря 2024 г.**
Дата государственной регистрации в Реестре топологий интегральных микросхем ***11 декабря 2024 г.***
Дата окончания срока действия исключительного права ***11 декабря 2034 г.***

Руководитель Федеральной службы по интеллектуальной собственности

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ
Сертификат 069e7b1ab300bf54424016700ccca2026
Владелец Зубов Юрий Сергеевич
Действителен с 10.07.2024 по 03.10.2025

Ю.С. Зубов

РОССИЙСКАЯ ФЕДЕРАЦИЯ

СВИДЕТЕЛЬСТВО

о государственной регистрации
топологии интегральной микросхемы
№ 2025630182

Переключатель MP236

Правообладатель: ***Акционерное общество «Научно-производственная фирма «Микран» (RU)***

Авторы: ***Хмара Иоанн Владимирович (RU), Данилов Даниил Сергеевич (RU), Загородний Андрей Сергеевич (RU), Гребенюк Владимир Николаевич (RU)***

Заявка № **2025630180**
Дата поступления **14 июля 2025 г.**
Дата государственной регистрации в Реестре топологий интегральных микросхем ***24 июля 2025 г.***
Дата окончания срока действия исключительного права ***24 июля 2035 г.***

Руководитель Федеральной службы по интеллектуальной собственности

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ
Сертификат 0672e7010030001854f24c6f70ccc2026
Владелец: Зубов Юрий Сергеевич
Действителен с 12.07.2024 по 03.10.2025

Ю.С. Зубов

РОССИЙСКАЯ ФЕДЕРАЦИЯ

СВИДЕТЕЛЬСТВО

о государственной регистрации
топологии интегральной микросхемы

№ 2025630135

Переключатель МР237

Правообладатель: ***Акционерное общество «Научно-производственная фирма «Микран» (RU)***

Авторы: ***Хмара Иоанн Владимирович (RU), Данилов Даниил Сергеевич (RU), Загородний Андрей Сергеевич (RU), Гребенюк Владимир Николаевич (RU)***

Заявка № **2025630128**
Дата поступления **23 мая 2025 г.**
Дата государственной регистрации в Реестре топологий интегральных микросхем ***02 июня 2025 г.***
Дата окончания срока действия исключительного права ***02 июня 2035 г.***

Руководитель Федеральной службы по интеллектуальной собственности

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ
Сертификат 0e92e7c1ae330c8b4d0d67dbcc2026
Владелец Зубов Юрий Сергеевич
Действителен с 10.07.2024 по 03.10.2025

Ю.С. Зубов

РОССИЙСКАЯ ФЕДЕРАЦИЯ

СВИДЕТЕЛЬСТВО

о государственной регистрации
топологии интегральной микросхемы

№ 2026630158

КАЛИБРАТОР ЭЛЕКТРОННЫЙ ECAL-67

Правообладатель: ***Акционерное общество «Научно-производственная фирма «Микран» (RU)***

Авторы: ***Хмара Иоанн Владимирович (RU), Данилов Даниил Сергеевич (RU), Батоев Цырен Мункобатоевич (RU), Левковский Артем Евгеньевич (RU)***

Заявка № **2026630152**
Дата поступления **01 июля 2026 г.**
Дата государственной регистрации в Реестре топологий интегральных микросхем ***08 июля 2026 г.***
Дата окончания срока действия исключительного права ***08 июля 2036 г.***

Руководитель Федеральной службы по интеллектуальной собственности

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ
Сертификат 00a570fe4f7...d531b4b8818e75f29506
Владелец Зубов Юрий Сергеевич
Действителен с 04.09.2025 по 28.11.2026

Ю.С. Зубов

РОССИЙСКАЯ ФЕДЕРАЦИЯ

СВИДЕТЕЛЬСТВО

о государственной регистрации
топологии интегральной микросхемы

№ 2024630079

Переключатель диплексерный MD229V02

Правообладатель: ***Акционерное общество «Научно-производственная фирма «Микран» (RU)***

Авторы: ***Данилов Даниил Сергеевич (RU), Гребенюк Владимир Николаевич (RU), Хмара Иоанн Владимирович (RU)***

Заявка № **2024630074**
Дата поступления **16 апреля 2024 г.**
Дата государственной регистрации в Реестре топологий интегральных микросхем ***23 апреля 2024 г.***
Дата окончания срока действия исключительного права ***23 апреля 2034 г.***

Руководитель Федеральной службы по интеллектуальной собственности

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ
Сертификат 429b6a0fe3553164baf96f83b73b4aa7
Владелец Зубов Юрий Сергеевич
Действителен с 15.12.2023 по 02.08.2024

Ю.С. Зубов

РОССИЙСКАЯ ФЕДЕРАЦИЯ

СВИДЕТЕЛЬСТВО

о государственной регистрации
топологии интегральной микросхемы
№ 2024630080

Переключатель диплексерный MD230V02

Правообладатель: ***Акционерное общество «Научно-производственная фирма «Микран» (RU)***

Авторы: ***Данилов Даниил Сергеевич (RU), Гребенюк Владимир Николаевич (RU), Хмара Иоанн Владимирович (RU)***

Заявка № **2024630075**
Дата поступления **16 апреля 2024 г.**
Дата государственной регистрации в Реестре топологий интегральных микросхем ***23 апреля 2024 г.***
Дата окончания срока действия исключительного права ***23 апреля 2034 г.***

Руководитель Федеральной службы по интеллектуальной собственности

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ
Сертификат 429b6a0fe3553164ba696183b73b4ae7
Владелец Зубов Юрий Сергеевич
Действителен с 15.05.2023 по 02.08.2024

Ю.С. Зубов

РОССИЙСКАЯ ФЕДЕРАЦИЯ

СВИДЕТЕЛЬСТВО

о государственной регистрации
топологии интегральной микросхемы
№ 2026630159

ПЕРЕКЛЮЧАТЕЛЬ ДИПЛЕКСЕРНЫЙ DIP-4

Правообладатель: ***Акционерное общество «Научно-производственная фирма «Микран» (RU)***

Авторы: ***Хмара Иоанн Владимирович (RU), Данилов Даниил Сергеевич (RU), Гребенюк Владимир Николаевич (RU)***

Заявка № **2026630153**
Дата поступления **01 июля 2026 г.**
Дата государственной регистрации в Реестре топологий интегральных микросхем ***08 июля 2026 г.***
Дата окончания срока действия исключительного права ***08 июля 2036 г.***

Руководитель Федеральной службы по интеллектуальной собственности

ДОКУМЕНТ ПОДПИСАН ЭЛЕКТРОННОЙ ПОДПИСЬЮ
Сертификат 00a570e4f7cd3d531b4b8818e7f629506
Владелец Зубов Юрий Сергеевич
Действителен с 04.09.2025 по 28.11.2026

Ю.С. Зубов